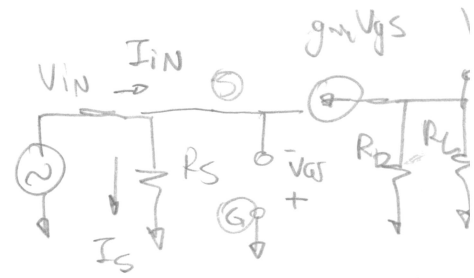
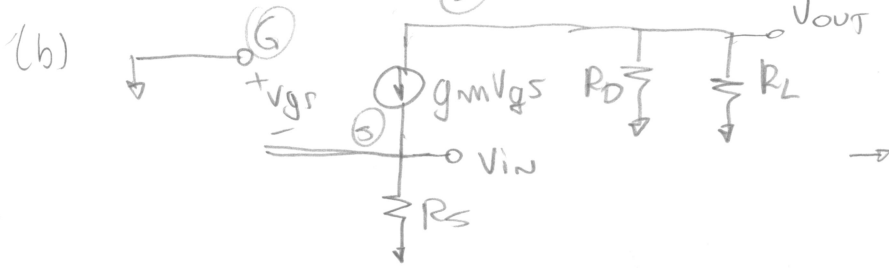


① (a) COMMON GATE



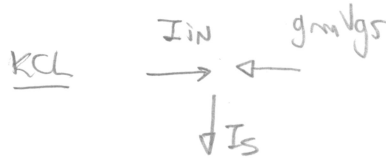
CC1 $\frac{V_{OUT}}{V_{IN}} = A_V = ?$

$V_{OUT} = -g_m v_{GS} (R_D // R_L)$

$I_S = \frac{V_{IN}}{R_S} \rightarrow V_{IN} = -V_{GS}$

$V_O = g_m V_{IN} (R_D // R_L) \rightarrow A_V = g_m (R_D // R_L)$

(c) $Z_{IN} = \frac{V_{IN}}{I_{IN}}$



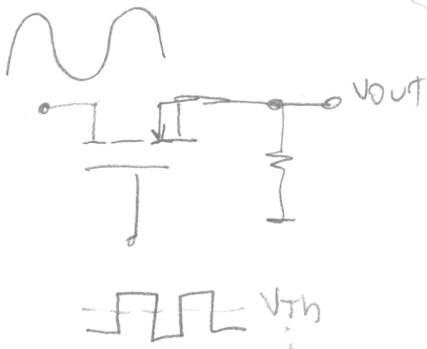
$I_{IN} + g_m v_{GS} = I_S$

$I_{IN} - g_m V_{IN} = \frac{V_{IN}}{R_S}$

$I_{IN} = V_{IN} \left[\frac{1}{R_S} + g_m \right]$

$Z_{IN} = \frac{V_{IN}}{I_{IN}} = \frac{R_S}{1 + R_S g_m}$

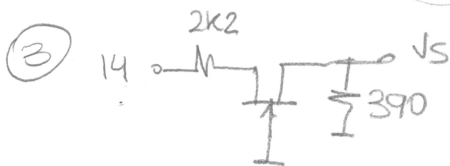
②



(a)



(b) circuito sample-and-hold. Mostra um sinal analógico (contínuo no tempo), apenas tendo valores válidos em intervalos discretos, para conversores A/D.



$V_G = 0$

$V_{GS} = -I_D R_S$

$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \Rightarrow I_D^2 \left[\frac{I_{DSS}^2 R_S^2}{V_P^2} \right] + \left[\frac{2 I_{DSS} R_S}{V_P} - 1 \right] I_D$

$I_{DSS} = 6 \text{ mA}$
 $V_P = -6$

$+ I_{DSS} = 0$

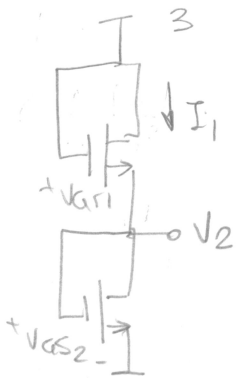
P2 DISPOSITIVOS 2017,1

$$ax^2 + bx + c = 0 \rightarrow 0.0254 I_D^2 - 1.78 I_D + 6 = 0$$

$I_D' = 66.67 \text{ mA}$ ✗ MAIOR I_{DSS}
 $I_D'' = 3.55 \text{ mA}$ ✓

$$V_S = R_S I_{DQS} = 0.390 \times 3.55 = 1.38 \text{ V}$$

(4)



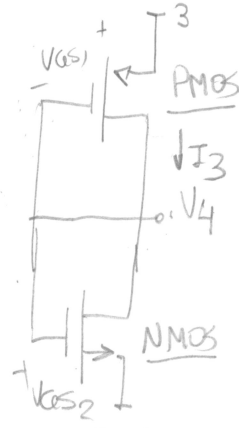
$V_{GS1} = V_{GS2}$
 logo

$I_{D1} = I_{D2}$
 transistores iguais
 correntes iguais

$$V_2 = \frac{3}{2} = 1.5 \text{ V}$$

$V_{GS} = V_{GS}$
 saturados
 p/ handwone

$$I_1 = 30E-6 (1.5 - 1)^2 = 7.5 \mu\text{A}$$



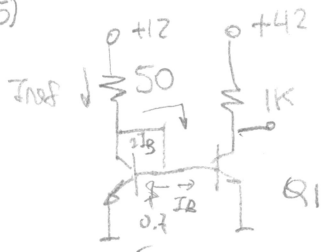
$V_{GS1} + V_{GS2} = 3$
 $V_{GS2} = V_4$
 $V_{GS1} = 3 - V_4$

$I_D(\text{NMOS}) = I_D(\text{PMOS})$
 $(V_4 - 1)^2 = \frac{2}{5} (3 - V_4 - 1)^2$
 $= \frac{2}{5} (2 - V_4)^2$

$\therefore V_4 = 1.4 \text{ V}$

$$I_3 = 30E-6 (1.4 - 1)^2 = 4.8 \mu\text{A}$$

(5)



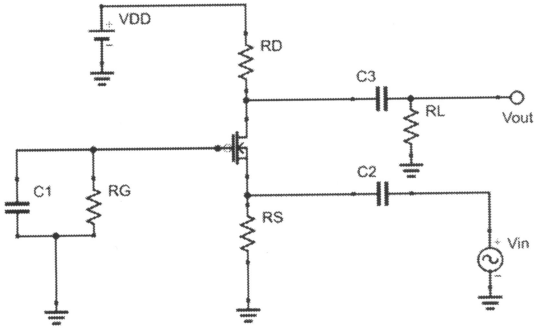
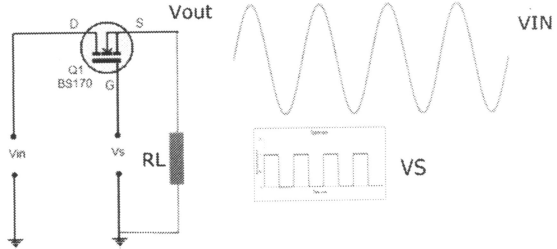
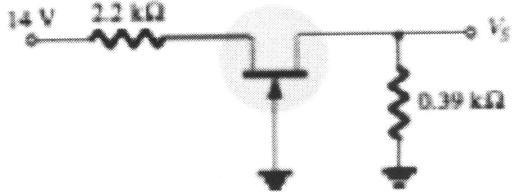
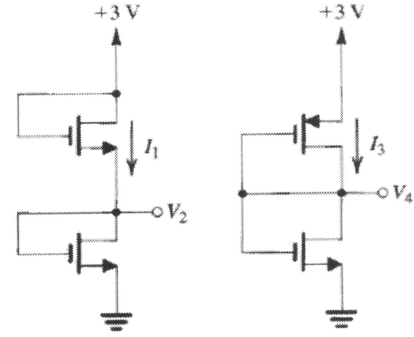
(a) $I_{ref} = \frac{12 - 0.7}{50} = 226 \text{ mA}$

(b) $V_{CE} = 42 - R_3 \cdot I_{ref}$
 considera saturado quando $V_{CE} = 0$
 (junção BC ON)

$$42 = R_3 I_{ref} \rightarrow R_3 = \frac{42}{226} \text{ K} = 185 \underline{\underline{\Omega}}$$

se $R_3 > 185$ Q1 SATURADO FONTE N̄ FUNCIONA + !

P2- Dispositivos Eletrônicos, 2017-1

<p>1. (a) Para o circuito ao lado, baseado em um Enhancement NMOS, diga qual configuração de amplificador o mesmo executa. (b) Mostre o diagrama de pequenos sinais. (c) Calcule o ganho de tensão v_{out}/v_{in}. (d) Calcule a impedância de entrada Z_{in} vista pela fonte (V_{in}/I_{in}), onde I_{in} é a corrente que sai do gerador AC.</p>	
<p>2.a) Apresente o esboço a forma de onda de saída para o circuito ao lado. Considere eNMOS, $V_{TH}=0.8V$, V_{in} senóide, freq. 8 Hz, amplitude pico-pico 10V, offset 5V (i.e. onda está totalmente acima do Zero Volts). Onda quadrada oscila entre zero e 1V, frequência 80Hz. (b) Para que serviria esse circuito? Explique brevemente sua funcionalidade.</p>	
<p>3.(a) Calcule I_{DQ} e V_s. Considere o dispositivo JFET com $I_{DSS}=6mA$ e $V_P=-6V$. Resistores na figura 2K2 e 0.39K. $V_{DD}=14V$</p>	
<p>4. Para os circuitos $V_{th}=1$ e $k = 30 \mu A/V^2$ (NMOS) e $k = (2/5)*30 \mu A/V^2$ (PMOS). Calcule as tensões e correntes nos pontos apresentados. P e N-enhancement MOSFET.</p> <p>NMOS- flexa saindo PMOS – flexa entrando</p>	
<p>5 .(a) Calcule a corrente que circula no resistor R3. Considere $\beta=100$ e $v_{be}=0.7V$, ignorando as correntes de base. (b) R3 (a carga) progressivamente aumenta, qual o valor que faz a fonte de corrente não mais operar como desejada? (DICA pense no limite onde Q1 satura).</p>	