

Trabalho I – Prof. Marcelo Perotoni EEL304A

Abaixo a partir de um data sheet de CMOS se obtém a capacitância e resistência de entrada em um circuito típico digital CMOS. Calcule (a) Impedância de entrada para as frequências de 1 MHz e 400 MHz.

(b) para as frequências acima compute o coeficiente de reflexão, considerando impedância característica de 100 Ohms.

CMOS, the Ideal Logic Family

Fairchild Semiconductor
Application Note 77
January 1983



CMOS, the

The logic levels in a CMOS system are V_{CC} (logic "1") and Ground (logic "0"). Since "on" MOS transistor has virtually no voltage drop across it if there is no current flowing through it, and since the input impedance to CMOS device is so high (the input characteristic of an MOS transistor is essentially capacitive, looking like a $10^{12}\Omega$ resistor shunted by a 5 pF capacitor), the logic levels seen in a CMOS system will be essentially equal to the power supplies.

(c) Na referencia <http://www.fairchildsemi.com/an/AN/AN-393.pdf> voce encontra uma solução de terminação para o problema. Descreva como seria o circuito de maneira breve.

(d) Compute o espectro de uma onda quadrada com as características abaixo, unidades em ns. Qual seria a máxima frequência excitada na sua opinião, com esse sinal digital? Unidades tempo ns

