



Universidade Federal do ABC
Arquitetura de Computadores
2021.Q1 – Teste 4

Prof. Emílio Francesquini
15 de Março de 2021

Questão 1 Considere o seguinte código

```
for(i = 0; i != j; i += 2)
    b[i] = a[i] - a[i + 1];
```

Assuma que as variáveis i , j , a , b e c estão nos registradores R5, R6, R1, R2 e R3 respectivamente. Você também pode usar, caso necessário, os registradores R10, R11 e R12. Considere que todos os outros registradores já foram usados e não estão disponíveis.

1. Traduza o código (diretamente, sem otimização alguma) de C para assembly MIPS.
2. Considere que o laço executa apenas duas iterações. Desenhe um diagrama do estado do pipeline do processador (levando em conta o código que você escreveu na questão anterior) em um processador com 2-issue tal qual mostrado na figura do slide página 29 das aulas (Figura 4.69 do livro). Assuma que o processador tem um branch predictor perfeito (acerta 100% das predições) e que o processador é capaz de fazer o fetch de duas instruções quaisquer (não apenas instruções consecutivas) no mesmo ciclo.
3. Reorganize o seu código para aumentar o desempenho da sua execução em um processador 2-issue com escalonamento estático slide página 29 das aulas (Figura 4.69 do livro).
4. Redesenhe o diagrama anterior utilizando o código reorganizado.
5. Qual é o ganho de desempenho dessa versão otimizada executando em um processador 2-issue quando comparada a um processador 1-issue? E da versão original, sem otimizações? Para este cálculo considere 1 milhão de iterações, um branch predictor perfeito e que o processador 2-issue é capaz de buscar 2 instruções quaisquer no mesmo ciclo.
6. Repita a análise levando em conta que no processador 2-issue uma das instruções a ser executada no mesmo ciclo pode ser de qualquer tipo e a outra precisa ser obrigatoriamente uma instrução que não faça acesso à memória.