

**UNIVERSIDADE FEDERAL DO ABC**  
**ENGENHARIA BIOMÉDICA**

**FLAVIA RODRIGUES GABRIEL**

**ESTUDO E DESENVOLVIMENTO DE ELETRODOS INDEPENDENTES  
DE TOMÓGRAFOS POR IMPEDÂNCIA ELÉTRICA**

São Bernardo do Campo – SP  
2017



**FLAVIA RODRIGUES GABRIEL**

**Estudo e Desenvolvimento de Eletrodos Independentes  
de Tomógrafos por Impedância Elétrica**

Trabalho de graduação apresentado ao Centro de Engenharia, Modelagem e Ciências Sociais Aplicadas da Universidade Federal do ABC como requisito parcial para obtenção do título de Engenharia Biomédica da Universidade Federal do ABC.

Orientador: Prof. Dr. Erick Dario León Bueno de Camargo

São Bernardo do Campo – SP  
2017

## FICHA CATALOGRÁFICA

GABRIEL, Flavia Rodrigues

Estudo e desenvolvimento de eletrodos independentes de tomógrafos por impedância elétrica / Flavia Rodrigues Gabriel – São Bernardo do Campo: Universidade Federal do ABC, 2017.

72 p.

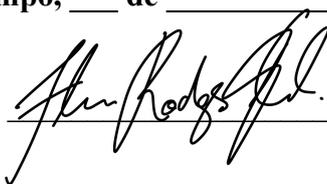
Trabalho de graduação do curso de Engenharia Biomédica – Centro de Engenharia, Modelagem e Ciências Sociais Aplicadas da Universidade Federal do ABC.

1. tomografia por impedância elétrica, 2. eletrodo independente, 3. circuito eletrônico. GABRIEL, Flavia Rodrigues.

**Este exemplar foi revisado e alterado em relação à versão original, de acordo com as observações levantadas pela banca no dia da defesa, sob a responsabilidade única do autor e com anuência de seu orientador.**

**São Bernardo do Campo, \_\_\_ de \_\_\_\_\_ de 20\_\_.**

**Assinatura do autor:** \_\_\_\_\_

Handwritten signature of Alan Rodrigues in black ink, written over a horizontal line.

**Assinatura do orientador:** \_\_\_\_\_





São Bernardo do Campo, 06 de Dezembro de 2017.

Para: Coordenador do Trabalho de Graduação da Engenharia Biomédica.

**3º Quadrimestre de 2017**

**Atribuição de conceitos de TG III (Trabalho de Conclusão de Curso)**

Nome do(a) Orientador(a)	Erick Dario León B. de Lamargo
Nome do(a) Aluno(a)	Flávia Rodrigues Gabriel
R.A.	21006611
Título do Trabalho	Estudo e Desenvolvimento de Eletrodos Independentes de Tomógrafos por Impedância Elétrica

A banca composta pelos membros que subscrevem este documento decidiu atribuir o conceito A ao referido aluno, tendo assim, o mesmo, preenchido os requisitos referentes ao Trabalho de Graduação.

Este conceito será considerado para TGIII somente após a entrega da Versão Final Corrigida à Coordenação de Trabalho de Graduação da Engenharia Biomédica.

A banca foi composta pelos membros:

Erick Dario León B. de Lamargo  
Prof(a). Dr(a). Erick Dario León B. de Lamargo (Orientador(a))

André Kazuo Takahata  
Prof(a). Dr(a). André Kazuo Takahata, SIAPE: 2334927

Fernando Silva de Moura  
Prof(a). Dr(a). FERNANDO SILVA DE MOURA



**Parecer**

\_\_\_\_\_

\_\_\_\_\_

\_\_\_\_\_

\_\_\_\_\_

Nome do(a) Orientador(a)	_____
Nome do(a) Aluno(a)	_____
R.A.	_____
Título do Trabalho	_____

A banca composta pelos membros que suscrevem este documento decidiu atribuir o conceito A ao trabalho em apreço, tendo assim, o mesmo, preenchido os requisitos referentes ao Trabalho de Graduação.

Este conceito será considerado para o fim somente após a entrega da Versão Final Composta à Coordenação de Trabalho de Graduação da Engenharia Biomédica.

A banca foi composta pelos membros

\_\_\_\_\_  
Prof(a). Dir(a). Coordenador(a) do Trabalho de Graduação

\_\_\_\_\_  
Prof(a). Dir(a) \_\_\_\_\_

\_\_\_\_\_  
Prof(a). Dir(a) Fernando Silva de Moura

## **AGRADECIMENTOS**

Agradeço ao meu orientador professor Dr. Erick Dario León Bueno de Camargo por todas as discussões e orientações, agradeço ao professor Dr. Fernando Silva de Moura pelas contribuições sobre componentes, agradeço ao professor Dr. Carlos Alberto dos Reis Filho pelas as orientações sobre componentes, modelagem e eletrônica analógica.

Gostaria de agradecer aos amigos: MSc. Stefan Glibetic (Western University of Ontario) e Fernando Freitas Alves pelas valiosas dicas, pelas horas de discussão e pelo encorajamento incondicional. Gostaria ainda de agradecer à amiga Desirée Miraldo pelos empréstimos de equipamentos, pela amizade e conversas.

Agradeço à minha família por todas as formas de apoio e carinho durante os anos e, principalmente, durante este trabalho.

Agradeço ao Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) pelo fomento durante o programa Ciências sem Fronteiras que me possibilitou conhecimentos, compra de equipamentos para pesquisa e oportunidade de conhecer grandes contribuintes para este trabalho, todos sem os quais este trabalho não seria possível.



## RESUMO

A tomografia por impedância elétrica (TIE) é uma técnica que injeta corrente em um meio de interesse e mede os potenciais elétricos na periferia do meio de interesse. Isso permite o cálculo da impedância do meio através da Lei de Ohm na forma fasorial. Essa técnica pode ser usada na geofísica, monitoramento pulmonar, em outras funções na medicina e em estudos científicos. Este trabalho propõe uma abordagem de um canal de medições independentes para TIE. Essa abordagem visa a diminuição do custo computacional envolvido na utilização de eletrodos simples que concentram o processamento dos dados de todos os eletrodos em apenas um processador central. O canal de medições independentes proposto é responsável pelo tratamento de dados inicial, utilizando apenas componentes eletrônicos, para que as informações de amplitude e fase sejam transmitidas para o processador central. Dois circuitos diferentes foram planejados, simulados e montados em placa com superfície de cobre, sendo que cada um deles adquire uma das informações necessárias para o cálculo de impedância do meio (amplitude e fase). O circuito que retorna a amplitude de uma senoide (de amplitude variável) apresentou limites de operação em que são possíveis realizar tal aquisição. O circuito que retorna uma onda quadrada com largura de pulso proporcional à fase entre as senoides de entrada apresentou comportamento linear na faixa de interesse para meios capacitivos. Futuros estudos devem avaliar o acoplamento entre os subcircuitos que utilizam eletrônica analógica e os subcircuitos que utilizam eletrônica digital.

**Palavras-chave:** Tomografia por impedância elétrica, eletrodo independente, circuito eletrônico.



## LISTA DE FIGURAS

Figura 1 – Esquema demonstrando utilização de cinta com eletrodos passivos em TIE. Com essa configuração os sinais analógicos obtidos são enviados ao processador central onde todo o processamento de dados é realizado. Extraído e adaptado de [11].	23
Figura 2 – Esquema demonstrando utilização de cinta com eletrodos independentes em TIE. O eletrodo independente é replicado 6 vezes na imagem com fins ilustrativos, sendo que seu bloco funcional está circulado em vermelho.	23
Figura 3 – Esquema demonstrando a aplicação da cinta contendo os eletrodos passivos em região torácica humana e a imagem obtida através da técnica de TIE após a solução do problema inverso.	24
Figura 4 – Esquema demonstrando os blocos funcionais do eletrodo independente proposto. O primeiro circuito é responsável pelo condicionamento do sinal. O segundo circuito obtém a amplitude do sinal senoidal medido. O terceiro circuito é responsável pela obtenção da fase entre o sinal medido e o sinal senoidal de referência (fonte de corrente) do sistema de EIT.	26
Figura 5 – Esquema do circuito analógico de condicionamento do sinal composto por um filtro <i>anti-aliasing</i> (passa-baixa ativo de primeira ordem).	27
Figura 6 – Simulação do funcionamento ideal para aquisição da amplitude de uma senoide (sinal preto) com uso do circuito do tipo TH em que o capacitor carrega a tensão máxima da senoide em seus picos (pontos azuis) e mantém essa tensão até o próximo pico (sinal vermelho).	29
Figura 7 – Diagrama de blocos descrevendo as etapas necessárias para a construção do bloco de <i>tracking and hold</i> (TH). O bloco de TH é utilizado na aquisição da amplitude no eletrodo independente.	30
Figura 8 – Diagrama de blocos descrevendo as etapas necessárias para a construção do bloco de detecção de pico do TH.	31
Figura 9 – Representação dos processos para aquisição de uma onda retangular que é diferente de zero nos trechos que terminam no pico da onda de entrada. No primeiro gráfico, está representado o sinal de entrada $V_{in}(t)$ , a derivada desse sinal, $dV_{in}/dt$ , uma fração do sinal, denominada $0,4 \cdot V_{in}(t)$ , e um sinal de diferença denominado Dift. Convencionou-se que $+V_s$ representa a alimentação positiva do amplificador operacional e $V_{cc}$ a alimentação do circuito digital.	32
Figura 10 – Esquema do subcircuito derivador.	33

Figura 11 – Esquema demonstrando a onda de entrada (preto tracejado) e sua comparação com o terra (em preto contínuo), a onda de saída (azul tracejado) e sua comparação com o terra (azul contínuo) e, por fim, a saída da porta lógica XOR (vermelho) utilizando como entradas as ondas em preto e em azul contínuos. As linhas verticais em cinza representam os instantes de mudança de estado do resultado da operação XOR.....	35
Figura 12 – Circuito que extrai a amplitude de um sinal senoidal e retorna o valor DC da amplitude do sinal simulado no Falstad. Abaixo do circuito, pode-se visualizar a função osciloscópio em várias etapas do circuito. ....	40
Figura 13 – Circuito que extrai e retorna a amplitude do sinal senoidal implementado no Multisim. A fim de facilitar a identificação dos subcircuitos, utilizou-se o mesmo padrão de nomes da seção 2.1. ....	43
Figura 14 – Resultados da simulação no Multisim do bloco do circuito que extrai a amplitude do sinal. ....	44
Figura 15 – Resultados de amplitude (sinal verde) da simulação no Multisim do bloco do circuito que extrai a amplitude do sinal (sinal vermelho) que varia com o tempo.....	45
Figura 16 – Fotos demonstrando as etapas da confecção da placa do circuito para obter a amplitude. Em (a) está o resultado da impressão do circuito em papel <i>glossy</i> . As partes que contém a tinta da impressão serão protegidas durante a corrosão. Em (b) está a placa de cobre após a transferência da impressão do padrão do circuito e a corrosão do cobre com perclorato de ferro. Em (c) está a placa perfurada e soldada em alguns terminais. Em (d) está a vista superior do circuito. ....	47
Figura 17 – Gráficos das 14 diferentes amplitudes testadas (entre 7 mV e 5 V) para as ondas de entradas (em vermelho) com as respectivas saídas (em verde) do circuito que deve fazer a aquisição da amplitude da senoide de entrada. ....	49
Figura 18 – Curva que relaciona os valores das 6 diferentes amplitudes testadas (entre 0,1 V e 1 V) para as ondas de entradas $V_{in}$ (em vermelho) com as respectivas saídas $V_{out}$ (em verde) do circuito que faz a aquisição da amplitude da senoide de entrada. O intervalo de tensão escolhido leva em conta os resultados da Figura 17, onde pode se perceber a faixa de amplitudes para qual o circuito é capaz de realizar medições de amplitude. A fim de realizar a regressão numérica, o ponto de (0,0) foi forçado.....	50
Figura 19 – Demonstração da velocidade de resposta que o circuito detecta uma mudança de amplitude do sinal de entrada com um teste de troca repentina de amplitude. Esta figura apresenta os dados apenas de um ciclo de uma onda de teste, assim a amplitude detectada antes do instante 0 s é a amplitude (de 1 V) em 10 s.....	51

Figura 20 – Velocidade de resposta do circuito para diferentes valores de amplitude de entrada.....	52
Figura 21 – Dados coletados para a derivada do sinal nos casos em que os circuitos integrados (CIs) digitais estão conectados ou desconectados do circuito. No gráfico superior, é possível visualizar o sinal de entrada e sua derivada nestes dois casos. No gráfico inferior, é possível visualizar ondas quadradas que representam a parte positiva dos dois casos da derivada do sinal de entrada. ....	53
Figura 22 – Gráfico com os dados coletados para o estágio em que se calcula 40% do sinal de entrada. São demonstrados o sinal de entrada, denominado $V_{int}$ , e $0,4 \cdot V_{int}$ . A fim de facilitar a visualização gráfica a onda azul foi multiplicada por $-1$ . ....	54
Figura 23 – Gráficos com os dados da FFT para as ondas de entrada e de saída do circuito que adquire a amplitude de um sinal de interesse.....	55
Figura 24 – Circuito implementado que retorna o valor do módulo da fase entre duas ondas senoidais. ....	56
Figura 25 – Simulação do bloco que extrai uma onda PWM de saída (verde) proporcional à fase entre os sinais de referência (azul) e entrada (vermelho) do meio. Foram utilizadas fases $\theta = 0^\circ, 45^\circ, 90^\circ, 135^\circ, 180^\circ$ entre as ondas $V_{ref}$ e $V_{in}$ com as respectivas saídas.....	57
Figura 26 – Montagem do circuito em <i>protoboard</i> que extrai uma onda PWM entre as ondas de entrada e saída do meio de interesse para a TIE na situação teste em que as amplitudes são iguais e a fase nula entre as ondas. ....	58
Figura 27 – Circuito que retorna a fase montado em placa de cobre exposto. ....	59
Figura 28 – Testes do circuito que retorna uma onda retangular ( $V_{out}$ , em verde) com <i>duty cycle</i> proporcional à fase entre a onda de referência $V_{ref}$ (em azul) que é injetada no meio de interesse e a onda de resultante do meio $V_{in}$ (em vermelho). Foram utilizadas fases $\theta = 0^\circ, 45^\circ, 90^\circ, 135^\circ, 180^\circ$ entre as ondas $V_{ref}$ e $V_{in}$ com as respectivas saídas. ....	60
Figura 29 – Gráfico da regressão linear entre a fase real ( $\theta_r$ ) e a fase calculada através das medições do circuito ( $\theta$ ) entre a onda de referência $V_{in}$ e a onda de interesse $V_{out}$ .....	61
Figura 30 – Código em C++ utilizado no microcontrolador Arduino Nano para o processamento dos sinais de amplitude e fase do circuito e comunicação serial com o processador central. ....	69



## LISTA DE ABREVIACOES

A/D	Analgico-Digital
amp-op	Amplificador operacional
CI	Circuito Integrado
EIT	<i>Electrical Impedance Tomography</i>
FFT	<i>Fast Fourier Transform</i>
NOR	Not OR
PWM	<i>Pulse-Width Modulation</i>
TH	<i>Tracking and hold</i>
TIE	Tomografia por Impedncia Eltrica
XOR	Exclusive OR



# SUMÁRIO

<b>1. INTRODUÇÃO .....</b>	<b>21</b>
<b><i>1.1. Objetivo .....</i></b>	<b>24</b>
<b>2. MÉTODOS .....</b>	<b>25</b>
<b><i>2.1. Amplitude do sinal.....</i></b>	<b>28</b>
<b><i>2.2. Fase do sinal.....</i></b>	<b>33</b>
2.2.1. Módulo da fase .....	33
2.2.2. Sinal da fase.....	36
<b><i>2.3. Ensaios.....</i></b>	<b>36</b>
2.3.1. Simulação .....	36
2.3.2. Testes do circuito .....	37
<b><i>2.4. Programação do Microntrolador.....</i></b>	<b>37</b>
<b>3. RESULTADOS .....</b>	<b>39</b>
<b><i>3.1. Amplitude do sinal.....</i></b>	<b>39</b>
3.1.1. Simulação do circuito medidor de amplitude.....	39
3.1.2. Montagem do circuito para mensurar a amplitude .....	45
3.1.3. Teste do circuito para mensurar módulo da amplitude.....	48
<b><i>3.2. Fase do sinal.....</i></b>	<b>56</b>
3.2.1. Simulação do circuito para mensurar o módulo da fase .....	56
3.2.2. Montagem do circuito para mensurar o módulo da fase.....	57
<b><i>3.3. Circuito completo .....</i></b>	<b>59</b>
3.3.1. Teste do circuito para mensurar o módulo da fase .....	61
<b>4. DISCUSSÃO.....</b>	<b>63</b>
<b>5. CONCLUSÃO.....</b>	<b>67</b>
<b>ANEXO.....</b>	<b>69</b>
<b>REFERÊNCIAS.....</b>	<b>71</b>



## 1. INTRODUÇÃO

A tomografia por impedância elétrica, comumente denominada pela sigla EIT (acrônimo do inglês *Electrical Impedance Tomography*), é tópico de estudo desde a década de 1970 [1, 2]. Outros nomes utilizados para a referida técnica são: *Electrical Tomography* (ET), *Impedance Imaging* (II), *Resistance Imaging* (RI), *Impedance Tomography* (IT) e *Applied Potencial Tomography* (APT) [3]. Neste trabalho, utiliza-se apenas as expressões mais genéricas referentes a técnica sendo eles “tomografia por impedância elétrica” (TIE) e seu equivalente em sigla na língua inglesa EIT. Essa técnica de imagem é utilizada em estudos nas áreas de geofísica, testes não-destrutivos, monitoração de perfusão pulmonar e estudos para auxiliar na triagem de pericárdio bovino para manufatura de válvulas cardíacas [1, 2, 4].

Trata-se de uma técnica de imagem médica e industrial obtida por meio da aplicação de uma corrente elétrica em um meio de interesse [5, 6]. Essa corrente gera potenciais elétricos distribuídos e medidos nas fronteiras do meio de interesse [5, 6]. Também é possível a abordagem em que se aplica uma tensão no meio de interesse ao invés de aplicar uma corrente [7]. Para a injeção de corrente no meio de interesse, é comum utilizar uma fonte de corrente do tipo *Howland* modificada [3]. A corrente injetada no meio de interesse é do tipo senoidal com amplitude e frequência medidas [3]. Assim, a TIE é uma técnica de imagem livre da utilização de radiação e não-invasiva [4].

Para a medição dos potenciais elétricos na fronteira do meio analisado, é necessária a utilização de uma série de canais de medição que possuem a função de medir essa grandeza elétrica com os eletrodos e transmitir os potenciais elétricos nos instantes determinados pelo processador central [8]. A impedância da área de interesse é calculada através da razão entre a tensão complexa pela corrente complexa [9]. Em uma arquitetura comum de um TIE, esses dados são transmitidos a um processador central, onde serão armazenados e processados [8]. Após essa etapa, pode-se gerar imagens que representam um mapa de impedâncias do meio de interesse, usualmente, de áreas transversais [4, 9].

Há duas formas principais de injeção de corrente nos sistemas de TIE [3]. A primeira se baseia na aplicação de corrente entre dois eletrodos enquanto os outros eletrodos fazem aquisição de tensão elétrica [3]. Esse padrão é realizado até que todos os pares tenham sido usados [3]. A segunda se baseia na aplicação de corrente em vários eletrodos, formando um padrão de corrente que maximiza a densidade de corrente no meio de interesse e, portanto, maximizando a sensibilidade do sistema [3].

No primeiro *design* sugerido, pode-se usar um par de eletrodos vizinhos em um plano ou com um número de eletrodos previamente distanciados do par de eletrodos de injeção de corrente [6]. O número de eletrodos utilizados determina o número de medições possíveis e a resolução espacial do sistema. Porém, quanto maior for o número de eletrodos utilizados, maior será o custo e a complexidade do sistema [6].

Algumas limitações atuais dos sistemas de TIE incluem:

- *Baixa resolução espacial*: quando comparada com a resolução das técnicas de tomografia computadorizada ou de ressonância magnética);
- *Susceptibilidade a ruídos*;
- *Distorções anatômicas e artefatos* [4];
- É resolvida numericamente e possui alto custo computacional [4].

Os sistemas de TIE disponíveis comercialmente utilizam eletrodos passivos que são responsáveis apenas pela medição e envio da grandeza elétrica de interesse para um processador central. Este processador central deve ser capaz de:

- Armazenar as tensões medidas pelo eletrodo passivo de um mesmo comprimento de onda da tensão senoidal;
- Realizar o *fit* de uma senoide utilizando as amplitudes dos pontos de aquisição;
- Utilizar este *fit* para estabelecer a amplitude da senoide da tensão;
- Realizar o cálculo de impedância com base na tensão medida por cada eletrodo passivo.

Este processo resulta em grande densidade temporal de dados, já que, usualmente, a frequência da senoide é alta, como exemplo, o sistema Enlight da empresa Timpel utiliza a frequência de 125 kHz [7]. O esquema desse tipo de design pode ser visualizado na Figura 1.

A partir do cálculo de impedância local realizado pelo processador central, é necessário a transformação de tais dados em um mapa de impedâncias de uma seção transversal do objeto de interesse [10]. Essa reconstrução deve levar em conta que a corrente aplicada realiza um caminho complexo (em 3 dimensões) pelo meio de interesse de acordo com a distribuição de impedâncias deste meio [10]. Além disso, mudanças locais de impedância do meio alteram as medidas de tensão de todos os eletrodos, assim, a relação entre tais tensões e a impedância do meio é não-linear [10]. É intrínseco desta técnica de obtenção de imagens que a sua resolução seja um problema inverso, mal-posto (não atendendo as condições de Hadamard) e não-linear [7].

Neste projeto, é demonstrado o desenvolvimento de um canal independente de medições para TIE como uma potencial solução para a limitação do número de eletrodos desta técnica. Para isso, cada eletrodo realiza parte do processamento de dados coletados e, só então, os envia para o processador central. Como o projeto de tais eletrodos permite escalabilidade de sua quantidade sem mudanças drásticas de funcionamento e pode ser implementado e testado individualmente, o eletrodo proposto é dito independente [2]. A Figura 2 demonstra o esquema proposto utilizando eletrodos independentes.

Figura 1 – Esquema demonstrando utilização de cinta com eletrodos passivos em TIE. Com essa configuração os sinais analógicos obtidos são enviados ao processador central onde todo o processamento de dados é realizado. Extraído e adaptado de [11].

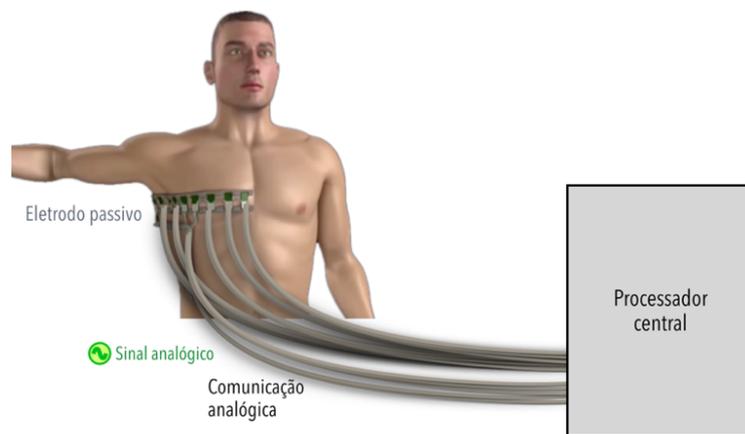
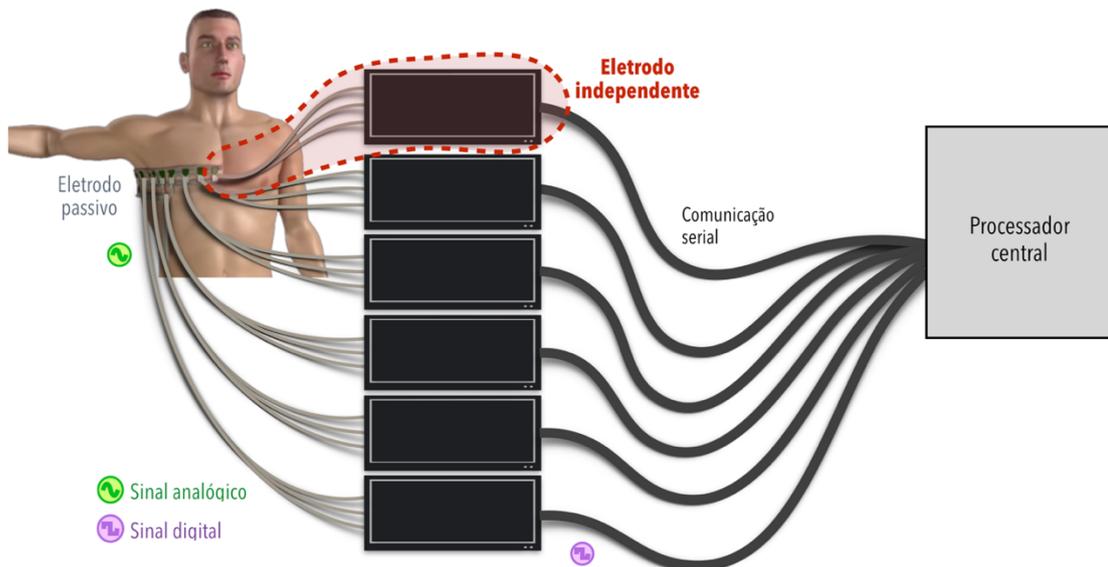
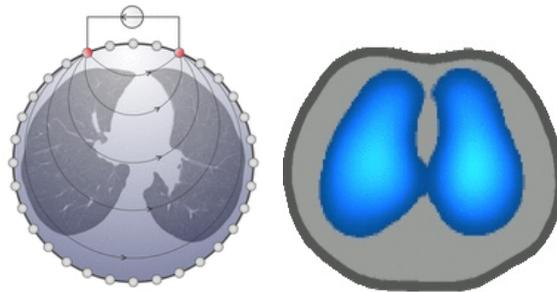


Figura 2 – Esquema demonstrando utilização de cinta com eletrodos independentes em TIE. O eletrodo independente é replicado 6 vezes na imagem com fins ilustrativos, sendo que seu bloco funcional está circulado em vermelho.



A resolução do problema inverso propicia a descrição de um mapa de resistências. Na Figura 3 é apresentado um esquema com a cinta com os eletrodos passivos e o corte transversal do meio de interesse, bem como a imagem obtida com TIE para tal aplicação.

Figura 3 – Esquema demonstrando a aplicação da cinta contendo os eletrodos passivos em região torácica humana e a imagem obtida através da técnica de TIE após a solução do problema inverso.



### ***1.1. Objetivo***

Utilizar conhecimentos adquiridos no curso de engenharia biomédica de elétrica/eletrônica, programação e fisiologia humana para desenvolver um protótipo de canal de medição independente para TIE.

## 2. MÉTODOS

Tendo em vista o objetivo do trabalho, as seguintes tarefas foram atingidas:

- Estudo sobre tomografia por impedância elétrica;
- Revisão dos conhecimentos de eletrônica analógica;
- Planejamento e estudo das etapas necessárias para aquisição dos dados necessários de um eletrodo independente para TIE;
- Desenvolvimento do circuito eletrônico analógico como condicionador do sinal de potencial elétrico;
- Estudo de diferentes técnicas de tratamento dos sinais analógicos para a extração de dados de amplitude e fase das ondas de entrada e saída do meio;
- Desenvolvimento, simulação, montagem e teste do circuito eletrônico que adquire a amplitude de um sinal senoidal e do circuito eletrônico que adquire a fase entre dois sinais;
- Testes do canal de medição independente para TIE;
- Avaliação do resultado e análise de possíveis melhorias.

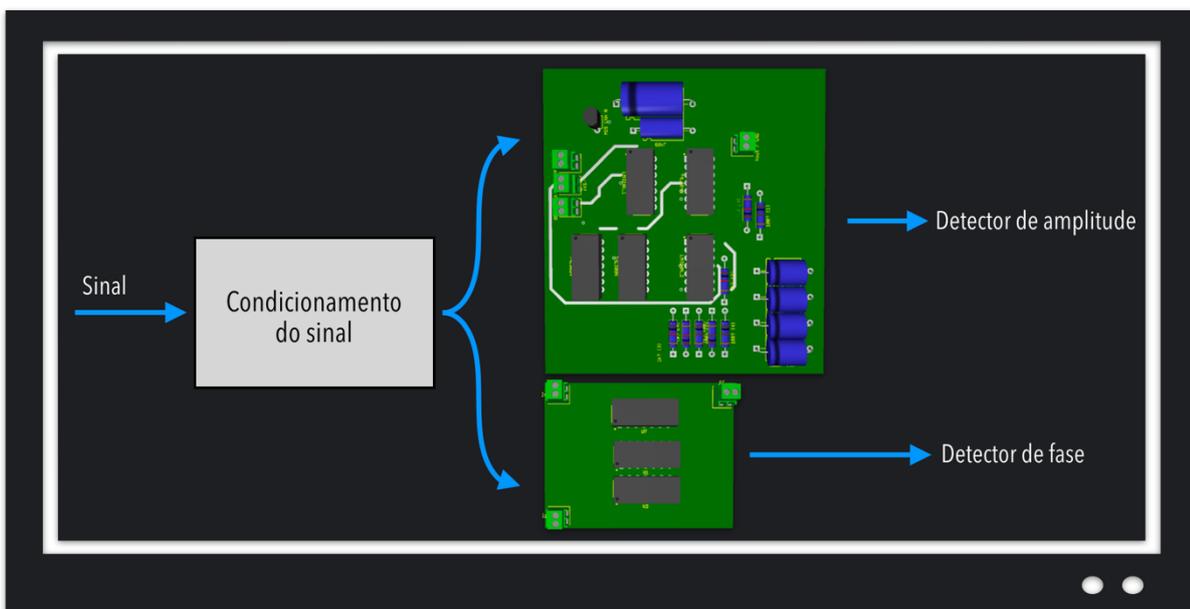
O princípio de funcionamento do canal independente se baseia na medição da impedância elétrica bipolar em um meio de interesse. Neste trabalho, essa impedância será calculada através da medição do módulo e da fase da tensão elétrica no meio que resulta na aplicação de uma corrente alternada conhecida e forçada no mesmo.

Assim como discutido na Seção 1, a limitação do número de canais é dada pela complexidade computacional. Tal limite vem da geração de dados amostrados com frequência mínima que respeita o teorema de Nyquist da onda injetada no paciente (usualmente da ordem de kHz). Isso acaba produzindo um grande volume de dados em um curto período de tempo de medições. Como exemplo, pode-se citar o sistema de TIE Enlight 1800, produzido pela empresa brasileira Timpel, que utiliza a injeção de corrente bipolar de 125 kHz com uma amplitude máxima de 10 mA [7]. Utilizando a estratégia atual, seria necessário a conversão analógico-digital (A/D) das tensões de saída mais de 250 mil vezes por segundo. Esse requisito intrínseco ao modelo de medições utilizado exige a utilização de placas de aquisição mais complexas e de alto custo financeiro. Uma das possíveis abordagens para que o custo computacional seja diminuído é o tratamento paralelo dos dados em nível analógico utilizando componentes eletrônicos, como amplificadores operacionais, diodos e transistores.

A abordagem de processamento paralelo de dados analógico da medição dos sinais nos eletrodos diminui a complexidade do tratamento de dados em nível digital/computacional, diminuindo a carga de processamento no processador central. Por outro lado, isso aumenta a complexidade do circuito em nível analógico com o aumento em número de componentes ativos, como amplificadores operacionais e transistores.

O desenvolvimento desse circuito pode ser dividido em duas etapas principais compostas por múltiplos estágios, como descrito na Figura 4. A primeira etapa consiste na aquisição da amplitude de um sinal senoidal utilizando apenas lógica paralela (sem *clock*, combinacional), como descrito na seção 2.1. A segunda, por sua vez, consiste na geração de um sinal que represente o módulo da fase entre a onda da corrente de entrada injetada e a onda de tensão de saída. Nessa etapa, novamente é utilizado lógica paralela (combinacional), como descrito na seção 2.2. Com as informações de módulo e fase da corrente (injetada no meio de interesse) e módulo e fase das tensões medidas, é possível fazer a conversão A/D desses dados para a construção da imagem do meio em questão.

Figura 4 – Esquema demonstrando os blocos funcionais do eletrodo independente proposto. O primeiro circuito é responsável pelo condicionamento do sinal. O segundo circuito obtém a amplitude do sinal senoidal medido. O terceiro circuito é responsável pela obtenção da fase entre o sinal medido e o sinal senoidal de referência (fonte de corrente) do sistema de EIT.



**Eletrodo independente**

A injeção dessa corrente deve ser realizada por uma fonte elétrica ajustável que seja estável sob as condições de variação de impedância do meio. Para isso, será utilizada uma fonte de

corrente autocontrolada, com tempo de acomodação muito inferior ao de amostragem utilizado neste projeto, juntamente com um resistor em série, cujo valor seja significativamente inferior ao do módulo estimado da impedância do meio. Tais componentes devem garantir que o sinal de tensão elétrica do meio varie sem influenciar o sinal de tensão de outros canais. Com isso, esses canais poderão ser utilizados concomitantemente em um trabalho futuro sem influenciar o módulo da corrente injetada.

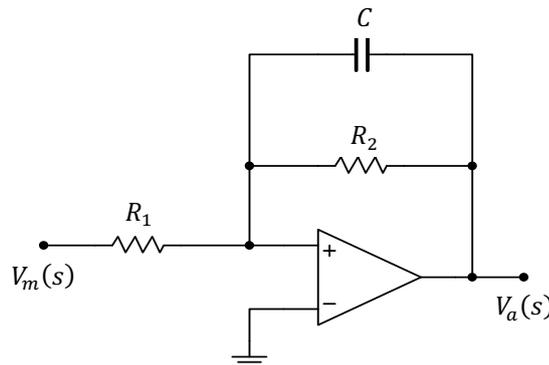
Com isso, pode-se calcular o vetor de impedância elétrica  $\vec{Z}$  do meio (cuja parte real possui resistência  $\mathcal{R}$  e parte imaginária possui reatância  $\mathcal{X}$ ) através do fasor  $\dot{V}_m$  de tensão mensurada (com uma fase  $\theta$  com relação à corrente) nos terminais do meio e do fasor  $\dot{I}$  de corrente injetada, como em (1).

$$\vec{Z} = \frac{\dot{V}_m}{\dot{I}} = \frac{\|\dot{V}_m\| \angle \theta^\circ}{\|\dot{I}\| \angle 0^\circ} = \frac{\|\dot{V}_m\|}{\|\dot{I}\|} \angle \theta^\circ = \mathcal{R} + j\mathcal{X} \quad (1)$$

O circuito analógico de condicionamento do sinal (demonstrado na Figura 5) deve ser composto por um filtro *anti-aliasing* (passa-baixa analógico ativo) de primeira ordem. Esse filtro terá o papel de um seguidor de tensão em sua banda passante, ou seja, desacoplará a impedância elétrica do meio com a impedância elétrica do circuito posterior. Como isso, ele evita efeitos indesejados de *aliasing* no sinal que será digitalizado. A sua frequência de corte  $f_c$  é dada por (2) e deve ser configurada de forma que seja menor do que o dobro da frequência de amostragem do sinal de tensão, respeitando, assim, o critério de Nyquist. O ganho  $G$  desse circuito, na fase de passagem, é dado em (2).

$$f_c = \frac{1}{2\pi R_2 C}, \quad G = -\frac{R_2}{R_1} \quad (2)$$

Figura 5 – Esquema do circuito analógico de condicionamento do sinal composto por um filtro *anti-aliasing* (passa-baixa ativo de primeira ordem).



Utilizando a aproximação de um amplificador operacional ideal, a função de transferência  $H_{PB}(s)$  desse filtro na análise da frequência complexa  $s$  pode ser calculada como em (3).

$$H_{PB}(s) = \frac{V_a(s)}{V_m(s)} = -\frac{R_2/R_1}{1 + sR_2C_1} \quad (3)$$

## 2.1. Amplitude do sinal

A aquisição da amplitude de um sinal pode ser feita através de programação, após a conversão A/D. Porém, neste trabalho, será utilizada a abordagem de tratamento de sinais analógicos, ou seja, antes da conversão A/D. Essa abordagem retira a necessidade de que a frequência de amostragem seja maior do que a frequência do sinal de corrente, o que reduz a carga no processador, como comentado na seção 2. A frequência de amostragem pode então ser reduzida para que atenda os requisitos de observação do fenômeno de interesse. A título de exemplo, a monitoração de ventilação (realizada, usualmente, com frequência menor de que 1 Hz [12]), possível com TIE, poderia ser realizada com amostragem de amplitude na ordem de dezenas de Hz.

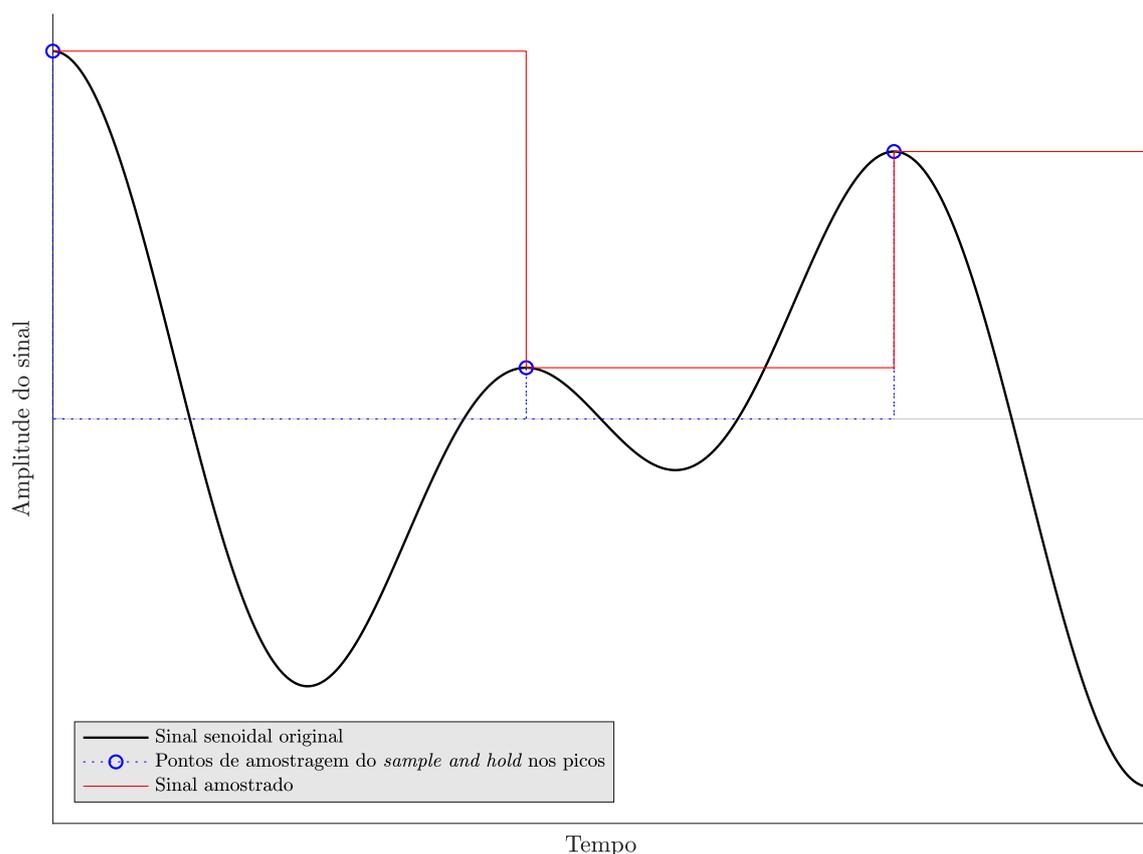
Os eletrodos independentes devem retornar as amplitudes de onda de entrada e de saída do meio de interesse sejam conhecidas. A partir desses valores, é possível calcular a impedância do meio, como descrito na expressão em (1).

Os momentos em que o circuito deve permitir que o capacitor carregue no subcircuito de *tracking and hold* (TH) são os picos da onda senoidal de interesse (como descrito Figura 6). O circuito utilizado como TH será descrito a seguir, porém seus blocos funcionais estão descritos na Figura 7. A tensão deve ser adquirida a cada pico da senoide porque a amplitude da onda pode variar no tempo de acordo com a impedância elétrica do meio. Assim, a amplitude da onda pode ser utilizada como parte das informações necessárias para calcular a impedância no sistema de TIE.

Uma das possíveis abordagens analógicas para esse projeto exige a utilização de diversas etapas. A principal ideia é a implementação de um circuito de TH que será responsável por adquirir e armazenar a informação de amplitude da onda senoidal de interesse. O circuito de TH é composto por um transistor que atua como uma chave que abre e fecha no momento correto da onda senoidal para que um capacitor seja capaz de carregar e guardar a informação de amplitude da onda.

Idealmente, o capacitor carregaria a tensão de pico instantaneamente e a manteria até o próximo pico da onda senoidal, como demonstrado na Figura 6. No entanto, um capacitor real não carrega até a tensão de pico instantaneamente e também pode descarregar dependendo do circuito em que é conectado pois todos os componentes envolvidos possuem resistências elétricas intrínsecas.

Figura 6 – Simulação do funcionamento ideal para aquisição da amplitude de uma senoide (sinal preto) com uso do circuito do tipo TH em que o capacitor carrega a tensão máxima da senoide em seus picos (pontos azuis) e mantém essa tensão até o próximo pico (sinal vermelho).

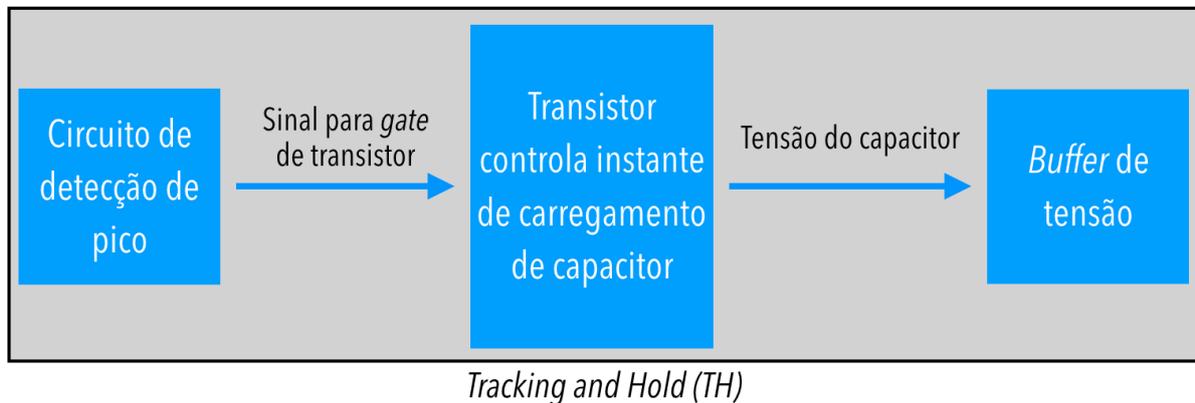


A fim de carregar um capacitor real, a tensão do sinal de interesse deve começar a carregá-lo antes do instante de pico da senoide e deve carregar o capacitor até a tensão máxima mais rapidamente do que um período da onda. Idealmente, o circuito deve mudar a tensão de saída assim que um instante de pico com amplitude diferente for detectado.

Tal circuito pode ser implementado com blocos básicos de eletrônica, como filtros, seguidor de tensão, TH, portas lógicas, entre outros, que, quando combinados, obtenham apenas o sinal de tensão próximo à tensão de pico em cada ciclo da senoide de interesse. Uma das possíveis soluções é a utilização de cinco diferentes estágios compostos por um ou mais blocos básicos

de circuitos. Os estágios referidos são: seguidor de tensão, sinais de referência, *buffer* digital, análise digital e TH.

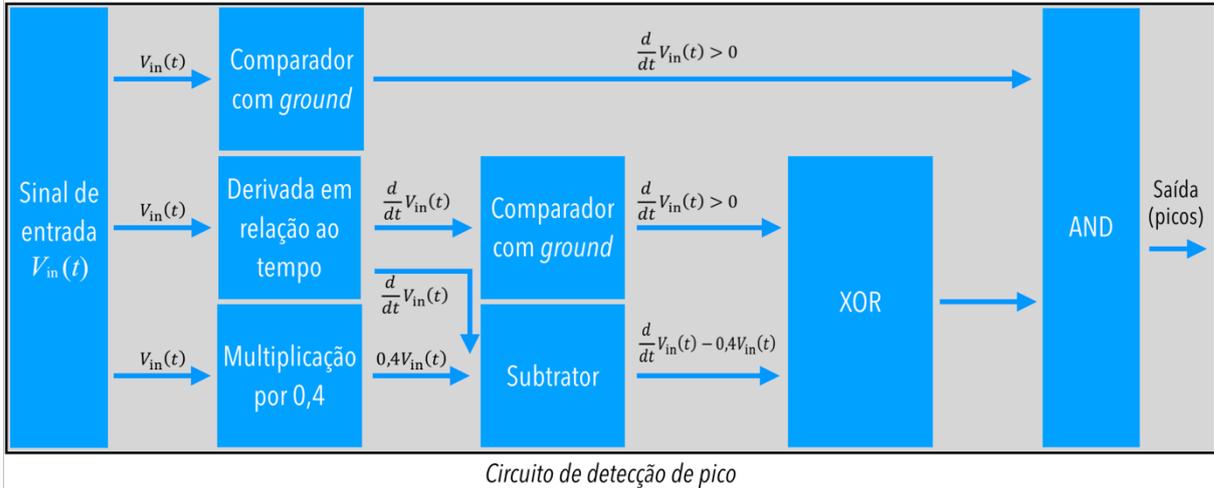
Figura 7 – Diagrama de blocos descrevendo as etapas necessárias para a construção do bloco de *tracking and hold* (TH). O bloco de TH é utilizado na aquisição da amplitude no eletrodo independente.



O circuito de detecção de pico tem seus blocos funcionais descritos na Figura 8. O primeiro estágio que o sinal de interesse (chamado de  $V_{in}(t)$  e representado em preto no primeiro gráfico na Figura 9) encontra é o amplificador inversor. Este estágio tem a função de desacoplar as impedâncias entre diferentes subcircuitos e promover um ganho para que o sinal original esteja dentro dos limites de operação dos componentes subsequentes. A partir desse estágio, o sinal é encaminhado para o bloco de sinais de referência, onde se toma a derivada do sinal (em vermelho no primeiro gráfico da Figura 9), denominado como  $\frac{d}{dt}V_{in}(t)$ , e também uma fração da amplitude do sinal de entrada (afim de possibilitar melhor visualização, no gráfico, escolheu-se um fator de 40% do sinal de entrada, sendo representado em verde no primeiro gráfico da Figura 9).

O circuito da derivada é composto por um capacitor, um resistor e um amplificador operacional (amp-op). O sinal a ser derivado passa por um capacitor e entra na porta inversora do amp-op com um resistor no *feedback* para a saída do amplificador operacional, como ilustrado na Figura 10. Esse circuito tem equação dada em (4).

Figura 8 – Diagrama de blocos descrevendo as etapas necessárias para a construção do bloco de detecção de pico do TH.



Como a derivada de  $V_{in}(t)$  (que é uma senoide) fará com que o ganho de  $V_{Deriv.}(t)$  seja multiplicado pela frequência do sinal, basta escolher uma combinação de valores de capacitância e resistência para a frequência do sinal que, quando multiplicados, retornem um ganho unitário. É importante que o ganho seja tal para que não haja saturação do amplificador operacional na onda de saída do derivador.

$$V_{Deriv.}(t) = -RC \frac{d}{dt} V_{in}(t) \quad (4)$$

Figura 9 – Representação dos processos para aquisição de uma onda retangular que é diferente de zero nos trechos que terminam no pico da onda de entrada. No primeiro gráfico, está representado o sinal de entrada  $V_{in}(t)$ , a derivada desse sinal,  $dV_{in}(t)/dt$ , uma fração do sinal, denominada  $0,4 \cdot V_{in}(t)$ , e um sinal de diferença denominado  $Dif(t)$ . Convencionou-se que  $+V_s$  representa a alimentação positiva do amplificador operacional e  $V_{cc}$  a alimentação do circuito digital.

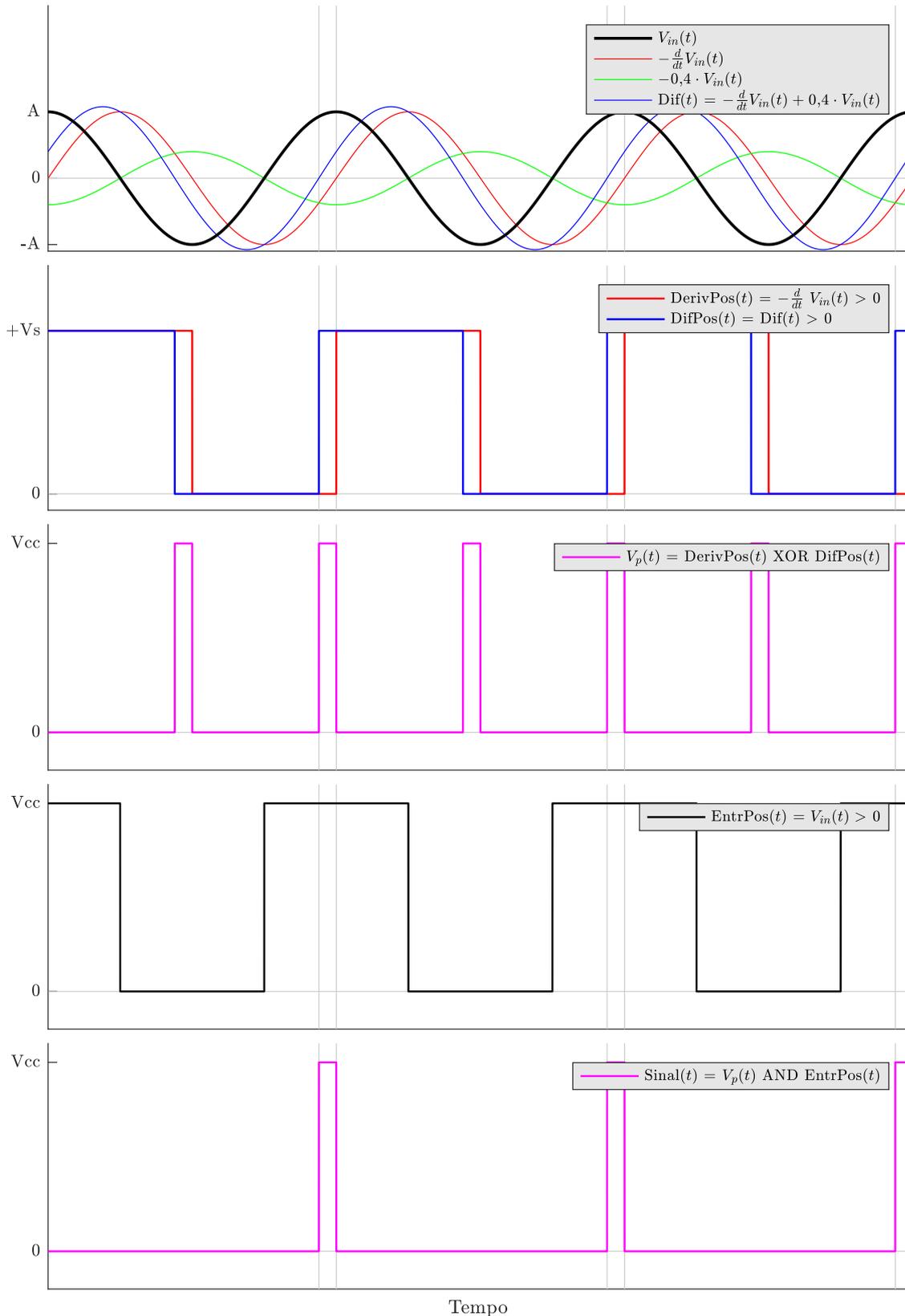
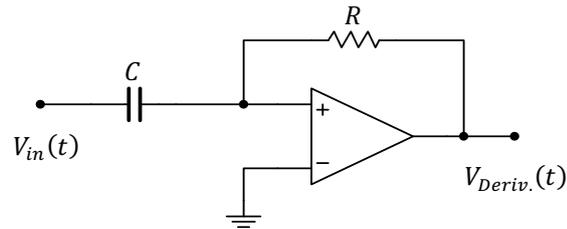


Figura 10 – Esquema do subcircuito derivador.



Após isso, subtrai-se a saída da derivada pela proporção do sinal de entrada. Toma-se o semiciclo positivo da derivada (chamado de  $DerivPos(t)$  e representado em vermelho no segundo gráfico da Figura 9) e também o semiciclo positivo da diferença entre a derivada e a fração do sinal original (chamado de  $DifPos(t)$  e representado em azul no segundo gráfico da Figura 9) como entradas de uma porta lógica XOR. A saída  $V_p(t)$  dessa porta é uma onda retangular que tem sinal não nulo nos momentos de pico e vale do sinal de entrada  $V_{in}(t)$ .

Para medir a amplitude do sinal, deseja-se utilizar apenas os picos (ocorrem na parte positiva da onda de entrada), para que assim, o circuito não retorne amplitudes positivas e negativas. Os vales (ocorrem na parte negativa da onda de entrada) podem ser facilmente retirados do sinal anterior realizando uma operação lógica AND entre  $V_p(t)$  e uma onda quadrada diferente não nula apenas quando a onda de entrada é maior que zero. Assim, o resultado (representado na Figura 9 como  $Sinal(t)$ ) é uma onda retangular não nula apenas em um pequeno trecho anterior ao pico positivo de  $V_{in}(t)$ . Essa onda pode então ser utilizada em um transistor como sinal (*trigger*) da porta *gate* que permite que o TH adquira a amplitude do sinal da onda de entrada  $V_{in}(t)$  nos momentos ilustrados pela Figura 6.

## 2.2. Fase do sinal

A informação da fase do sinal é dada por um valor com sinal. Isso pois a fase é uma medida de atraso ou avanço entre duas ondas senoidais com mesma frequência.

### 2.2.1. Módulo da fase

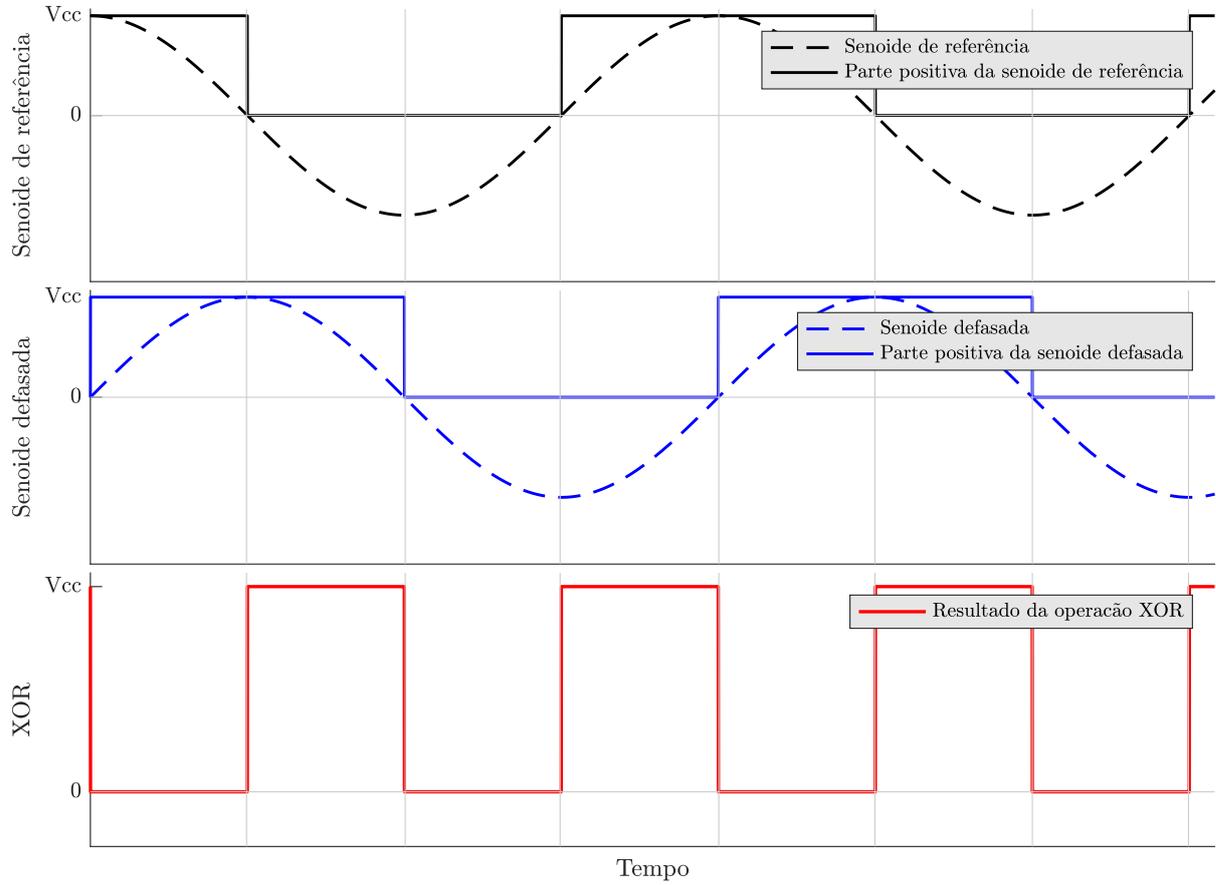
Uma das formas de adquirir o módulo da fase entre o sinal de referência da entrada e a onda obtida na saída do meio de interesse é dada pelos passos descritos a seguir. Primeiramente, compara-se o sinal injetado com o aterramento do circuito (através do uso de um comparador analógico) que resulta em uma onda quadrada diferente não nula apenas quando a entrada for estritamente positiva. Em paralelo, esse mesmo processo é aplicado ao sinal de saída do meio

de interesse. Isso resultará em duas ondas quadradas defasadas entre si com a mesma fase que há entre os dois sinais senoidais de entrada e saída originais (Figura 11).

Após a obtenção das duas ondas quadradas, a simples conversão por um *buffer* digital assegura que as tensões das ondas quadradas sejam nulas ou de 5 V. Isso permite a utilização de portas lógicas para operações binárias que retornam uma onda quadrada com a região de quando ambas as ondas quadradas originais são nulas, dada pela porta lógica XOR. Essa onda retangular resultante pode ser entendida como uma expressão do quanto as ondas senoidais estão defasadas entre si através do *duty cycle* da onda retangular final. A relação entre o *duty cycle* dessa onda e a fase entre as ondas de entrada e saída do meio é diretamente proporcional, ou seja, com um aumento da fase, haverá também um aumento do *duty cycle* da onda de pulso modulado (PWM, do inglês, *pulse width modulation*). Finalmente, após a aquisição do sinal PWM, basta aplicar a equação (5), em que  $\theta$  é o módulo da fase entre as ondas,  $t_D$  é o tempo que a onda retangular está ativada, ou seja, seu *duty cycle*, e  $T$  é o período das ondas.

$$\theta = \frac{t_D \cdot 180^\circ}{T} \quad (5)$$

Figura 11 – Esquema demonstrando a onda de entrada (preto tracejado) e sua comparação com o terra (em preto contínuo), a onda de saída (azul tracejado) e sua comparação com o terra (azul contínuo) e, por fim, a saída da porta lógica XOR (vermelho) utilizando como entradas as ondas em preto e em azul contínuos. As linhas verticais em cinza representam os instantes de mudança de estado do resultado da operação XOR.



### 2.2.2. Sinal da fase

O sinal da fase entre as ondas senoidais de entrada e de saída do meio de interesse pode ser considerado uma variável conhecida devido às propriedades do meio de interesse.

Para as aplicações biomédicas do tomógrafo de impedância elétrica, o meio de interesse usualmente é o corpo humano, sendo assim, um meio considerado capacitivo. Meios capacitivos (puros ou não) causam um atraso na onda de tensão de saída quando comparada com a onda de corrente de entrada no meio. O sinal atribuído para esse atraso na fase entre duas ondas é negativo. Dessa forma, como o meio é conhecido e capacitivo, a sinal da fase será sempre negativo.

Uma forma de confirmar que o meio de interesse é capacitivo é utilizar parte do circuito e das informações geradas, como explicitado na seção 2.2.1. Para isso, utilizam-se as ondas quadradas que já foram geradas através da comparação da corrente de entrada e da tensão de saída do meio com a referência do circuito e que passaram pelo *buffer* digital. A análise do sinal da fase gerado pelo meio está em verificar se, temporalmente, a subida da onda quadrada gerada pelo sinal de entrada acontece antes ou depois que a subida da onda quadrada gerada pelo sinal de saída. No caso do meio capacitivo, a subida da onda quadrada gerada pela entrada deve sempre ocorrer antes da subida da onda quadrada gerada pela saída.

## 2.3. Ensaios

A fim de verificar o funcionamento do protótipo do canal de medição, deve-se realizar testes específicos como descrito nas seções 2.3.1 e 2.3.2.

### 2.3.1. Simulação

Para a verificação prévia do funcionamento das etapas de processamento de sinal em nível analógico, que extraem os dados de interesse das ondas de entrada e de saída do circuito, faz-se necessária a simulação prévia do circuito.

O primeiro simulador utilizado para os testes iniciais foi o Falstad. Esse programa é uma aplicação para navegadores de internet que simula circuitos com elementos analógicos e digitais. Tal *software* de simples utilização permite a visualização do fluxo de corrente no circuito e fornece alguns modelos de circuito básicos como exemplo. Essas características o fizeram adequado para as análises iniciais.

Após as primeiras análises do funcionamento do circuito, utilizou-se o *software* Multisim da National Instruments para que modelos específicos de componentes pudessem ser escolhidos e para que análises do transiente e do regime permanente fossem adquiridas.

### **2.3.2. Testes do circuito**

Depois de montado o circuito, deve-se testar seu comportamento para diferentes amplitudes e fases, analisando os estágios de cada subcircuito e a velocidade de resposta do mesmo. Para tais testes, foram utilizados um canal do gerador de sinais (para teste do circuito que adquire a amplitude) ou dois canais (para teste do circuito que adquire a fase entre dois sinais), uma fonte de tensão autocontrolada e dois canais de osciloscópio. Para tais funções, foi utilizado o equipamento Analog Discovery 2 da Digilent que funciona como um osciloscópio, analisador lógico e fonte de tensão ajustável autocontrolada.

### **2.4. Programação do Microcontrolador**

Para que o processador central receba os sinais de amplitude e de fase da saída, um microcontrolador periférico escravo realizará a tarefa de aquisição analógica (conversor A/D) da amplitude, processamento temporal da fase e envio dos valores obtidos por meio de comunicação serial. Tal microcontrolador foi escolhido como Arduino Nano para demonstrar a simplicidade e acessibilidade do projeto. O algoritmo foi programado utilizando o auxílio do ambiente de interface de programação (IDE, v1.8.5) do *software* de programação do microcontrolador utilizado com sua linguagem de programação específica (C++).

Tal código (disponível na seção Anexos) foi implementado de forma a realizar a operação matemática que relaciona tanto a norma quanto a fase da tensão e da corrente com a impedância elétrica como descrito em (1). O microcontrolador fornece as informações do sinal de saída pela comunicação serial sempre que um sinal de referência (configurado como o caractere 'r' na Figura 24) for recebido nesse canal. Tal sinal pode então ser gerenciado pelo processador central requisitando as informações de amplitude e fase a todos os circuitos periféricos em um ciclo intermitente. Essa informação é então utilizada pelo núcleo de processamento para formar a imagem de impedâncias, como descrito na seção 1.



### 3. RESULTADOS

Nesta seção, são apresentados os resultados de simulação e construção dos circuitos que extraem as informações necessárias das ondas de entrada e de saída do meio de interesse para a TIE. Os resultados apresentados nesta seção foram obtidos utilizando o osciloscópio

#### 3.1. Amplitude do sinal

Assim como descrito na seção 2.1, a amplitude do sinal deve ser adquirida. Primeiramente simulou-se o circuito para adquirir a amplitude do sinal assim como descrito na seção 3.1.1. Após o teste, construiu-se o circuito assim como descrito na seção 3.1.2.

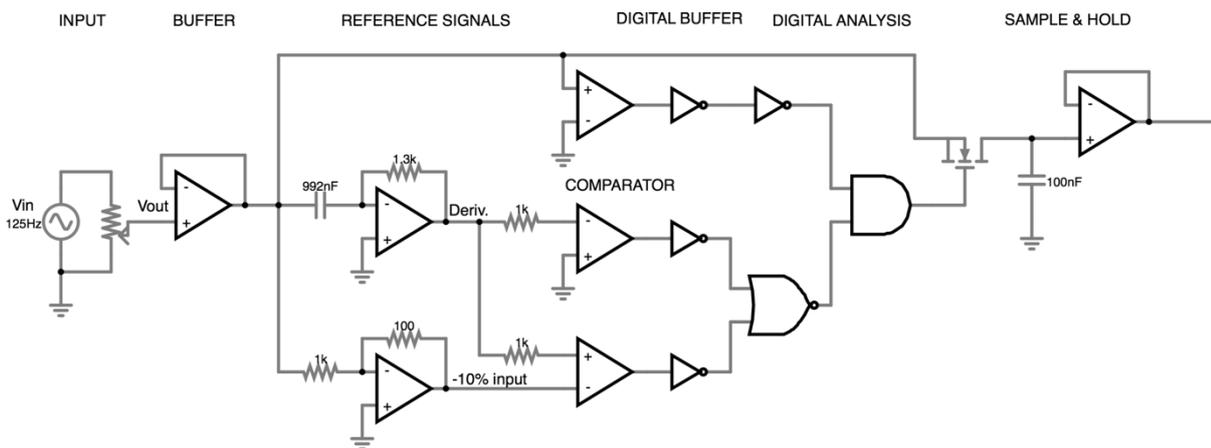
##### 3.1.1. Simulação do circuito medidor de amplitude

A primeira versão do circuito que implementa as funções descritas na seção 2.1 para a extração da amplitude do sinal foi simulada no Falstad. Os resultados estão apresentados na captura de tela da Figura 12. A versão mais recente desse *software* pode ser encontrada em [13]. Vale notar que muitos simuladores de circuito apresentam erros que são diretamente proporcionais à frequência das ondas utilizadas na simulação. Assim, decidiu-se que as frequências utilizadas nas fontes simuladas são escaladas por um fator de 1/1000 da frequência do sistema de EIT Enlight de [7]. Neste circuito, a fonte de tensão  $V_{in} = 1$  V com frequência de 125 Hz representa a corrente aplicada no meio de entrada.

Inicialmente, utilizou-se um *buffer* como primeiro estágio para que a impedância do circuito a seguir não influencie na tensão que se deseja medir. Após essa etapa, o sinal é enviado para um comparador com o terra (primeira linha do circuito), para um derivador (segunda linha do circuito) e para um circuito onde se aplica um ganho de 10 %. Esses três sinais são utilizados para que um transistor seja ativado entre um ponto específico da subida da onda (e determinado através da simulação) até o pico da mesma, carregando um capacitor de 100 nF que armazenar o valor de amplitude da onda. Tal esquema de montagem segue as descrições da Seção 2.1.

A partir da função osciloscópio, pôde-se medir as tensões em diversas etapas do circuito da Figura 12.

Figura 12 – Circuito que extrai a amplitude de um sinal senoidal e retorna o valor DC da amplitude do sinal simulado no Falstad. Abaixo do circuito, pode-se visualizar a função osciloscópio em várias etapas do circuito.



O funcionamento desse circuito se dá pela subtração da derivada da onda de entrada com uma fração da amplitude da onda de entrada. Esse sinal é então transformado em um sinal digital com um inversor digital. Por sua vez, esse sinal é comparado por uma porta XOR com a onda quadrada formada pela parte positiva da derivada da onda de entrada. Esse resultado é então comparado por uma porta AND com a parte positiva da onda de entrada. O resultante é aplicado ao *gate* de um transistor N-MOS para que o sinal de entrada seja conduzido a um capacitor. Com isso, esse capacitor carrega com a tensão da amplitude da onda de entrada. Para fornecer a tensão armazenada para um circuito externo, coloca-se um amp-op na configuração seguidor de tensão que isola a impedância de saída desse circuito de outros componentes que podem estar conectados ao circuito. As portas NOT digitais são utilizadas para que as amplitudes da fase *on* sejam compatíveis com as tensões máxima e mínima dos próximos CI digitais. Como as portas NOT invertem as fases *on* para *off* e vice-versa, deve-se utilizar duas portas NOT em seguida ou alterar a lógica (mudando da porta não-inversora para a porta inversora do amp-op).

Os valores dos componentes do subcircuito derivador foram calculados para que o ganho fosse unitário na frequência de sinal utilizada (125 Hz). Os valores para os resistores do circuito que escala a entrada foram definidos a partir de testes com o circuito na placa.

Nos testes utilizou-se  $V_{cc} = V_{s+} = 5\text{ V}$ , sendo que optou-se pela separação de tais alimentações caso fosse necessário utilizar tensão maior do que os CI de digital aceitam. A tensão de  $V_{s-}$  utilizada foi de  $-5\text{ V}$ .

A partir da simulação no Falstad, implementou-se a segunda versão desse circuito no *software* Multisim v14.0, como demonstrado na Figura 13. Nessa versão, utilizou-se os

modelos de amplificadores operacionais que estavam disponíveis para uso (LM324N), as resistências e capacitâncias que obtinham valores mais próximos dos teóricos e os conectores e *jumpers* necessárias para a confecção da placa monoface em cobre através de corrosão.

A simulação da saída do circuito da Figura 13 no *software* Multisim resultou na extração da amplitude do sinal da fonte de entrada. Utilizando a função osciloscópio do Multisim, demonstrou-se tal comportamento na Figura 14. As tensões de entrada escolhidas para teste na Figura 14 visavam testar os limites de aplicação do circuito. Em uma aplicação real, o eletrodo independente pode conter um bloco de amplificação de sinal com múltiplos estágios, assim, várias amplitudes são tomadas e por meio de programação, a amplificação que melhor cabe à uma amostra da amplitude é utilizada e levada em conta no cálculo da impedância do meio.

O circuito inicialmente proposto, disponível na Figura 12, foi composto dos seguintes subcircuitos: *buffer*, derivador, amplificador, somador, comparador, *buffer* digital, porta digital de operação XOR, porta digital de operação AND e o *tracking and hold*. Tal circuito apresentou mudanças durante o projeto após a construção e teste do circuito. As modificações foram:

- O bloco de amplificador que calculava 10% da onda de entrada passou a calcular - 40%. Esse aumento resulta em maior *duty cycle* da onda  $Sinal(t)$  apresentada na Figura 11, o que mostrou melhores resultados durante a fase de teste do circuito montado;
- A inclusão de um resistor (R7) de 1 k $\Omega$  em série na saída do bloco de *buffer* para incluir carga entre o estágio anterior e os subcircuitos seguintes (no acoplamento entre os amp-ops). Percebeu-se que essa inclusão diminuiu significativamente o ruído apresentado no subcircuito de derivada. Isso se dá porque o circuito derivador possui equação do tipo  $V_o(t) = -R \cdot C \cdot \frac{d}{dt} V_{in}(t)$  que em análise em frequência pode ser escrito como  $V_o(j\omega) = -j \cdot \omega \cdot R \cdot C \cdot V_{in}(j\omega)$ , por tal análise, é possível perceber que o ganho do derivador aumenta com o aumento de frequência (passa-alta). Assim, ruídos de alta frequência são amplificados, causando instabilidade no circuito derivador. Para solucionar tal problema, a adição de uma resistência antes do capacitor do circuito derivador (R7), somado com as imperfeições de construção de um capacitor e um resistor real (com certa resistência no capacitor e certa capacitância no resistor), aumenta a característica de integrador de tal subcircuito. Assim, há inclusão de um perfil também de passa-baixas neste subcircuito. Essa alteração limita a explosão do ganho para ruídos de alta frequência, o que aumenta a estabilidade do derivador;

- A inclusão dos resistores R22 e R24. Esses resistores foram incluídos para a limitação da corrente drenada pelo amp-op. No modelo simplificado (sem transistores) de um amp-op padrão, entre as portas inversora e não inversora há uma pequena resistência que modela a resistência de entrada de um amp-op (que geralmente é baixa). Com a aplicação de uma tensão entre tais portas, a corrente drenada pode ser alta devido à baixa impedância de entrada do amp-op, assim, a inclusão dos resistores R22 e R24 limitam as correntes em seus amp-ops imediatamente seguintes.
- A transformação do bloco de *buffer* em um amplificador devido à inclusão do resistor em série mencionado, pois esse causou uma queda de tensão para os blocos de subcircuitos seguintes. Assim, percebeu-se que um ganho de 1,2 seria necessário para compensar a inclusão do resistor. A montagem do amplificador inversor com o ganho mencionado causou uma mudança de sinal da onda de entrada para o circuito. Isso fez com que a detecção da amplitude mudasse dos pontos de pico para os pontos de vale da onda de entrada do circuito;
- A utilização de uma porta lógica NOR no lugar da porta lógica XOR, sendo que não há perda da lógica implementada com tal mudança.

Tais mudanças podem ser visualizadas na Figura 13, onde se apresenta o circuito com as mudanças necessárias, agora implementadas no Multisim.

Figura 13 – Circuito que extrai e retorna a amplitude do sinal senoidal implementado no Multisim. A fim de facilitar a identificação dos subcircuitos, utilizou-se o mesmo padrão de nomes da seção 2.1.

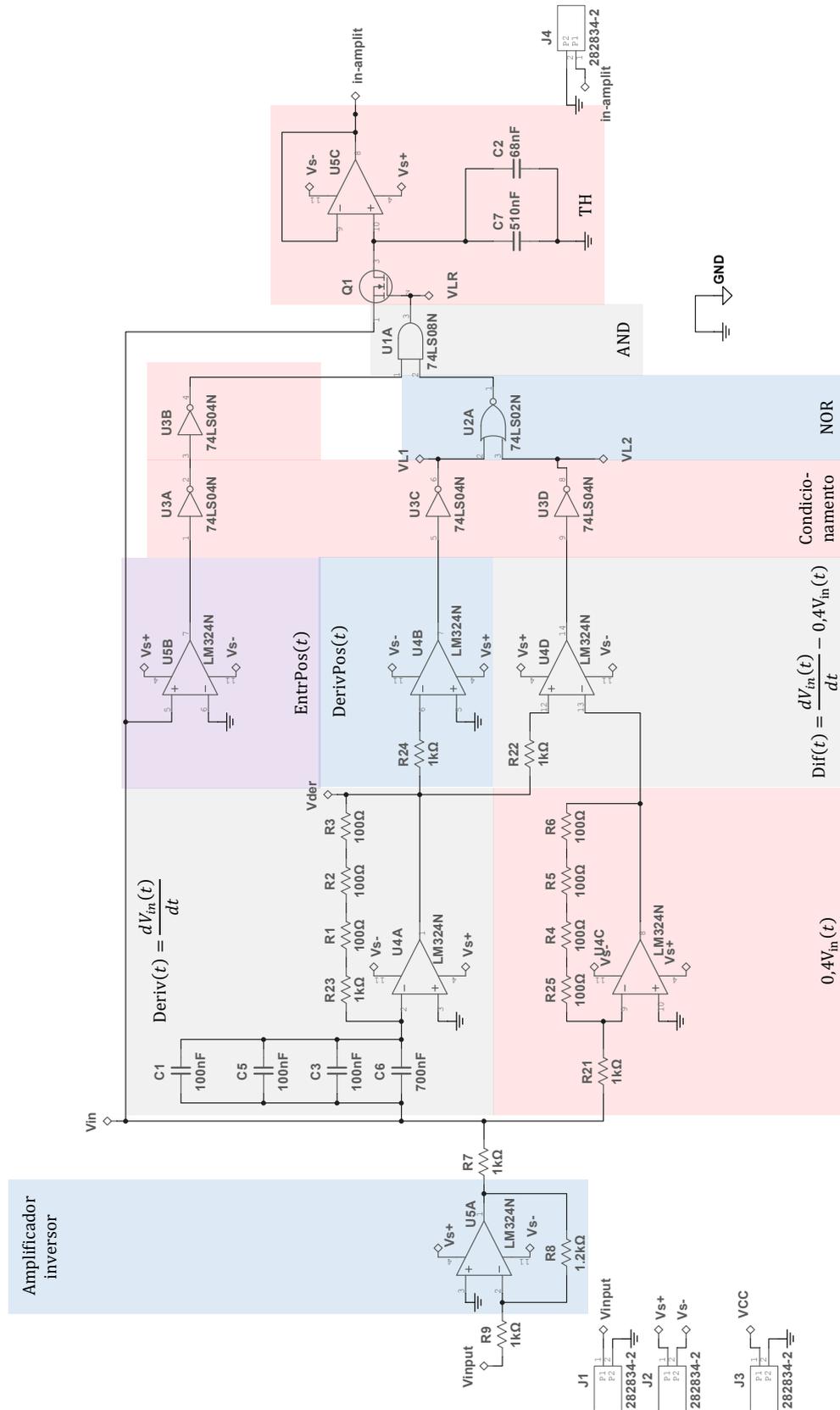
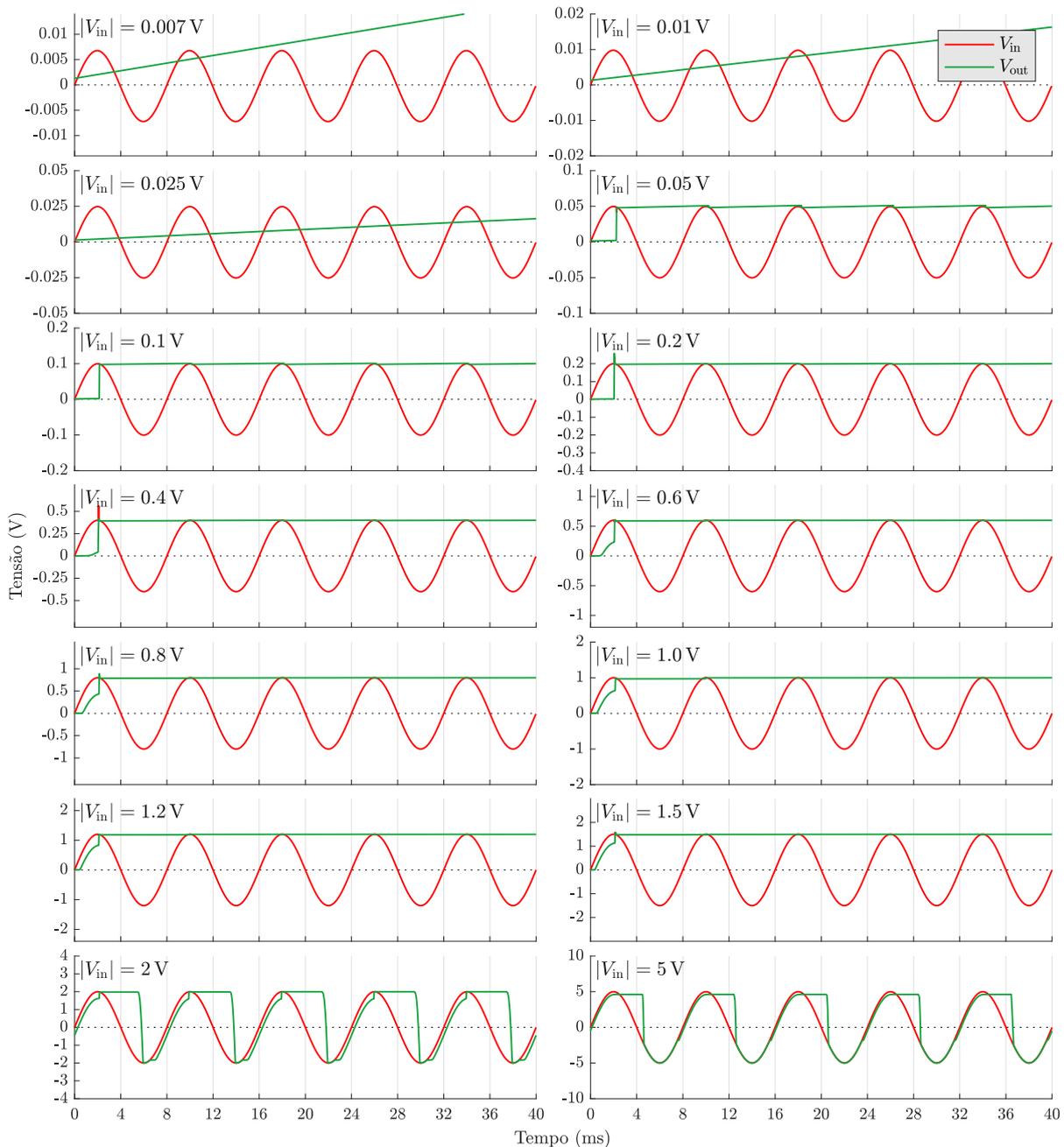


Figura 14 – Resultados da simulação no Multisim do bloco do circuito que extrai a amplitude do sinal.

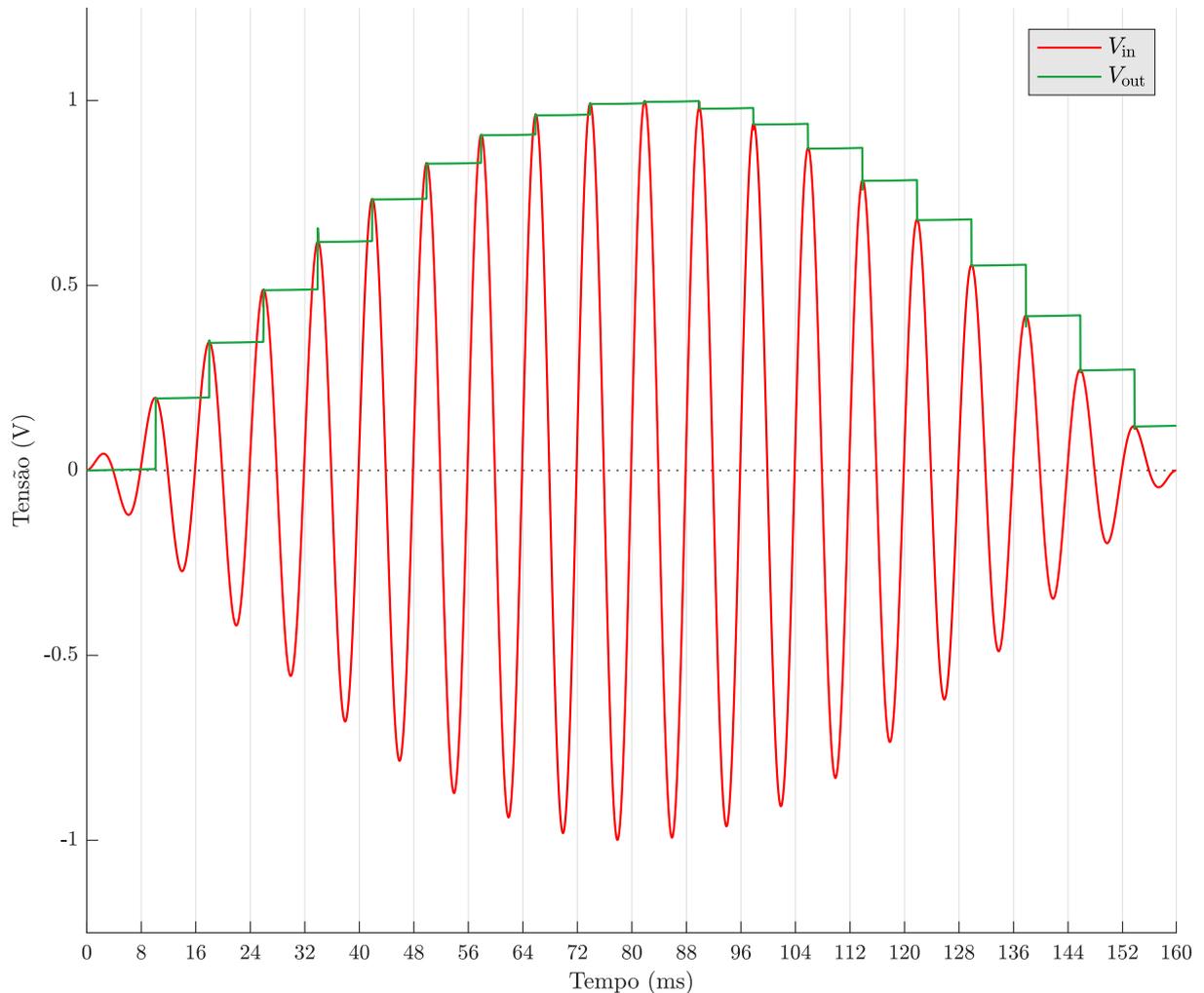


Os resultados para as amplitudes de  $|V_{in}| = 0,007 \text{ V}$  até  $0,025 \text{ V}$  com padrão de crescimento com o tempo é atribuído a erro de simulação devido a baixa amplitude da tensão. Para as amplitudes maiores que  $|V_{in}| = 2 \text{ V}$  o transistor abre para tensões muito negativas que fazem com que  $V_{GS}$  seja suficientemente grande para que o *gate* se abra e o circuito siga a tensão de entrada, como será apresentado em maiores detalhes na Seção 4.

Uma característica importante do circuito que mede a amplitude é a de que, caso a amplitude diminua ou aumente durante a aplicação do sistema de TIE, a amplitude da tensão no TH deve modificar a amplitude da onda senoidal, no caso ideal, instantaneamente. Na simulação,

modificou-se a tensão da fonte dinamicamente, como pode ser visualizado na Figura 15. É importante notar que a mudança na saída acontece exatamente depois de um comprimento de onda, demonstrando a velocidade de resposta do circuito.

Figura 15 – Resultados de amplitude (sinal verde) da simulação no Multisim do bloco do circuito que extrai a amplitude do sinal (sinal vermelho) que varia com o tempo.



### 3.1.2. Montagem do circuito para mensurar a amplitude

Após a simulação, montou-se o circuito em uma placa de testes (*protoboard*) para verificar o funcionamento e detectar possíveis problemas. As primeiras montagens na *protoboard* apresentaram resultados ruidosos. Como os resultados da simulação foram satisfatórios, decidiu-se utilizar outra técnica para confecção de circuitos.

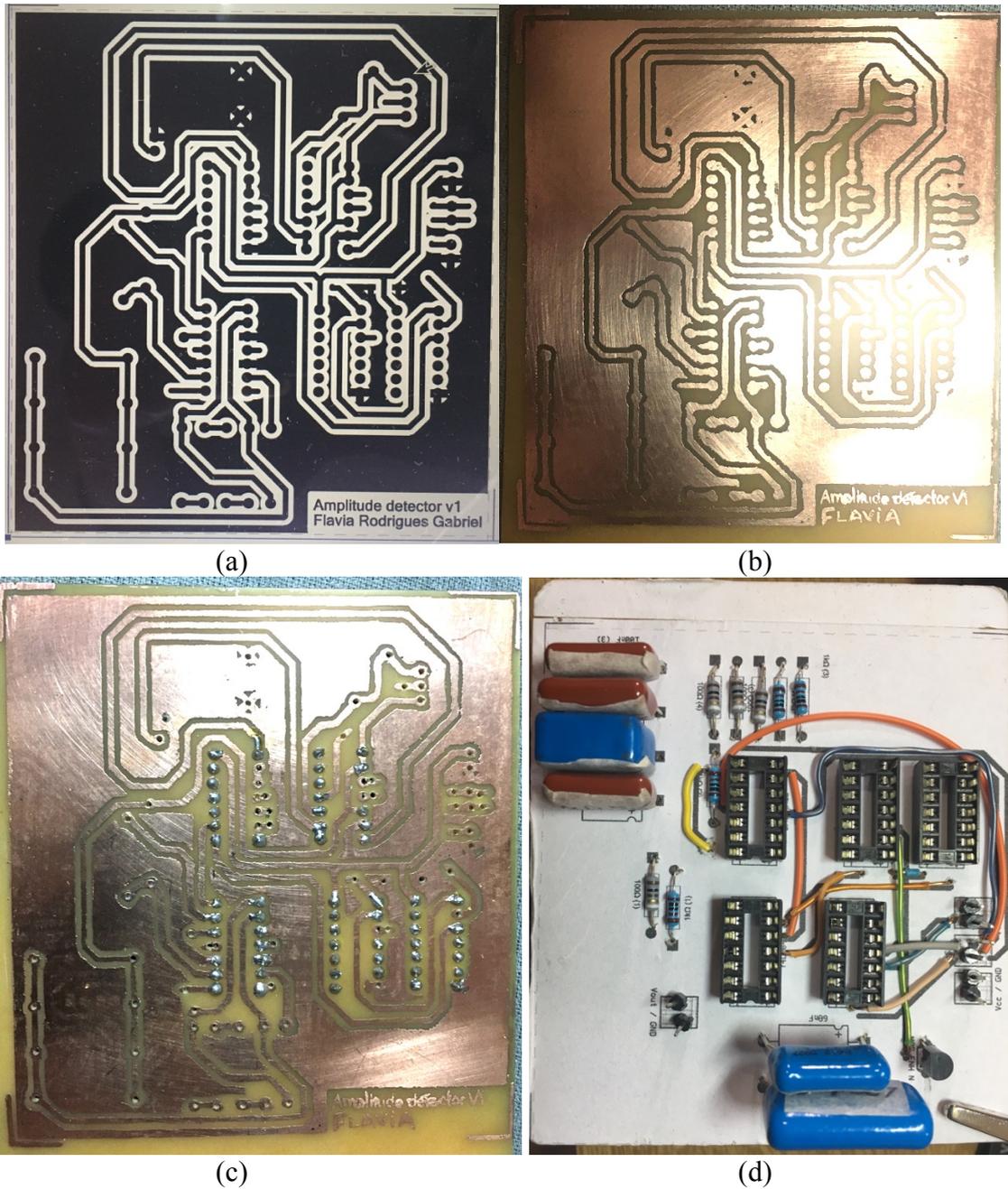
Utilizando o circuito da simulação no Multisim, é possível exportar as conexões para o programa da mesma empresa, a National Instruments, o Ultiboard (v14.0). Nesse programa, é possível projetar o circuito da forma desejada para que seja impresso em placa de cobre. Após o desenho desse circuito, utilizou-se a técnica de impressão de tinta a laser em papel *glossy* e

posteriormente esta impressão foi transferida para a placa de cobre com um ferro de passar roupas. Alguns retoques com caneta para circuito foram feitos nos locais necessários após a transferência para o cobre.

Após a transferência da impressão para a placa de cobre exposto, utilizou-se uma solução de perclorato de ferro para corroer o cobre exposto da placa. Depois disso, lavou-se a placa e retirou-se a tinta que cobria o cobre não corroído com um material de leve abrasão (palha de aço). Subsequentemente, utilizou-se um furador de placa para criar os furos necessários em cada ilha (que servem como o espaço para os terminais dos componentes eletrônicos). Assim, pôde-se posicionar os componentes e soldá-los no cobre da ilha correspondente.

Antes de soldar os componentes, alinhou-se o esquema de montagem da placa impresso em folha A4 comum com os furos da placa e utilizou-se cola branca para fixar tal papel na parte superior da placa. Então, posicionou-se os componentes eletrônicos em seus devidos locais na parte superior da placa e soldou-os pela parte inferior da placa (onde havia o cobre não corroído). Depois da solda dos componentes, os *jumpers* puderam ser feitos e soldados nos devidos lugares. Os resultados parciais do processo de montagem da placa podem ser visualizados na Figura 16. Após a montagem da placa, pôde-se testar o circuito como descrito na Seção 3.1.3.

Figura 16 – Fotos demonstrando as etapas da confecção da placa do circuito para obter a amplitude. Em (a) está o resultado da impressão do circuito em papel *glossy*. As partes que contêm a tinta da impressão serão protegidas durante a corrosão. Em (b) está a placa de cobre após a transferência da impressão do padrão do circuito e a corrosão do cobre com perclorato de ferro. Em (c) está a placa perfurada e soldada em alguns terminais. Em (d) está a vista superior do circuito.



### 3.1.3. Teste do circuito para mensurar módulo da amplitude

A fim de testar os limites máximo e mínimo de sensibilidade da amplitude da senoide de entrada  $V_{in}(t)$  que podem ser medidas pelo circuito proposto, utilizou-se senoides com amplitudes entre 7 mV e 5 V. A amplitude mínima de  $V_{in}$  foi definida pelo limite mínimo de amplitude fornecido pelo gerador de sinais. Por outro lado, a amplitude máxima foi definida pela tensão de alimentação dos amp-ops utilizados além da qual saturaria suas saídas correspondentes. Os resultados desses testes podem ser visualizados na Figura 17. A frequência da onda de entrada utilizada foi de 125 Hz.

A partir desses dados, foi possível realizar uma regressão linear que estabelece uma relação entre as diferentes amplitudes de entrada reais ( $V_{in}$ ) e as amplitudes medidas ( $V_{out}$ ), como demonstrado na Figura 18. Para tais dados, pôde-se calcular o intervalo de confiança de 95 % para a reta calculada através da função `predint` do MATLAB e forçando que o primeiro ponto dessa reta passasse pela origem.

Na Figura 19, estão ilustrados os testes de velocidade com que o circuito é capaz de mudar a amplitude de saída ( $V_{out}$ ) de acordo com uma mudança na amplitude da onda de entrada ( $V_{in}$ ). O teste envolveu a mudança da amplitude da onda de entrada ( $V_{in}$ ) de 1 V para 0,5 V e posteriormente o aumento da tensão da onda de entrada de 0,5 V para 1 V. A onda de entrada ( $V_{in}$ ) pode ser visualizada em vermelho e a tensão de saída do circuito pode ser visualizada em verde no gráfico da Figura 19.

Afim de verificar a velocidade de mudança da saída com menores passos na amplitude, foi feita a aquisição das amplitudes de entrada ( $V_{in}$ ) e de saída ( $V_{out}$ ), com  $V_{in}$  sendo uma senoide de 125 Hz multiplicada por uma senoide 20 vezes mais lenta (6,25 Hz). Assim, ocorrem 20 mudanças de amplitude, como demonstrado na Figura 20.

Figura 17 – Gráficos das 14 diferentes amplitudes testadas (entre 7 mV e 5 V) para as ondas de entradas (em vermelho) com as respectivas saídas (em verde) do circuito que deve fazer a aquisição da amplitude da senoide de entrada.

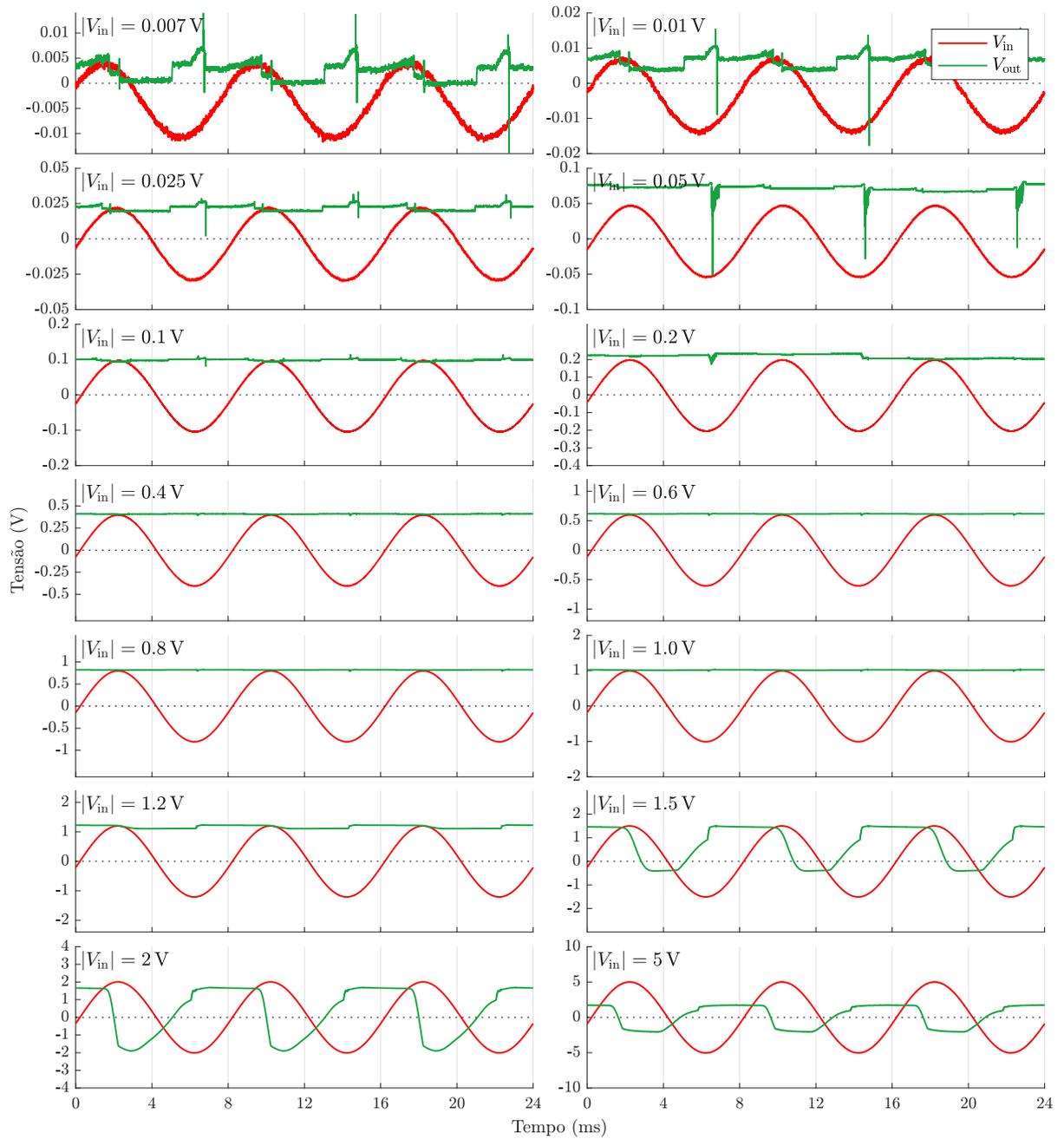


Figura 18 – Curva que relaciona os valores das 6 diferentes amplitudes testadas (entre 0,1 V e 1 V) para as ondas de entradas  $V_{in}$  (em vermelho) com as respectivas saídas  $V_{out}$  (em verde) do circuito que faz a aquisição da amplitude da senoide de entrada. O intervalo de tensão escolhido leva em conta os resultados da Figura 17, onde pode se perceber a faixa de amplitudes para qual o circuito é capaz de realizar medições de amplitude. A fim de realizar a regressão numérica, o ponto de (0,0) foi forçado.

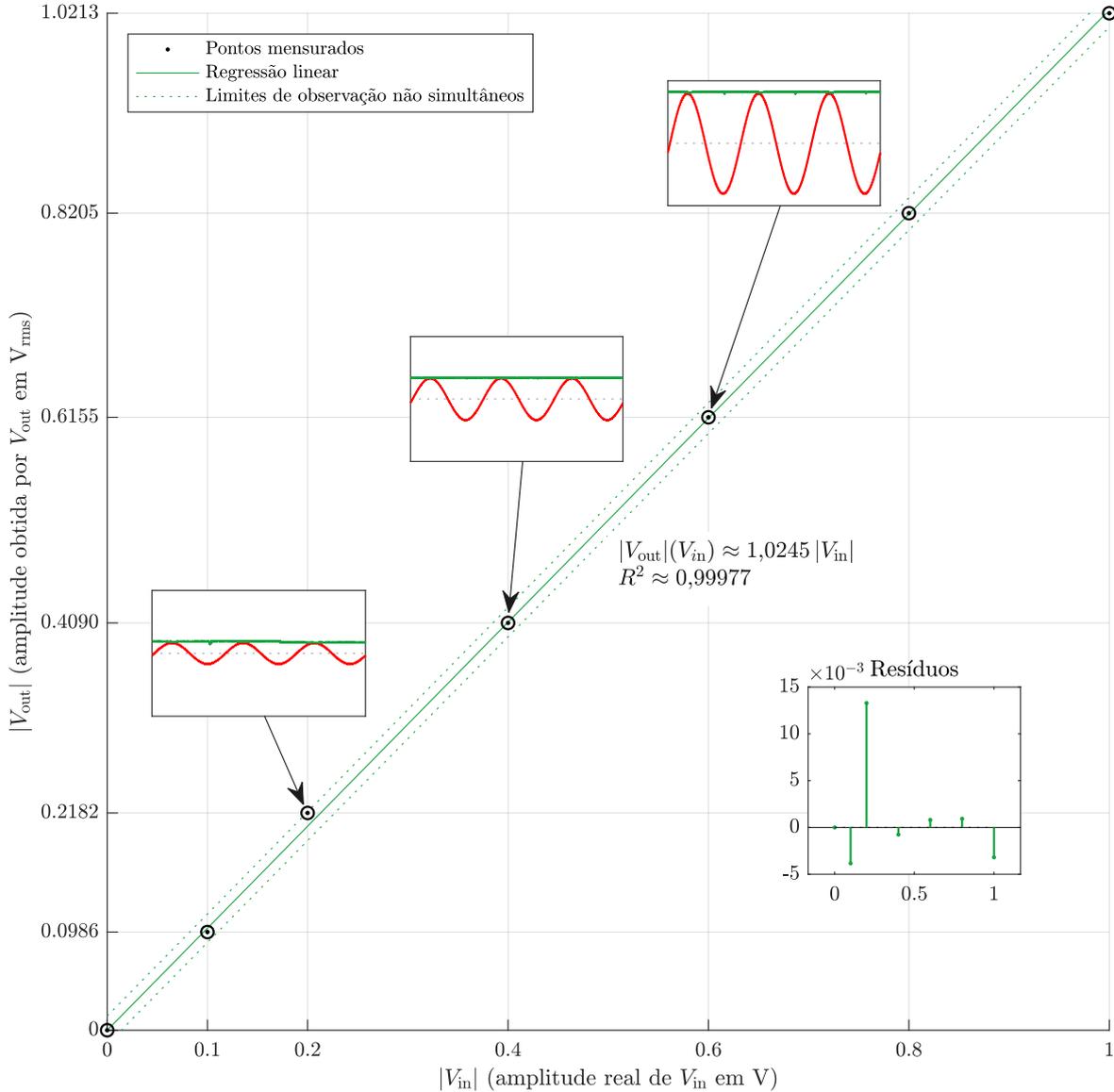


Figura 19 – Demonstração da velocidade de resposta que o circuito detecta uma mudança de amplitude do sinal de entrada com um teste de troca repentina de amplitude. Esta figura apresenta os dados apenas de um ciclo de uma onda de teste, assim a amplitude detectada antes do instante 0 s é a amplitude (de 1 V) em 10 s.

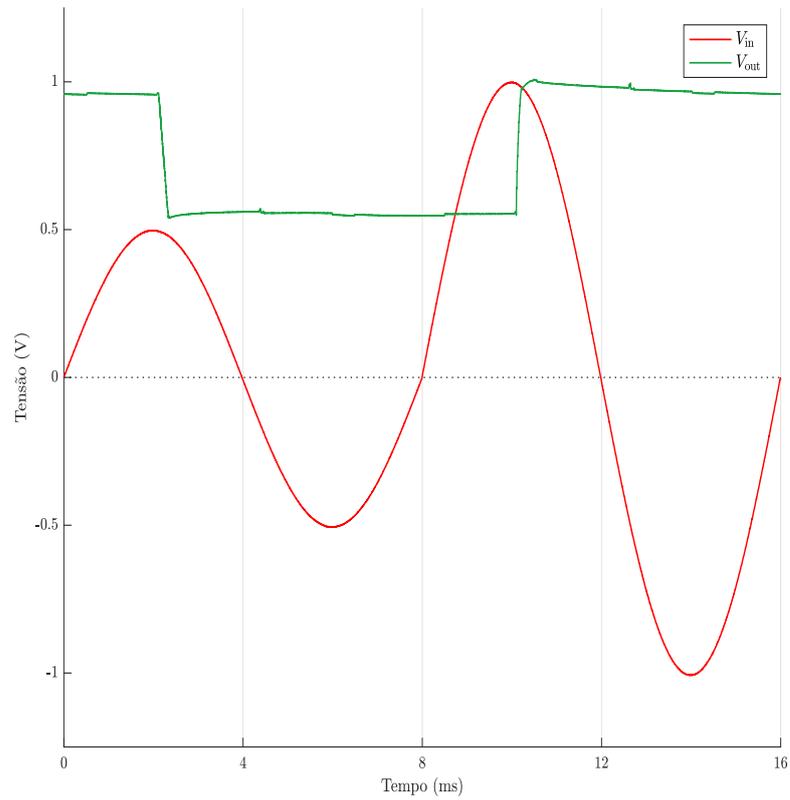
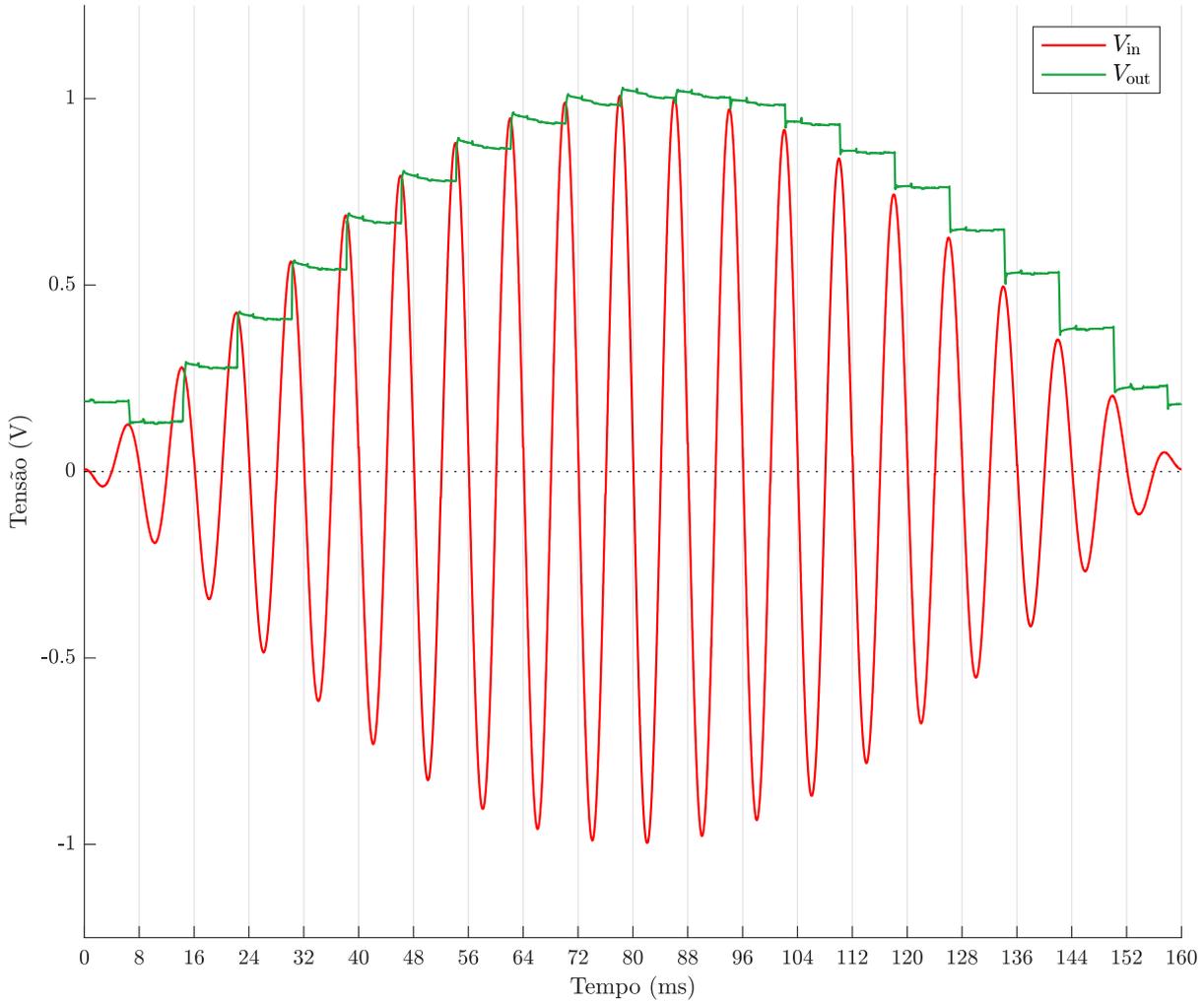


Figura 20 – Velocidade de resposta do circuito para diferentes valores de amplitude de entrada.



Para verificar o estágio de derivada no circuito, mensurou-se os dados da onda de entrada e de saída do estágio derivador, como pode ser verificado na Figura 21. Na Figura 22, é possível visualizar a resposta do subcircuito que calcula  $0,4 \cdot V_{in}(t)$ .

Para analisar o espectro da resposta de entrada e de saída, é possível visualizar as componentes em frequência dos sinais através do algoritmo *Fast Fourier Transform* (FFT). Tal resultado é apresentado na Figura 23.

Figura 21 – Dados coletados para a derivada do sinal nos casos em que os circuitos integrados (CIs) digitais estão conectados ou desconectados do circuito. No gráfico superior, é possível visualizar o sinal de entrada e sua derivada nestes dois casos. No gráfico inferior, é possível visualizar ondas quadradas que representam a parte positiva dos dois casos da derivada do sinal de entrada.

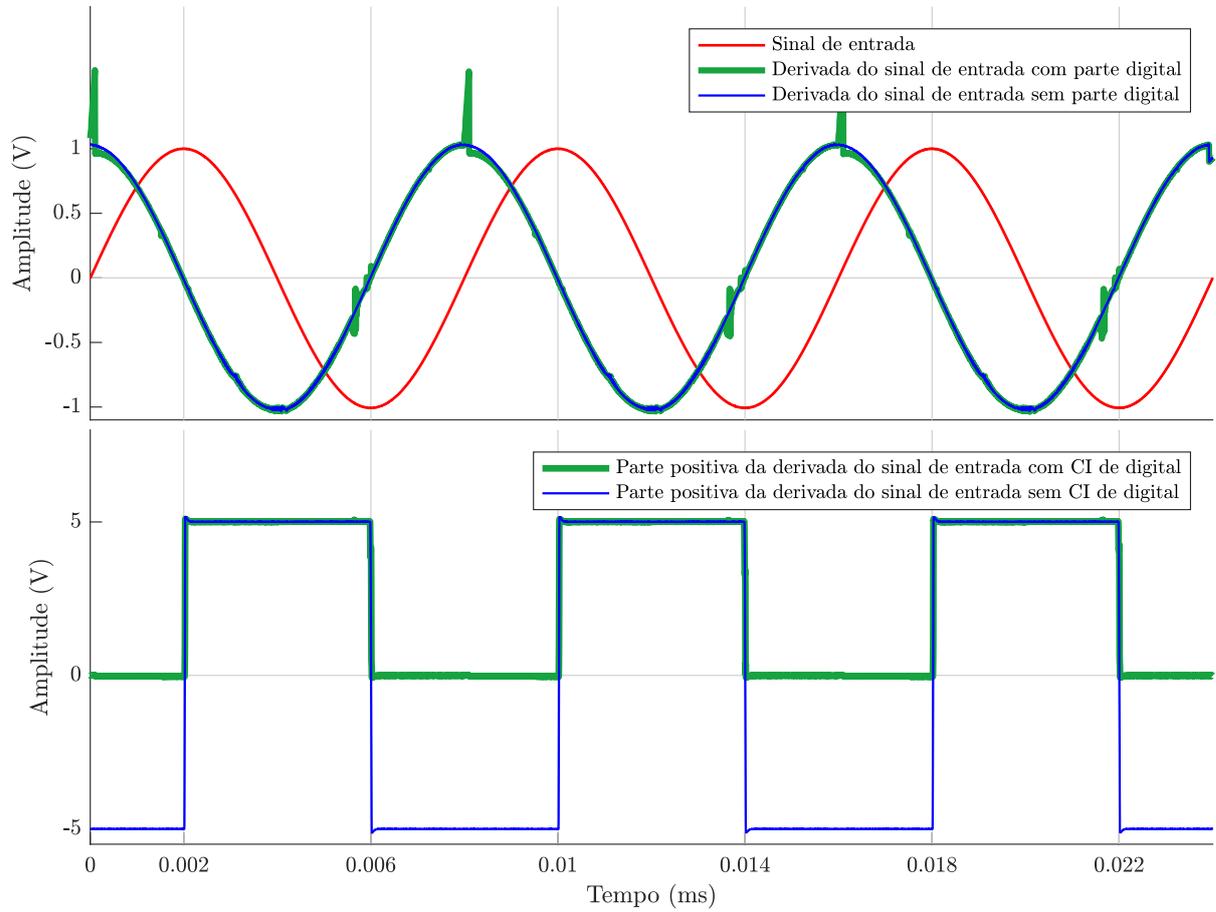


Figura 22 – Gráfico com os dados coletados para o estágio em que se calcula 40% do sinal de entrada. São demonstrados o sinal de entrada, denominado  $V_{in}(t)$ , e  $0,4 \cdot V_{in}(t)$ . A fim de facilitar a visualização gráfica a onda azul foi multiplicada por  $-1$ .

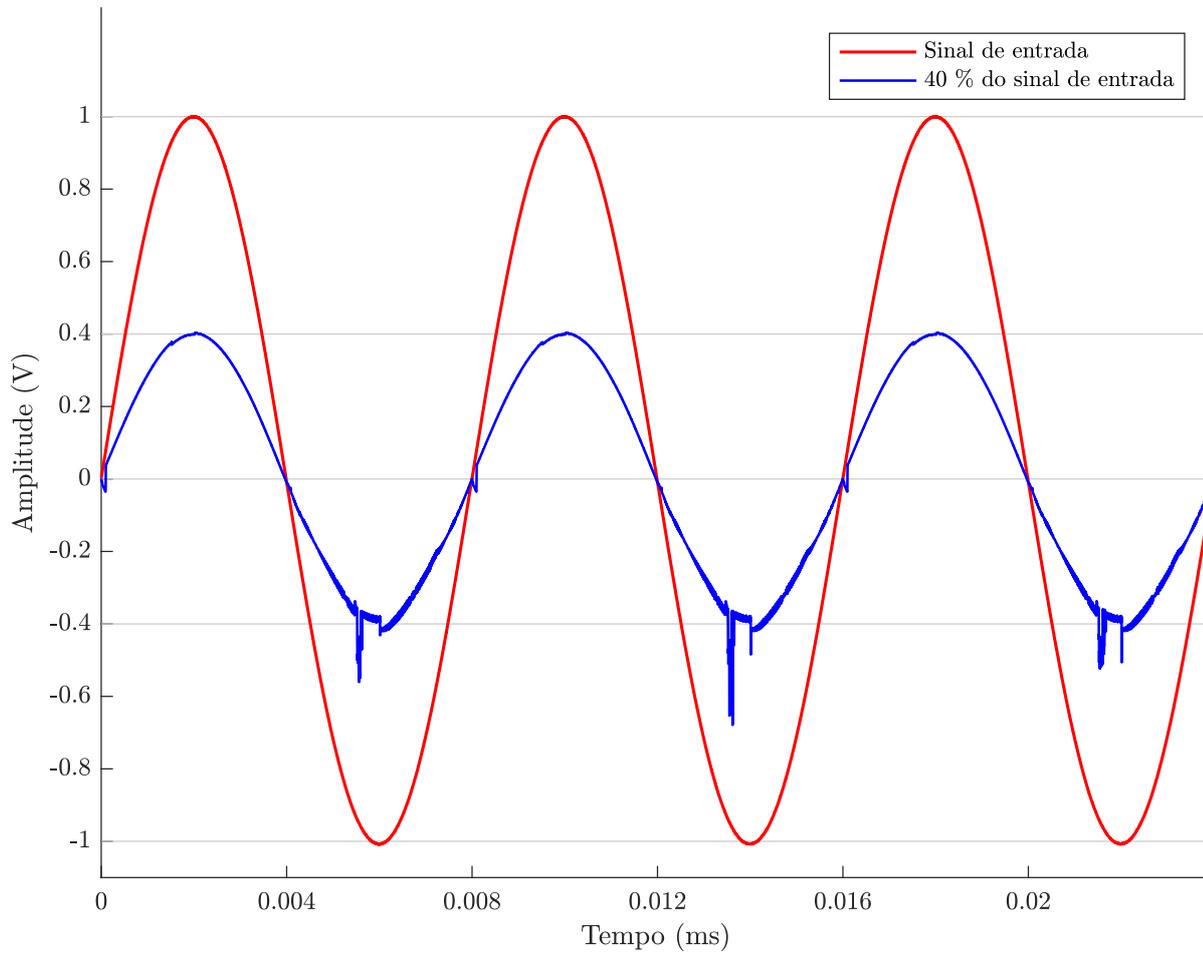
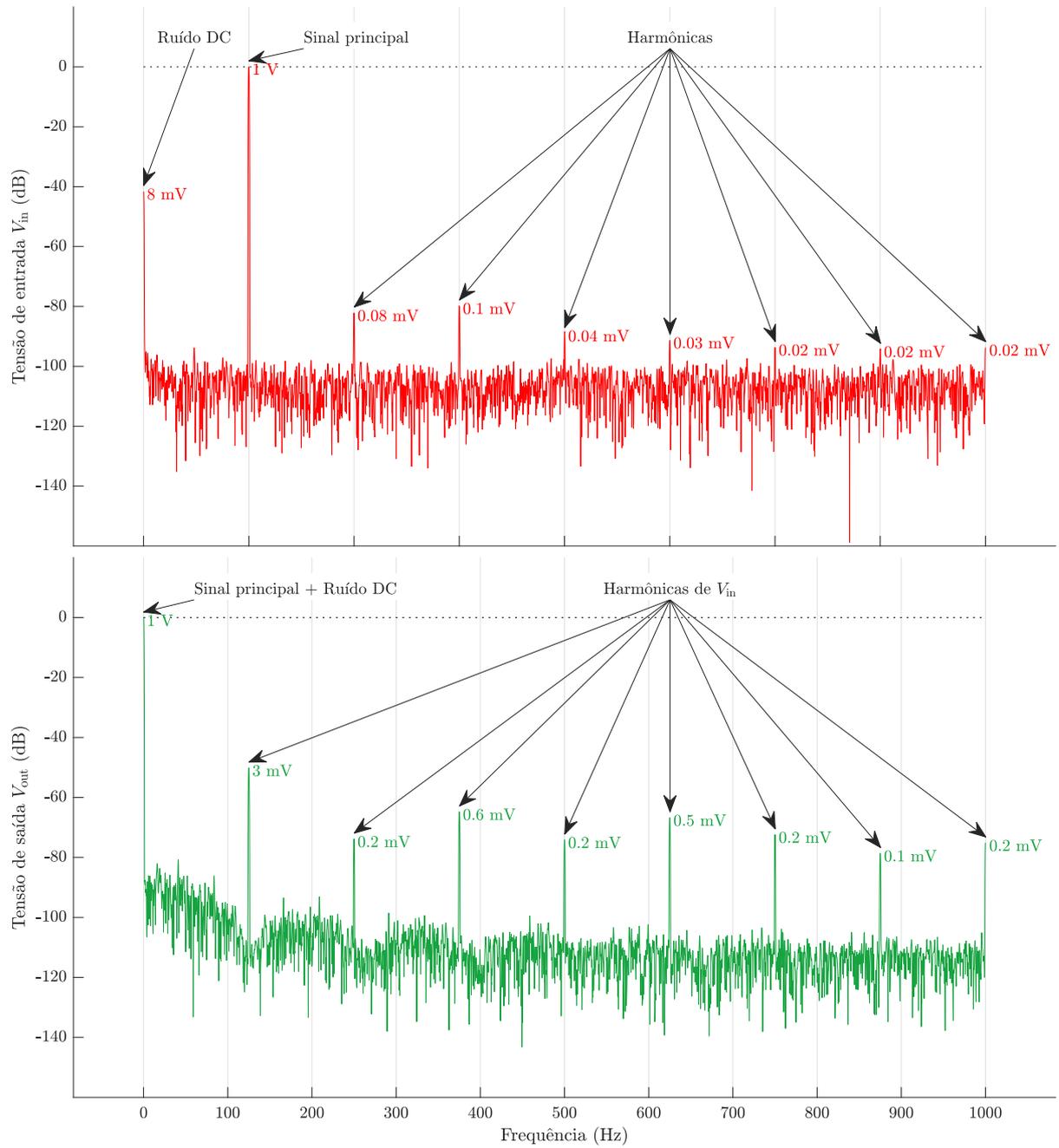


Figura 23 – Gráficos com os dados da FFT para as ondas de entrada e de saída do circuito que adquire a amplitude de um sinal de interesse.



### 3.2. Fase do sinal

A fase do sinal pode ser adquirida como descrito seção 3.2.1. Após esse teste, construiu-se o circuito como descrito na seção 3.2.2.

#### 3.2.1. Simulação do circuito para mensurar o módulo da fase

A implementação do circuito no *software* Multisim que realiza as tarefas descritas nesta seção pode ser visualizado na Figura 24. Para tal circuito, a simulação de sua saída para diferentes fases resultou na Figura 25. As fases simuladas representam meios capacitivos que atrasam o sinal de tensão de saída quando injetado corrente alternada de alta frequência. Assim como no circuito medidor de amplitude, a utilização do *buffer tri-state* tem a função de casar a tensão e impedância para os próximos estágios com CI de digital.

A simulação desse bloco de circuito deve retornar uma onda retangular do tipo PWM proporcional à fase entre as ondas que entram no circuito.

Figura 24 – Circuito implementado que retorna o valor do módulo da fase entre duas ondas senoidais.

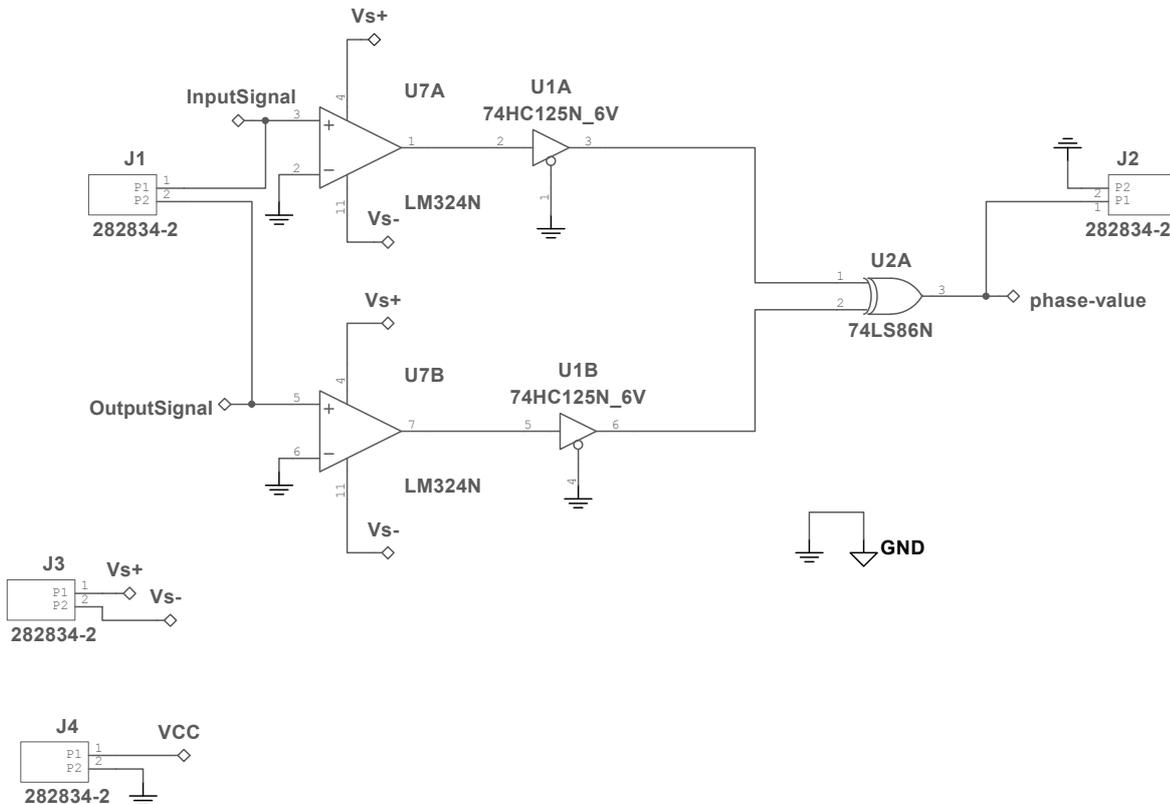
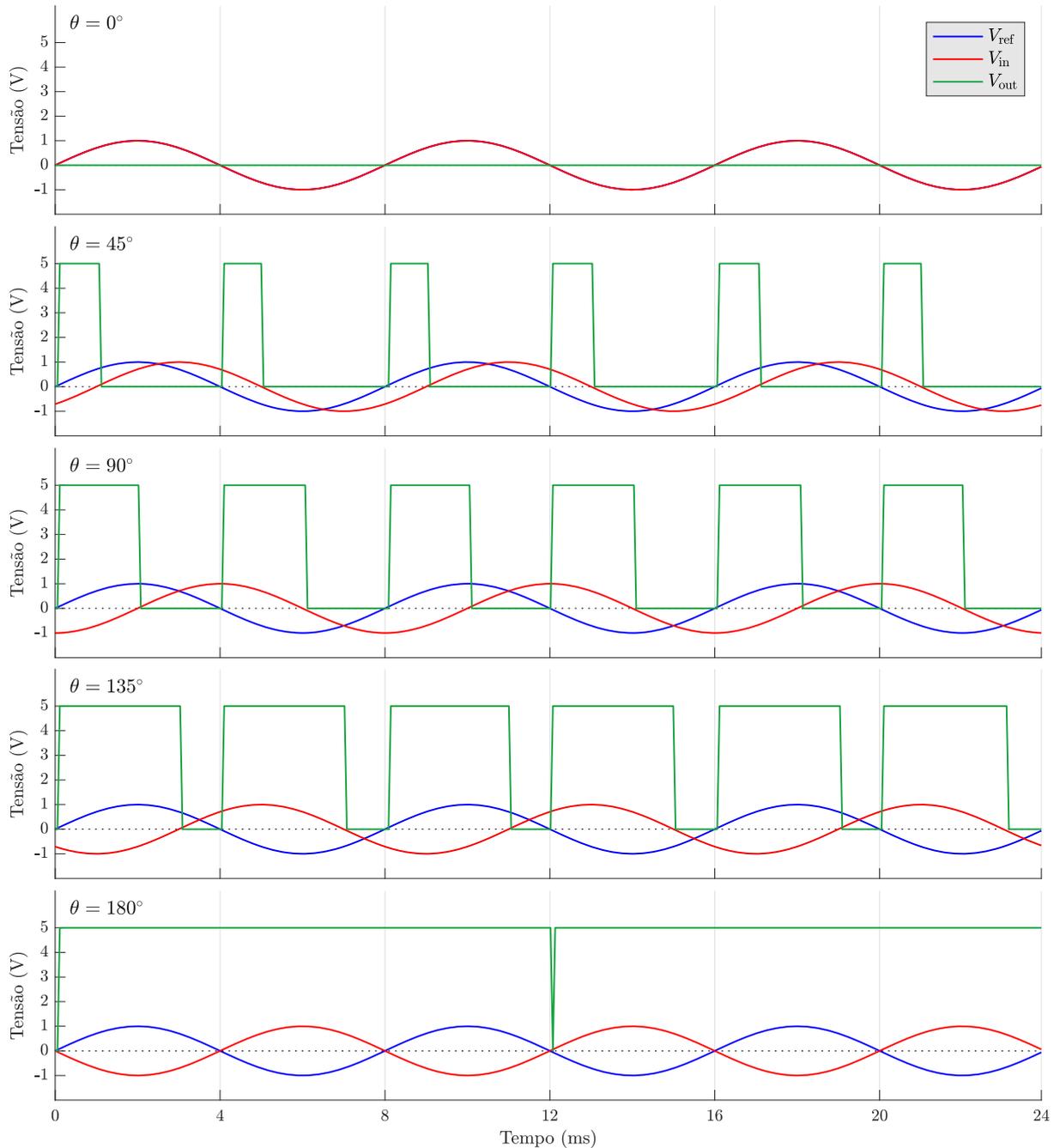


Figura 25 – Simulação do bloco que extrai uma onda PWM de saída (verde) proporcional à fase entre os sinais de referência (azul) e entrada (vermelho) do meio. Foram utilizadas fases  $\theta = [0^\circ, 45^\circ, 90^\circ, 135^\circ, 180^\circ]$  entre as ondas  $V_{ref}$  e  $V_{in}$  com as respectivas saídas.



### 3.2.2. Montagem do circuito para mensurar o módulo da fase

A partir da simulação, montou-se o circuito na *proto-board* utilizando as funções de fonte de tensão, gerador de funções e osciloscópio do Analog Discovery 2, como demonstrado na Figura 26. Nesse caso demonstrado, as ondas de entrada e de saída do meio de interesse possuem mesma amplitude e fase nula (ambos cabos amarelo e laranja conectados na saída W1 de *wave*

*generator*). O amplificador operacional modelo LM324 foi alimentado com as máximas tensões permitidas pelo Discovery 2 (+5 V e -5 V), enquanto as portas lógicas *buffer* (modelo SN74AHC125N) e XOR (modelo SN74LS86N) foram alimentadas com +5 V e *ground*.

Após a montagem em *proto-board* e de testes preliminares do funcionamento do circuito, foi confeccionada uma placa de circuito impresso em cobre, como pode ser visualizado na Figura 27. Para tal, os processos seguidos foram semelhantes aos utilizados na montagem da placa de cobre do circuito para aquisição da amplitude do sinal.

Figura 26 – Montagem do circuito em *proto-board* que extrai uma onda PWM entre as ondas de entrada e saída do meio de interesse para a TIE na situação teste em que as amplitudes são iguais e a fase nula entre as ondas.

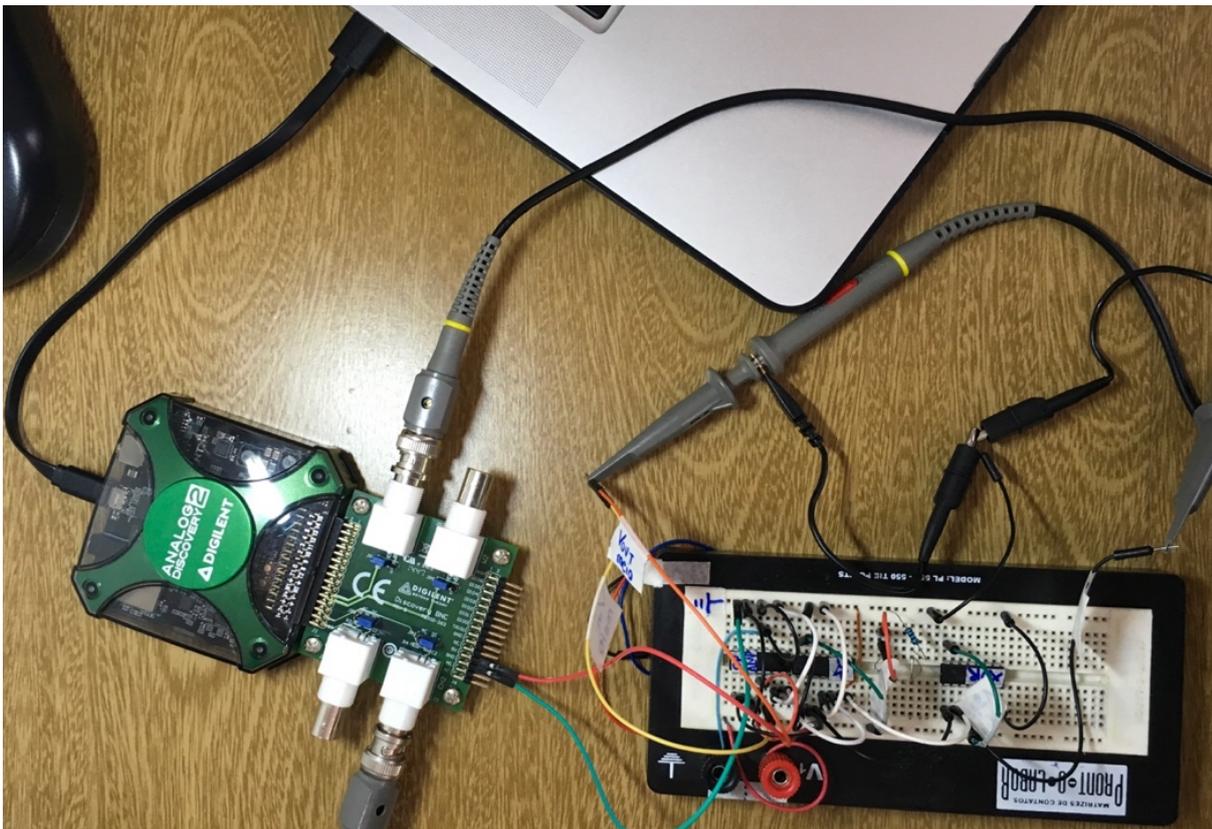
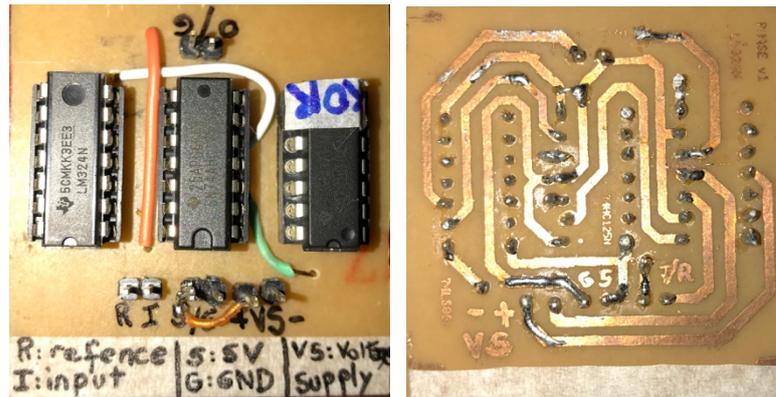


Figura 27 – Circuito que retorna a fase montado em placa de cobre exposto.

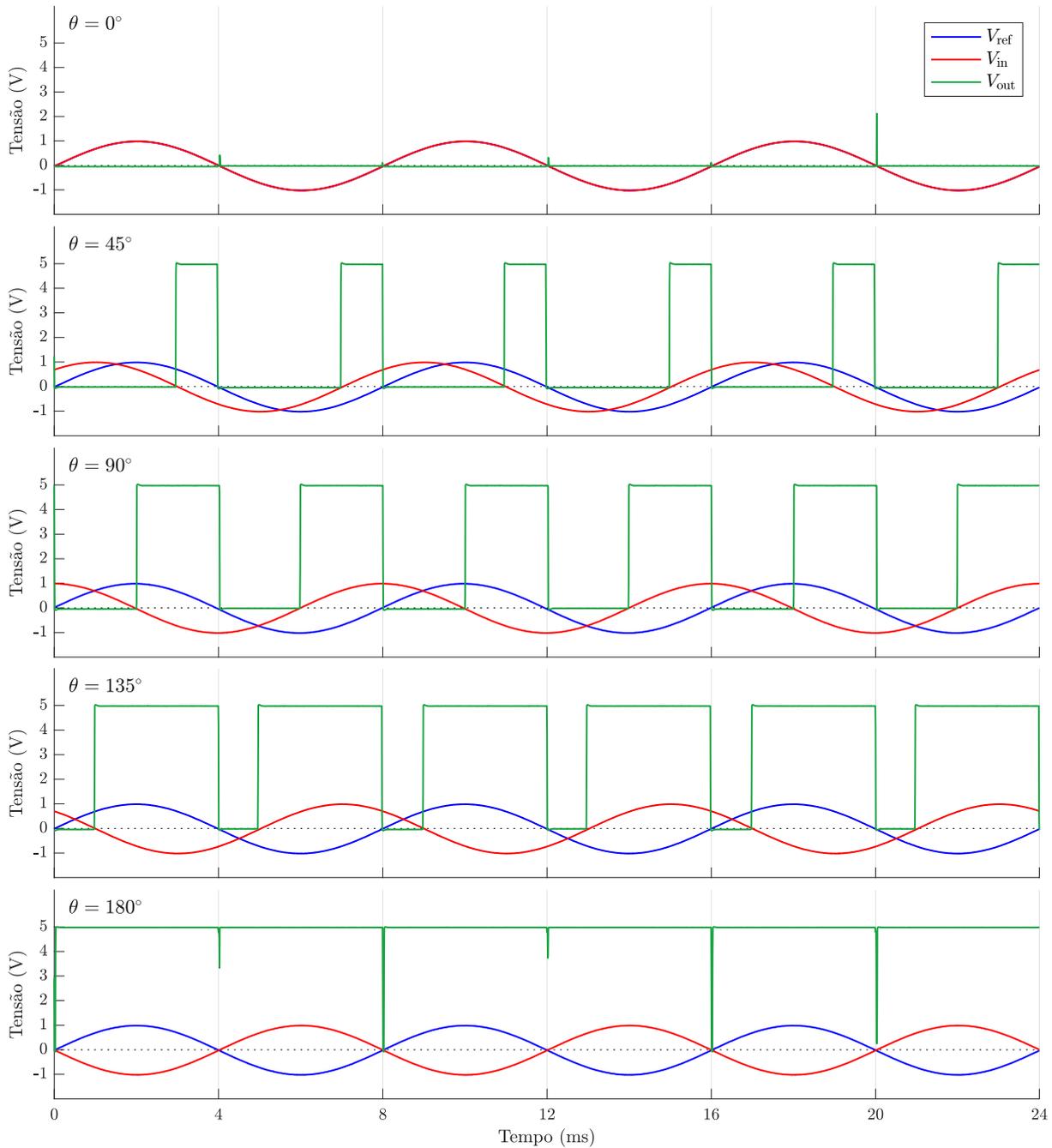


Para testar o funcionamento do circuito da Figura 27, simulou-se (com o gerador de funções) diferentes fases entre duas senoides utilizadas na entrada do circuito. Na Figura 28, é possível visualizar as ondas com fases de  $0^\circ$ ,  $45^\circ$ ,  $90^\circ$ ,  $135^\circ$  e  $180^\circ$  e as saídas do circuito em cada caso.

### 3.3. Circuito completo

O circuito para todas as etapas necessárias é composto por dois blocos idênticos para a medição da amplitude das ondas senoidais de entrada e saída do meio de interesse e por um bloco que extrai uma onda PWM dada pela fase entre estas duas ondas senoidais. Com a utilização de uma fonte do tipo *Howland* modificada para a geração de corrente, as entradas dos circuitos propostos neste trabalho seriam de corrente e não de tensão. Uma forma de manter o mesmo circuito que mede amplitude para a entrada e saída das ondas do sistema de EIT é a de inserir um resistor antes da aplicação de corrente no meio de interesse de EIT. Dessa forma, a variação de tensão no resistor será medida e a corrente pode ser calculada com o valor da resistência conhecida utilizando a Lei de Ohm. Assim, ambas as estratégias de circuito apresentadas podem ser mantidas.

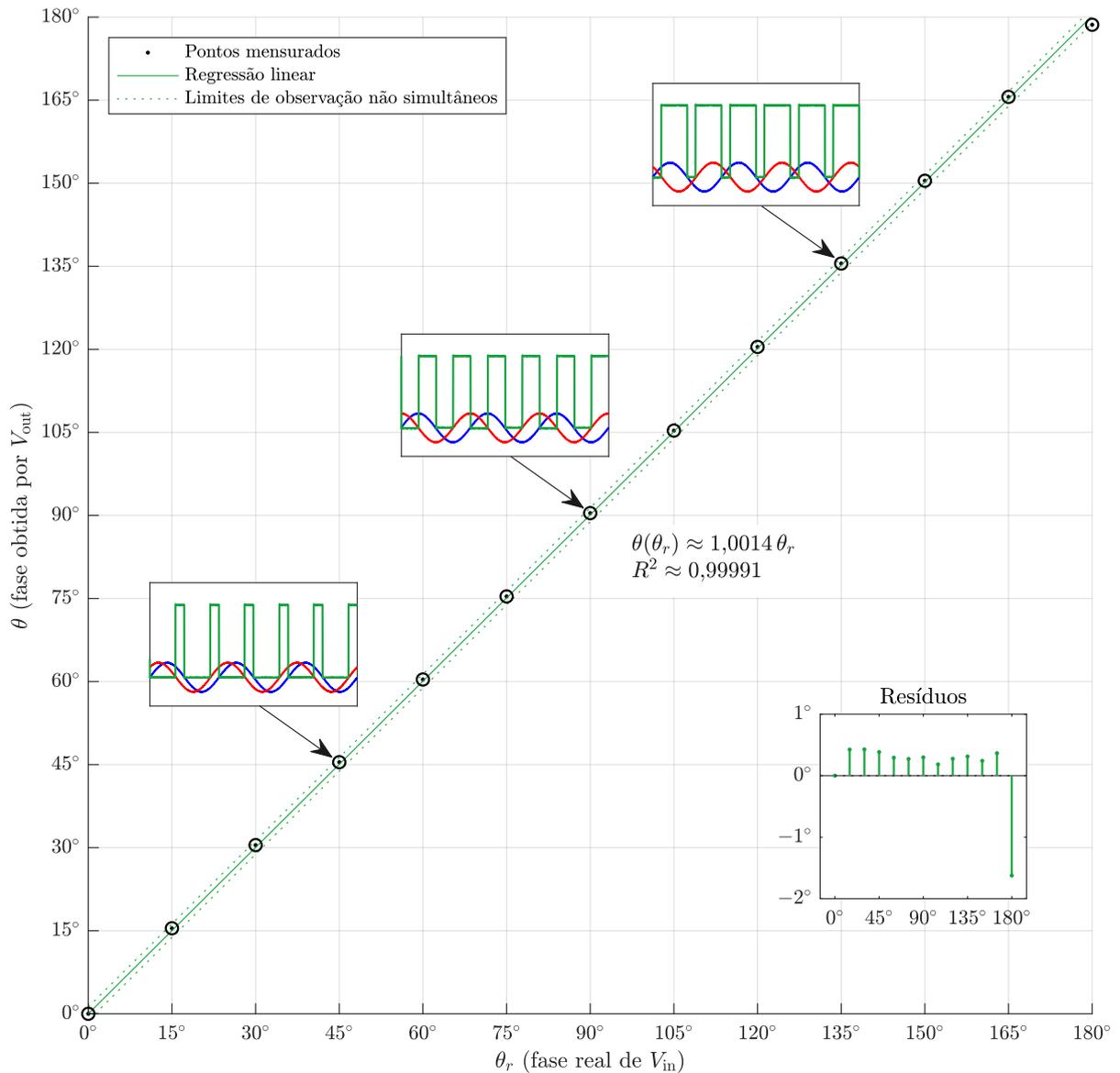
Figura 28 – Testes do circuito que retorna uma onda retangular ( $V_{out}$ , em verde) com *duty cycle* proporcional à fase entre a onda de referência  $V_{ref}$  (em azul) que é injetada no meio de interesse e a onda de resultante do meio  $V_{in}$  (em vermelho). Foram utilizadas fases  $\theta = [0^\circ, 45^\circ, 90^\circ, 135^\circ, 180^\circ]$  entre as ondas  $V_{ref}$  e  $V_{in}$  com as respectivas saídas.



### 3.3.1. Teste do circuito para mensurar o módulo da fase

O circuito montado com as especificações mencionadas e demonstrado na Figura 27, para diversas frequências, tem as saídas demonstradas na Figuras 28. A regressão linear entre a fase imposta e a fase calculada pode ser visualizada na Figura 29.

Figura 29 – Gráfico da regressão linear entre a fase real ( $\theta_r$ ) e a fase calculada através das medições do circuito ( $\theta$ ) entre a onda de referência  $V_{in}$  e a onda de interesse  $V_{out}$ .





## 4. DISCUSSÃO

O circuito inicialmente proposto, disponível na Figura 12, teve mudanças durante o projeto após da construção e teste do circuito. As modificações foram:

- O bloco de amplificador que calcula 40% da onda de entrada;
- A inclusão de um resistor de 1 k $\Omega$  em série na saída do bloco de *buffer*;
- A transformação do bloco de *buffer* em um amplificador.

Tais mudanças podem ser visualizadas na Figura 13, onde se apresenta o circuito com as mudanças necessárias, agora implementadas no Multsim e com justificativas e explicação na Seção 3.1. Na Figura 14, apresentam-se os resultados da simulação deste circuito, sendo que, para amplitudes de 50 mV a 1,5 V, o circuito foi capaz de detectar a amplitude da senoide simulada na entrada do circuito. Na Figura 15, testou-se, em simulação no mesmo *software*, a velocidade e habilidade do circuito de detectar mudanças de amplitude da senoide de entrada. Para os casos testados, bastou um único ciclo da onda de entrada para que a saída do circuito refletisse tal mudança, demonstrando que a aquisição de amplitude é instantânea para sinais periódicos.

A partir do circuito da Figura 14, foi possível exportar o circuito do Multsim para o Ultiboard, onde foi gerado o padrão para impressão e corrosão da placa com superfície de cobre, como demonstrado na Figura 16. Deve-se notar que a opção de unir os terras das partes analógica e digital foi forçada através de conexão.

O teste de *range* (limites de operação) de amplitude da Figura 17 do circuito de aquisição da amplitude ocorreu entre as tensões de 7 mV e de 5 V, onde pôde-se notar um resultante semelhante ao da simulação. Para as amplitudes da senoide entre de 7 mV e 0,1 V, a relação sinal-ruído foi considerada excessiva para os padrões esperados. Isso se dá principalmente porque a amplitude da senoide é muito pequena, o que limita o funcionamento esperado dos amps-ops utilizados. Já as amplitudes da senoide maiores que 1,2 V resultaram em saídas em que a amplitude decaiu rapidamente, seguindo a tensão da onda de entrada que tem valor de tensão negativo neste intervalo de tempo. Isto se dá pela tensão  $V_{GS}$  do transistor superar o valor de 0,8 V [14], ativando o transistor novamente, o que faz com que o circuito de TH comece a seguir a tensão da onda de entrada. Na Figura 17 as amplitudes da onda de entrada entre 0,1 V e 1,2 V apresentam resultados satisfatórios para a aquisição de suas respectivas amplitudes.

A partir dos dados entre as amplitudes testadas (reais) e as amplitudes medidas, foi possível traçar o gráfico da Figura 18, onde pode-se perceber que, assim como esperado, a relação entre a amplitude real e a amplitude medida tem comportamento linear e baixo desvio padrão. A

coleta da terceira amostra, correspondente à amplitude de 0,025 V, foi a que apresentou maior desvio da reta de regressão linear, como é possível visualizar no gráfico de resíduos presente na mesma figura no canto inferior direito.

A Figura 19 apresenta as ondas de entrada (assim como na saída do *wave generator* do Analog Discovery) e de saída do circuito que mede a amplitude. Pode-se perceber que o circuito foi capaz de detectar a mudança de amplitude da entrada de 1 V para 0,5 V e, posteriormente, retornar para 1 V. Adicionalmente, a Figura 20 apresenta a velocidade de detecção de amplitude para vários incrementos e decrementos sucessivos na amplitude da onda de entrada. Também pode-se observar que a saída do circuito retorna a amplitude da senoide de entrada apenas nos vales da senoide gerada. Isso se dá devido ao primeiro estágio do circuito que aplica um ganho com sinal negativo na onda de entrada. Assim, a detecção da amplitude da onda ocorre nos vales ao invés de ocorrer nos picos da senoide. Essa configuração não muda a funcionalidade do circuito, porém, dificulta a avaliação da mudança da amplitude da saída quando ocorre a mudança da amplitude da senoide de entrada.

Como o circuito que adquire a amplitude da onda de entrada possui vários estágios, é interessante analisar o comportamento de alguns de seus estágios para verificação do comportamento e de possíveis fontes de ruído. A Figura 21 apresenta os dados coletados para a entrada do circuito e a saída do bloco da derivada em duas situações diferentes. No primeiro caso, a saída está demonstrada para o circuito completo, com a presença dos CIs de eletrônica digital, e apresenta ruído nos cruzamentos de zero e nos picos da derivada. No segundo caso, a saída é demonstrada para o circuito sem a presença dos CIs de eletrônica digital onde pode-se perceber que os ruídos que apareciam no caso anterior deixam de existir. Uma das possíveis razões para que isso aconteça é o fato de que o terra dos CI de eletrônica analógica é compartilhado com os de digital.

Na Figura 22, é possível visualizar a entrada e a saída do subcircuito que calcula 40% da onda de entrada. Para a saída apresentada, os CIs de digital estavam conectados ao circuito e, quando são removidos, reduzem o ruído observado na parte negativa da onda.

A fim de entender a composição dos ruídos, realizou-se uma FFT das ondas de entrada e de saída do circuito que faz aquisição da amplitude, como demonstrado na Figura 23. Em tal teste, utilizou-se a onda de entrada como uma senoide de 125 Hz e 1 V. O resultado da FFT para a entrada mostra a presença de frequências de harmônicos de 125 Hz, sendo que sua maior componente possui 0,1 mV, o que corresponde a  $-80$  dB. O mesmo ocorre para a saída, que apresenta harmônicos para essa frequência e com maior amplitude de 3 mV, correspondente a

aproximadamente  $-50$  dB. Os ruídos de saída que são harmônicos da frequência de entrada podem ser removidos com a aplicação de um filtro ativo passa-baixa com frequência de corte que, simultaneamente, remova as harmônicas de maior amplitude indesejadas, mas que não impacte significativamente na velocidade de mudança de amplitude da saída (em resposta à mudança de amplitude da senoide de entrada).

A montagem do circuito eletrônico (presente na Figura 24) que extrai uma onda PWM proporcional com a fase entre os sinais de entrada e de saída produziu o efeito esperado de que quanto maior a fase entre as ondas, maior é o *duty cycle* da onda, como demonstrado pela simulação (Figura 25) e pelos resultados obtidos experimentalmente (Figura 28). Deve-se lembrar que o ângulo entre os sinais de entrada e de saída do meio de interesse com uma fase de  $360^\circ$  deve ser considerada como uma fase nula. A primeira montagem do circuito foi realizada em *proto-board*, como demonstrado na Figura 26, e, após os testes, utilizou-se o mesmo procedimento para montar a placa com cobre na superfície, resultando na placa da Figura 27.

A placa com superfície de cobre montada para o circuito de aquisição de informação de fase entre as ondas foi construída antes da placa que adquire a amplitude da senoide de entrada. Desse modo, algumas melhorias já foram realizadas entre a confecção das placas. Entre elas, a técnica de transferência do padrão do papel para o cobre e a utilização do plano de terra (*ground plane*). Essa configuração ajuda na proteção do circuito para ondas eletromagnéticas de alta frequência, entre outros benefícios [15].

Para versões futuras, deve-se estudar formas de evitar o ruído gerado pelos CIs de eletrônica digital quando conectados na placa que adquire a amplitude. Uma das possibilidades seria utilizar duas fontes, com dois terras desacoplados, e isolados, onde cada uma alimenta uma parte do circuito. Essa estratégia permite que o amp-op seja alimentado com uma tensão diferente da tensão de alimentação dos CIs de eletrônica digital (sendo as tensões de alimentação máxima de  $\pm 15$  V e  $+7$  V, respectivamente).

Apesar dos resultados do circuito terem sido satisfatórios em análise com o osciloscópio, ao utilizar o código descrito na seção Anexos para programação do microcontrolador Arduino, os resultados apresentaram acurácias inferiores. Isso pode ter acontecido devido à qualidade da alimentação fornecida pelo Arduino que fornece um terra e 5 V ao circuito de detecção de fase, e também possivelmente devido à acurácia e precisão de seu conversor A/D utilizado para mensurar o nível de tensão da saída do circuito de detecção de amplitude. Trabalhos futuros devem se atentar para esta etapa do processo. Com a resolução desse problema, é possível utilizar uma entrada analógica (para fazer aquisição do valor de tensão da saída do circuito para

amplitude) e uma entrada digital (para fazer aquisição da onda PWM que representa a fase entre as senoides de interesse) de qualquer microcontrolador que atenda aos requisitos mínimos desejados.

Possíveis versões futuras devem evitar o uso do derivador no circuito medidor de amplitude. Isso se deve porque o ganho deste circuito é dependente da frequência utilizada e porque o circuito é intrinsecamente ruidoso. Sugere-se a utilização de circuitos que capturem a envoltória da onda como substitutos de parte do circuito do medidor de amplitude.

Não há a possibilidade da diminuição significativa da frequência da corrente injetada na técnica de TIE como possível alternativa aos eletrodos independentes para a diminuição do volume de dados gerados. Isso acontece devido à impedância de contato que ocorre pela troca de fluxo elétrico para o iônico nos tecidos biológicos [7]. Para tecido humano, a impedância de contato é inversamente proporcional à frequência [7].

A solução proposta para a aquisição da fase entre as ondas resulta em uma onda PWM. Essa onda possui a mesma frequência da corrente (que possui alta frequência). Para diminuir a frequência de amostragem que garante a medição correta de fase é possível utilizar um circuito integrador seguido de um circuito de detecção de pico para então utilizar este valor como correspondente a uma fase.

## 5. CONCLUSÃO

Concluiu-se que há a possibilidade do uso da abordagem analógica para a extração de fase entre dois sinais analógicos e que há a possibilidade do uso de abordagem analógica para a extração da amplitude do sinal. O circuito que retorna a amplitude da senoide de entrada apresentou uma faixa de valores em que avalia a amplitude corretamente. Enquanto o circuito que retorna uma onda PWM proporcional à fase entre duas senoides obteve comportamento linear entre  $0^\circ$  e  $180^\circ$ .

Como limitação do circuito que extrai a amplitude, percebe-se que amplitude máxima que pode ser medida com o circuito é de 1,2 V, mesmo que teoricamente o transistor voltaria a abrir para tensões maiores que 0,8 V. Ainda assim, o sistema de EIT Enlight DX 1800 descrito em [7] satura com medidas de potencial maiores que aproximadamente 0,45 V [7]. Em futuros estudos deve-se avaliar a utilização do microcontrolador para aquisição dos dados e o acoplamento entre os CIs de analógica e os CIs de digital.



## ANEXO

Figura 30 – Código em C++ utilizado no microcontrolador Arduino Nano para o processamento dos sinais de amplitude e fase do circuito e comunicação serial com o processador central.

```

bool  ciclo_completo,           // flag de um ciclo de contagem
      Din;                     // valor de entrada digital
float A,                       // valor de entrada analógica
      A_medio,                 // valor médio de entrada analógica
      F,                       // fase
      F_medio,                 // valor médio de fase
      D,                       // duty cycle
      T,                       // período do sinal
      f;                       // frequência do sinal
unsigned long Ti,              // tempo que um pulso inicia
              Tf,              // tempo que um pulso termina
              DT,              // tempo de um pulso
              k,                // contador
              kmax;           // limite de contagem

#define pino_digital  9        // pino D9
#define pino_analogico 0      // pino A0

void setup()                   // função que roda uma única vez
{
  pinMode(pino_digital, INPUT); // define o pino digital como entrada
  Serial.begin(9600);           // comunicação serial (USB) 9600 baud rate
  ciclo_completo = true;       // primeiro trigger contado será de subida
  f = 2.0*125;                 // frequência do sinal (em Hz)
  T = 1.0/f * 1e6;             // período do sinal (em us)
  k = 0;                       // inicia o contador
  kmax = 1000;                 // define o limite máximo de contagem
}

void loop()                     // função que se repete indefinidamente
{
  Din = digitalRead(pino_digital); // lê o valor do pino de sinal digital
  A = 5.0*analogRead(pino_analogico)/1023; // converte o sinal analógico entre 0 e 5V
  if (Din && ciclo_completo)      // trigger de subida
  {
    Ti = micros();               // armazena o tempo que o pulso inicia
    ciclo_completo = false;      // define que um ciclo começou
  }
  if (!Din && !ciclo_completo)    // trigger de descida
  {
    Tf = micros();               // armazena o tempo que o pulso termina
    DT = Tf-Ti;                  // tempo do pulso (tempo do duty cycle)
    D = DT/T;                    // duty cycle
    F = D*180;                   // fase (em graus)
    ciclo_completo = true;       // define que o ciclo anterior terminou
    if (++k == kmax)              // incrementa o contador e...
      k = 1;                     // reinicia o contador se chegou no limite
    A_medio = ((k-1)*A_medio + A)/k; // valor médio móvel de amplitude
    F_medio = ((k-1)*F_medio + F)/k; // valor médio móvel de frequência
  }
  if (Serial.available() && Serial.read() == 'r') // USB disponível + sinal de leitura
  {
    Serial.println(A);
    Serial.println(F);
    Serial.println(k);
    Serial.println(A_medio);
    Serial.println(F_medio);
    Serial.println();
  }
}

```



## REFERÊNCIAS

- [1] KWON, O.; *et al.* Electrical impedance tomography and its applications. Konkuk University, Korea. Ano 2003.
- [2] SANTOS, T. B. R. Sistema de triagem de pericárdio bovino para manufatura de válvulas cardíacas por tomografia de impedância elétrica. Tese de Mestrado, Universidade de São Paulo, 2015.
- [3] BROWN, B.W. Electrical Impedance Tomography: a review. *Journal of Medical Engineering & Technology*, vol. 27, número 3, p 97-108. Ano 2003.
- [4] NGUYEN, D. T.; *et al.* A review on electrical impedance tomography for pulmonary perfusion imaging. *Physiological measurement*, vol. 33, p 695-706. DOI: 10.1088/0967-3334/33/5/695. Ano 2012.
- [5] SILVA, O. L. Muscle Contraction Detection Using Electrical Impedance Tomography. Tese de Doutorado, Universidade de São Paulo, 2012.
- [6] GAGGERO, P. O. Miniaturization and Distinguishability Limits of Electrical Impedance Tomography for Biomedical Application. Tese de Doutorado, Université de Neuchâtel, 2011.
- [7] CAMARGO, E. D. L. B. Desenvolvimento de algoritmo de imagens absolutas de Tomografia por Impedância Elétrica para uso clínico. Tese de Doutorado, Universidade de São Paulo, 2013.
- [8] SOLEIMANI, M. Electrical impedance tomography system: *an open access circuit design*. The University of Manchester, 2006. DOI: 10.1186/1475-925X-5-28.
- [9] LEONHARDT, S.; LACHMANN, B. Electrical impedance tomography. *Intensive care med*, vol. 38, p 1917-1929, ed. Springer. Ano 2012.
- [10] TIMPEL. Electrical Impedance Tomography: *Chapter 3 - Image reconstruction algorithms*. TIMPEL, São Paulo, 2016. Disponível em: <[http://www.timpel.com.br:80/publications/CH 3 - Image Reconstruction.pdf](http://www.timpel.com.br:80/publications/CH%203%20-%20Image%20Reconstruction.pdf)>. Acesso em: 29 mai 2016.

- [11] TIMPEL. Technology. TIMPEL, São Paulo, 2016. Disponível em: <<http://www.timpel.com.br/technology>>. Acesso em 04 out 2016.
- [12] LINDH, W.; POOLER, M; TAMPARO, C.; DAHL, B. Thomson Delmar Learning's comprehensive medical assisting. Clifton Park, NY: Thomson Delmar Learning, 2006, p. 573.
- [13] FALSTAD. Falstad circuit simulator. Disponível em: <<http://falstad.com/circuit/>>. Acesso em 04 out 2017.
- [14] ON semiconductor. Small signal MOSFET 500 mA, 60 V. ON semiconductor, 2011. Disponível em: <<https://www.onsemi.com/pub/Collateral/BS170-D.PDF>>.
- [15] TEXAS INSTRUMENTS. PCB design guidelines for reduced EMI. Texas Instruments, 1999. Disponível em: < <http://www.ti.com/lit/an/szza009/szza009.pdf> >.