

LUCAS ZUCCARELLO OLIVEIRA

APERFEIÇOAMENTO DE CANAL DE MEDIÇÃO PARA TOMOGRAFIA POR
IMPEDÂNCIA ELÉTRICA

São Bernardo do Campo

2019

LUCAS ZUCCARELLO OLIVEIRA

APERFEIÇOAMENTO DE CANAL DE MEDIÇÃO PARA TOMOGRAFIA POR
IMPEDÂNCIA ELÉTRICA

Projeto apresentado como pré-requisito para conclusão da disciplina Trabalho de Graduação III (EN1304) da Universidade Federal do ABC.

Orientador:

Prof. Dr. Erick Dario León Bueno de Camargo

Centro de Engenharia, Modelagem e Ciências Sociais Aplicadas.

Universidade Federal do ABC

São Bernardo do Campo

2019

RESUMO

A Tomografia por Impedância Elétrica é uma técnica não invasiva em alta atualmente, tendo baixo custo, alta portabilidade e um curto tempo de resposta, tornando-se ideal para monitoramentos em tempo real. Todavia, um dos obstáculos a se percorrer é a alta complexidade do processamento de dados intrínseca de seu sistema. Uma alternativa para a diminuição desse custo computacional é a abordagem analógica. Este trabalho visa aperfeiçoar o projeto de um canal de medição para Tomografia por Impedância Elétrica desenvolvido anteriormente, aumentando a frequência utilizada, e otimizando como um todo o sistema. Este canal de medições faz parte inicial dessa abordagem, focando na captação da amplitude e fase das ondas para o processador central. O circuito foi dividido em dois grandes subcircuitos: um que retornará a amplitude da onda de entrada e outro que retornará uma onda PWM com *duty cycle* diretamente proporcional ao tamanho da fase. Ambos os circuitos quando comparados ao estudo anterior obtiveram progresso. Sua frequência foi adequada para a mesma frequência utilizada em mercado e seu alcance aumentado significativamente. Futuros circuitos devem focar em melhorias no atraso da saída da onda e a no aumento do *range* do circuito.

Palavras-chaves: Tomografia por Impedância Elétrica, canal de medição, instrumentação, analógico.

SUMÁRIO

1. INTRODUÇÃO	1
1.1. A TOMOGRAFIA POR IMPEDÂNCIA ELÉTRICA	1
1.2. OBJETIVO	2
2. MÉTODOS	3
2.1. CANAL DE MEDIÇÃO PARA TOMOGRAFIA POR IMPEDÂNCIA ELÉTRICA	3
2.1.1. AMPLITUDE DO SINAL	4
2.1.2. FASE DO SINAL	10
3. RESULTADOS	14
3.1. CIRCUITO MEDIDOR DE AMPLITUDE	16
3.2. CIRCUITO DETECTOR DE FASE	25
4. DISCUSSÃO	33
5. CONCLUSÃO	35
REFERÊNCIAS	36

1. INTRODUÇÃO

1.1. A TOMOGRAFIA POR IMPEDÂNCIA ELÉTRICA

A tomografia por impedância elétrica, abreviada para TIE ou EIT (*Electrical Impedance Tomography*, em inglês), trata-se de um método de obtenção de imagens médicas ou industriais onde, através de eletrodos aplicados no meio, mapeia-se um objeto de interesse de acordo com a distribuição de sua impedância [1, 2].

O processo de funcionamento da TIE obtém suas imagens através da aplicação de um potencial elétrico (corrente ou tensão, vide a seguir) no meio de interesse. Esse potencial elétrico gera outros potenciais distribuídos ao longo do meio que podem ser medidos e interpretados. É uma técnica de imagem livre de radiação e não-invasiva. [3, 4]

Ela pode ser realizada basicamente por dois meios diferentes: No primeiro, realiza-se a injeção de corrente elétrica no meio, e através da medição dos potenciais elétricos gerados por esse sinal de entrada se faz o mapeamento das impedâncias do meio. A outra técnica acontece quando é feita a aplicação de uma tensão no meio e, através de eletrodos colocados em pontos estratégicos mede-se a corrente resultante. Pelas Leis de Maxwell, e como se sabe a corrente e a tensão aplicada, pode-se encontrar a impedância, resultando no mapeamento da distribuição dela no objeto em questão [1, 2, 5].

Na Figura 1 é demonstrado um exemplo de obtenção de imagem via TIE, onde é colocado uma cinta com eletrodos no meio de interesse (o tronco de um paciente, por exemplo) e, através da aplicação e leitura do potencial elétrico, gera-se um corte transversal do meio de interesse.

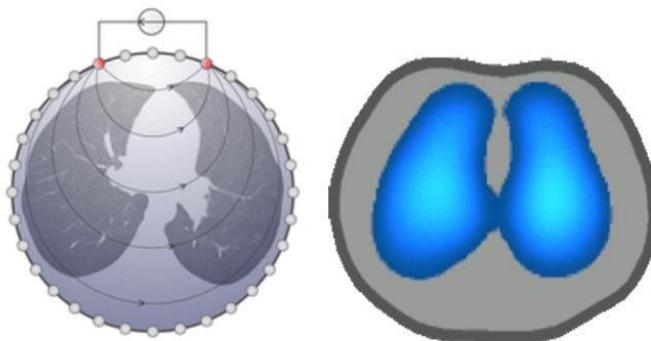


Figura 1 - Exemplo de aplicação de TIE via cinta de eletrodos em região torácica humana [9].

Além de possuir um custo baixo, a TIE provém alta portabilidade e um tempo curto de resposta, sendo ideal para monitoramentos em tempo real. Logo, podendo ser aplicada em diversas áreas biomédicas como detecção de câncer de mama, para imagens funcionais do cérebro e até para processos industriais como monitoramento de chamas em câmaras de combustão e monitoramento de hidrocilcones [6].

A TIE também possui suas limitações. Algumas delas podem ser baixa resolução espacial (quando comparada a tomografia computadorizada, por exemplo), susceptibilidade a ruídos e o fato que é resolvida numericamente e possui alto custo computacional [3]. Esse último está altamente atrelado ao trabalho que o processador central de uma TIE é responsável visto que a corrente de entrada de uma TIE usualmente possui uma senoide com frequência na grandeza de 100 kHz (o sistema *Enlight* da empresa Timpel utiliza uma frequência de 125 kHz) [2]. Dependendo da sua arquitetura eletrônica e complexidade computacional, será limitada no número de eletrodos distribuídos no corpo em análise, visto que são eles que captam o sinal que servirá para a formação do mapa da distribuição da impedância (seja ela uma tensão ou uma corrente) [7]. Ou seja, para a medição desse sinal, é necessário um canal de medição que captará essas grandezas e transmitirá para um processador central, e só lá que essa grande quantidade de sinais serão mensurados [8].

O intuito desse projeto é melhorar o canal de medições para tomografia por impedância elétrica desenvolvido anteriormente e descrito por [9] que buscou uma abordagem analógica para a limitação da grande quantidade de dados intrínseca da TIE.

1.2. OBJETIVO

Aperfeiçoar um protótipo de um canal de medições para tomografia por impedância elétrica utilizando conhecimentos de instrumentação e fisiologia adquiridos durante a graduação com base em circuito previamente desenvolvido, de modo que o canal seja capaz de realizar medições de amplitude na faixa de 1 mV a 5V, e a uma frequência de 125kHz.

2. MÉTODOS

Para atingir a frequência desejada, serão substituídos os amplificadores operacionais LM324N do trabalho anterior por amplificadores operacionais AD826. Estes amplificadores são de alta velocidade com Slew Rate de $350 \text{ V}/\mu\text{s}$ e compatível com frequências maiores, evidente quando comparando os gráficos presentes em seus *datasheets* que comparam seu ganho com a frequência de utilização [9, 10, 11].

Com o auxílio de software para simulação de circuitos *Multisim* (*software* já consolidado no mercado) serão simulados tanto o circuito para aquisição da amplitude da onda, quanto o circuito para aquisição do módulo da fase entre duas ondas. E, quando aplicável, serão feitas simulações dos subcircuitos desses circuitos, a fim de investigar seu comportamento e como influenciam uns aos outros.

A seguir será descrito com mais detalhes a abordagem feita em [9]. Como o método é o mesmo, optou-se por explicitar o estudo anterior nesta seção e evidenciar as mudanças feitas na seção 3.

2.1. CANAL DE MEDIÇÃO PARA TOMOGRAFIA POR IMPEDÂNCIA ELÉTRICA

Será utilizada a primeira técnica enunciada anteriormente, isto é, será aplicada uma corrente elétrica no meio e será medido o módulo e a fase da tensão elétrica resultante. Tendo essas duas grandezas, é possível encontrar a impedância elétrica do corpo em análise. Esse processo caracteriza o funcionamento do canal independente.

Devido ao perfil da onda injetada no paciente um grande número de dados é produzido num curto período de medição. E como já foi dito, a limitação do número de canais ocorre graças à complexidade computacional do gerenciamento dessa quantidade exacerbada de dados. Isso requer a utilização de placas de aquisição complexas e de alto valor financeiro. Uma possível abordagem para contornar esse fator é tratar os dados em nível analógico utilizando componentes físicos como amplificadores operacionais, diodos e transistores.

Tal abordagem reduz a complexidade do tratamento dos dados em nível digital, mas aumenta o número de componentes ativos (amplificadores operacionais, transistores e diodos), aumentando assim a complexidade do circuito em nível analógico. Este circuito analógico pode ser dividido na aquisição de dois sinais diferentes: A primeira sendo a aquisição da amplitude de um sinal senoidal; e a

segunda é pela aquisição de um sinal que represente o valor da fase em graus. Ambas as aquisições feitas somente com componentes analógicos.

A etapa final do processo de funcionamento do canal de medições é caracterizada pela medição da amplitude da onda captada após interação com o meio, e a medição fase entre as ondas de entrada e de saída através de componentes eletrônicos, amostragem e conversão analógico-digital (AD), além do processamento digital dos dados obtidos.

2.1.1. AMPLITUDE DO SINAL

Como dito anteriormente e explicitado em Seção 1.1, é necessário conhecer as amplitudes da onda de entrada (corrente) e da de saída (tensão) para calcular a impedância do meio.

A principal abordagem analógica é a implementação de um circuito *tracking and hold* que será responsável por adquirir e guardar a informação de amplitude da onda senoidal de interesse. Tal circuito é composto por um transistor e um capacitor. O transistor agirá como chave “abre e fecha” no momento desejado para que o capacitor carregue e guarde a informação de amplitude da onda senoidal. O circuito deverá permitir somente que o capacitor carregue nos momentos de pico da onda (como descrito na Figura 2) [9].

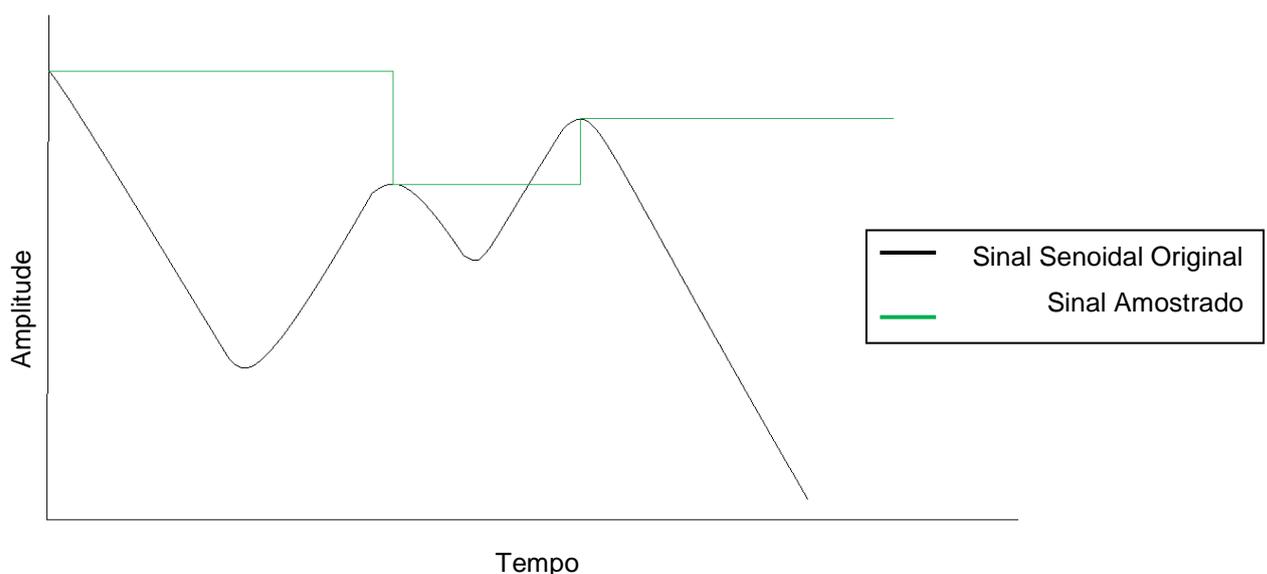


Figura 2 – Imagem ilustrativa de gráfico demonstrando a aquisição ideal (sinal verde) da amplitude de uma dada senoide de entrada (sinal preto). Extraído de [9].

Vale a pena evidenciar que o gráfico acima demonstra uma aquisição ideal, isto é, o capacitor carregaria a tensão de pico instantaneamente e a manteria sem perda nenhuma até o próximo pico. Porém, um capacitor real não possui esse comportamento, podendo ter perdas durante um pico e outro, logo a aquisição não é 100% instantânea. Isso se deve a resistência elétrica intrínseca que os componentes envolvidos possuem.

Para carregar um capacitor real, o circuito responsável deve começar a carregá-lo antes do instante de pico da senoide e até a tensão máxima antes do período de onda terminar.

Este circuito foi implementado com blocos básicos de eletrônica em [9] com filtros, seguidores de tensão, portas lógicas e afins, resultando no esquemático a seguir.

Apesar de o diagrama ter sido retirado de [9], foram feitas correções mediante ao sinal resultante do primeiro bloco, afinal ele passa por um amplificador inversor, o que não foi demonstrado no diagrama original.

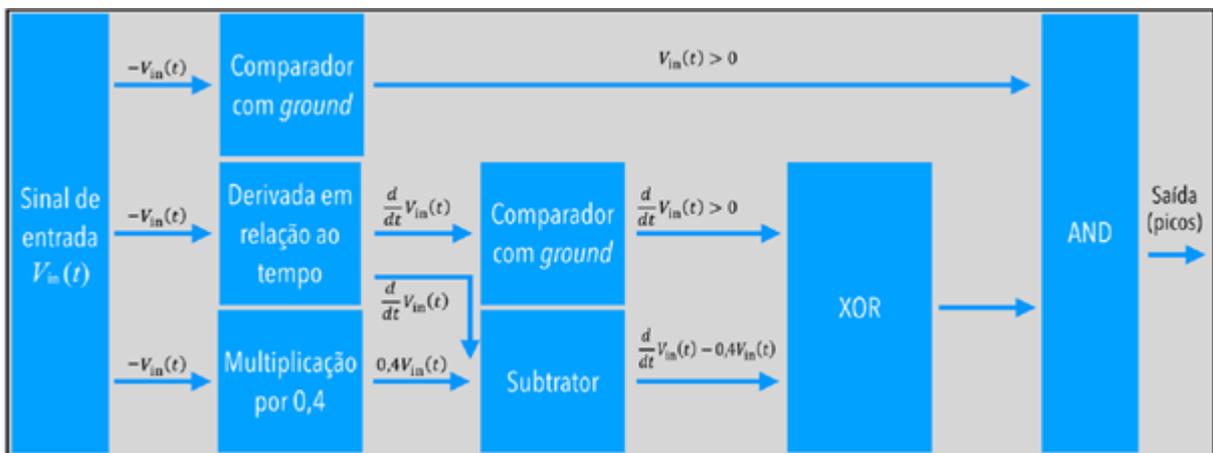


Figura 3 – Diagrama de blocos descrevendo cada bloco para a construção do circuito de detecção de pico da onda (uma correção foi feita na seta entre o “Comparador com ground” e a porta lógica “And” e nos sinais de V_{in}). [9]

O primeiro bloco “Sinal de entrada” é onde se encontra o amplificador inversor, bloco esse responsável por desacoplar as impedâncias entre possíveis diferentes subcircuitos e promover um ganho para que o sinal continue nos limites de operação dos componentes subsequentes. A partir dele, o sinal é transmitido para diversos sub-blocos.

Um deles sendo o bloco derivador onde o sinal agora invertido será derivado, obtendo $\frac{d}{dt}V_{in}(t)$, e também uma fração da amplitude do sinal de entrada (que, para melhor visualização no gráfico, escolheu-se um fator de 40% do sinal de entrada) representados de vermelho e verde na Figura 4, respectivamente.

Em seguida, subtrai-se a derivada do fator de 40% do sinal de entrada e toma-se o semiciclo positivo da derivada (“DerivPos” em vermelho no segundo gráfico), e usa o sinal de saída dessas duas operações como entradas da porta lógica XOR. A saída dessa porta terá o sinal não nulo nos momentos de pico e vale do sinal de entrada V_{in} .

Com o intuito de medir-se a amplitude do sinal, devem-se usar apenas os picos da parte positiva da onda de entrada, para que o circuito não retorne amplitudes positivas e negativas. Os vales (parte negativa da onda de entrada) serão retirados do sinal anterior com uma porta lógica AND entre o sinal de saída da por XOR e uma onda quadrada não nula apenas quando a onda de entrada é maior que zero (esta última representada como “EntrPost”).

O resultado é uma onda retangular nula logo antes do pico positivo de V_{in} . Permitindo que um transistor possa usá-la como sinal (*trigger*) da porta *gate* que permite que o *Tracking and hold* adquira a amplitude do sinal da onda de entrada ilustrado na Figura 1. Isto é, após passar pelo transistor um conjunto de capacitores carrega a tensão para um circuito externo. E no final, coloca-se um AmpOp (Amplificador Operacional) na configuração de seguidor de tensão para isolar a impedância de saída desse circuito para o possível circuito externo [9].

Vale a pena ressaltar que as portas NOT digitais são utilizadas para que as amplitudes da fase *on* sejam compatíveis com as tensões máximas e mínimas dos CIs utilizados. Como as portas NOT invertem as fases *on* para *off* e vice-versa, deve-se utilizar duas portas NOT em seguida ou alterar a lógica (mudando da porta não-inversora para a porta inversora do amp-op) [9].

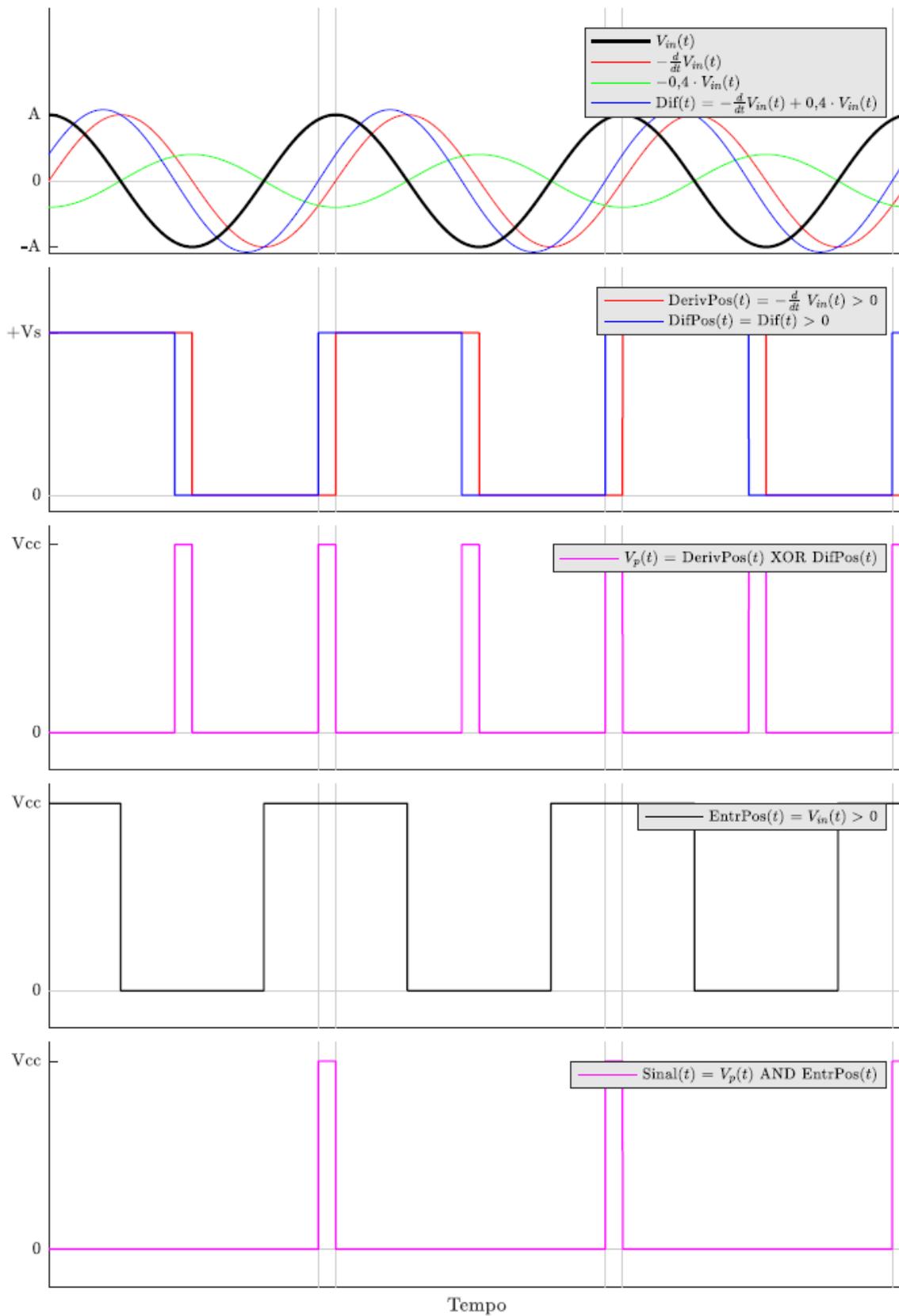


Figura 4 – Representação do processo de aquisição ao longo do diagrama de blocos do circuito de aquisição da amplitude da onda de entrada [9].

Vale a pena ressaltar que, diferentemente do circuito a ser aperfeiçoado nesse trabalho de graduação, o demonstrado na Figura 5 foi usado com amplificadores LM324N com ganho unitário para uma frequência mil vezes menor da alvo (125 Hz) [2]. A tensão de alimentação dos amplificadores foi de 5 e -5 V e, assim como é demonstrado na Figura 6, só apresentou sinal estável na década entre 0,1 V e 1 V quando usada como sinal de entrada do circuito já montado em placa física.

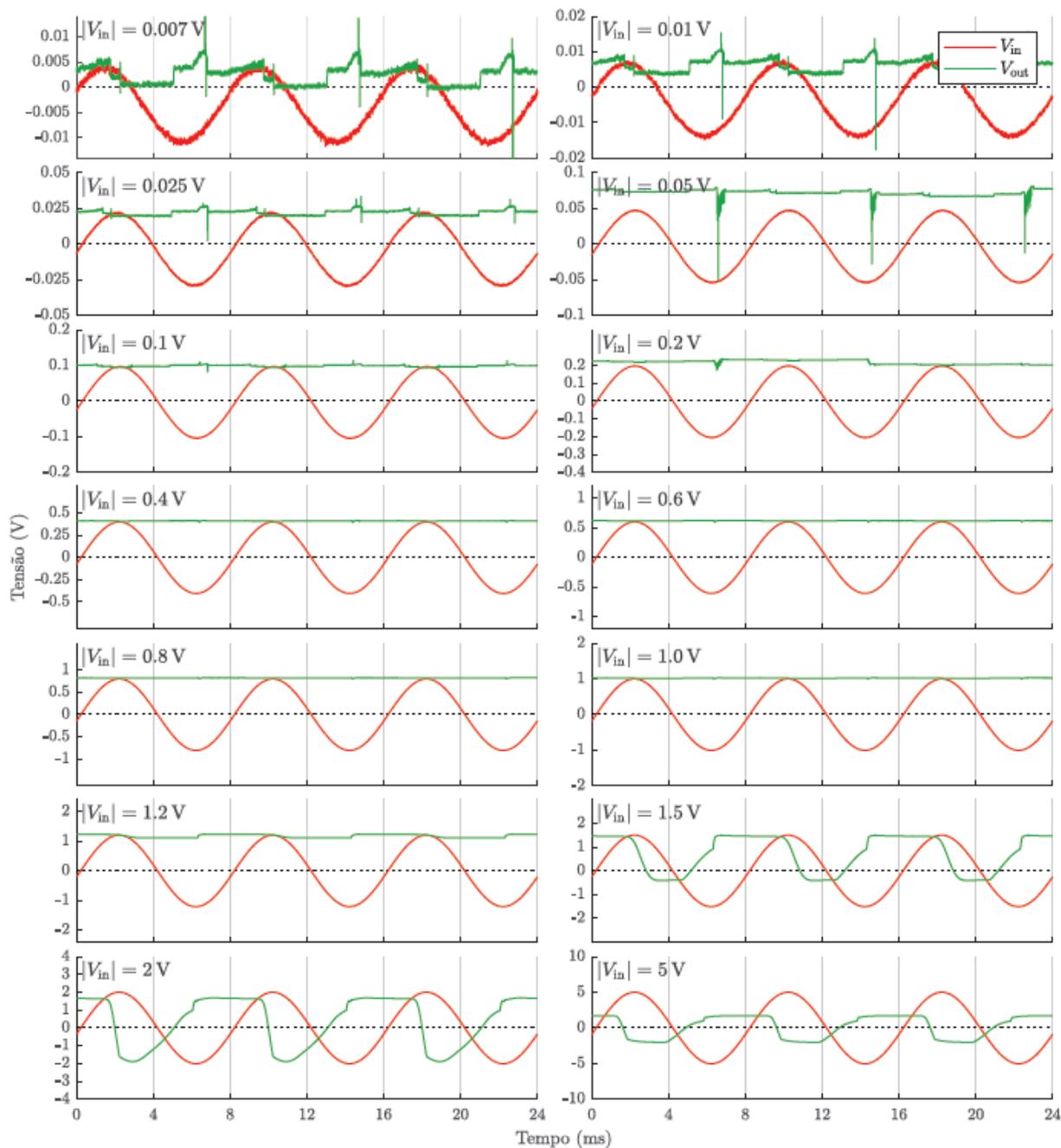


Figura 6 – Resultado de 14 diferentes amplitudes testadas (entre 7 mV e 5 V) para ondas de entradas (em vermelho) com as respectivas saídas (em verde) do circuito faz a aquisição da amplitude da senoide de entrada. Extraído de [9].

2.1.2. FASE DO SINAL

Referenciar o sinal senoidal injetado com o aterramento do circuito é uma das abordagens possíveis para determinar sua fase. Essa comparação resultará numa onda quadrada que será diferente de zero apenas quando a entrada for positiva e diferente de zero. O mesmo processo pode ser feito para o sinal de saída, sendo

que esse resultará em duas ondas quadradas defasadas igualmente entre os dois sinais (de entrada e de saída).

Após a aquisição as duas ondas quadradas é feita a conversão com um *buffer* digital fazendo com que a tensão delas seja ou nula ou 5V, permitindo assim a utilização de portas lógicas, como a porta lógica **XOR**, que só retornará um sinal *high* quando só um dos sinais não for nulo, e retornando *low* quando os dois sinais possuírem o mesmo valor.

A onda resultante da porta lógica **XOR** mostra o quanto as ondas senoidais estão defasadas entre si através de seu *duty cycle*. A relação deste *duty cycle* e a fase das demais ondas é diretamente proporcional, isto é, se há um aumento na fase das ondas, há aumento do *duty cycle*.

Já em relação ao sinal da fase entre as ondas senoidais de entrada e de saída, este pode ser adquirido de acordo com as propriedades do meio de interesse. No caso das aplicações biomédicas, o meio de interesse do tomógrafo usualmente é um corpo humano, tratando-se nesse caso de um meio considerado capacitivo. Meios considerados desse tipo (puros ou não) causam atraso na onda de saída em relação à onda de entrada. O sinal atribuído para esse tipo de atraso é positivo.

Para confirmar se o meio realmente é capacitivo, pode se utilizar as ondas quadradas geradas ao referenciar os sinais de entrada e saída com o terra do circuito e que passaram pelo *buffer* digital. Analisando temporalmente se a subida da onda de entrada acontece antes ou depois da subida da onda de saída. Se o meio for capacitivo, a subida da onda gerada pela entrada deve ocorrer antes da subida da onda quadrada gerada pela saída do meio [9].

A seguir está o circuito original feito na plataforma *Multisim* também com amplificadores operacionais LM324N alimentados por ± 5 V. A amplitude da onda simulada foi de 1 V e também com frequência de 125 Hz.

Na Figura 8 seguem os resultados dessas simulações mensurando fases de 0° , 45° , 90° , 135° e 180° feita em [9].

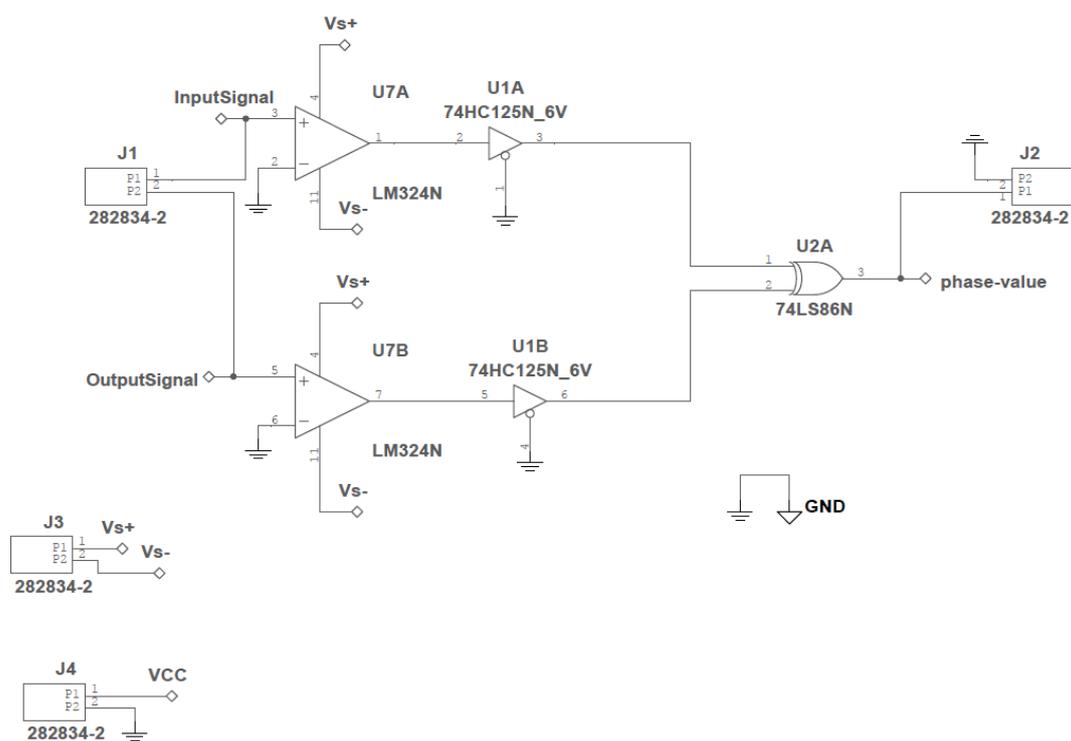


Figura 7 – Circuito que retorna o valor do módulo da fase entre duas ondas senoidais. [9]

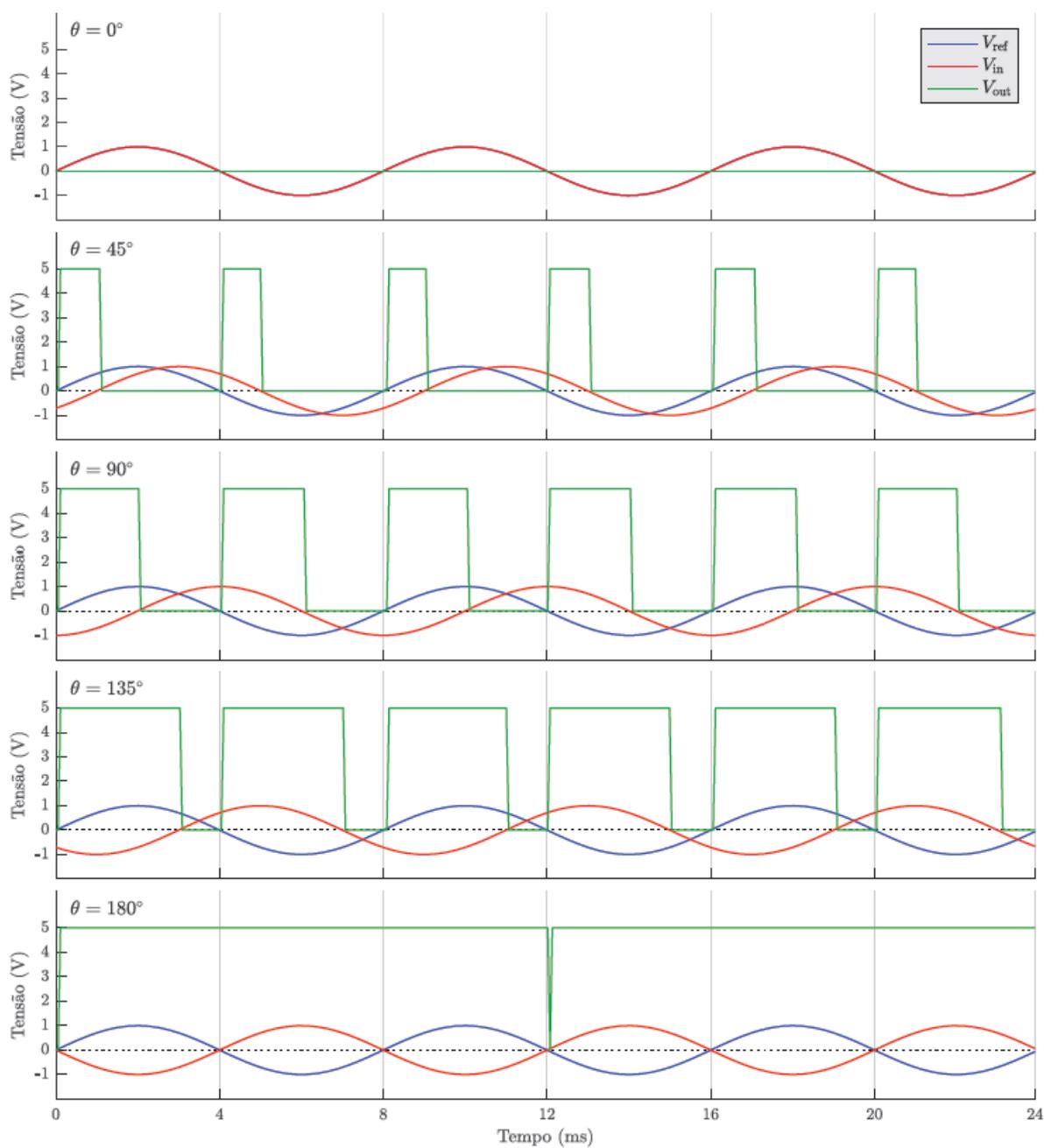


Figura 8 – Resultado da simulação de medição do módulo da fase entre duas ondas. O teste retorna uma onda retangular (V_{out} , em verde) com *duty cycle* de acordo à fase entre cada onda de entrada de referência (ondas vermelhas e azuis). [9]

3. RESULTADOS

Assim como foi discutido ao longo da metodologia, foi construído um circuito com base em estudo previamente feito. Durante o estudo já foram feitas melhorias no circuito e foram desenvolvidos dois subcircuitos que compõem o sistema inteiro (assim como já foi citado nas etapas que constituem o desenvolvimento do canal). O circuito medidor de amplitude está demonstrado na Figura 9 e o medidor da fase está demonstrado na Figura 10. Assim como pode se observar nas imagens, todos os componentes estão listados e o circuito é altamente replicável, entretanto o programa não especifica algumas características de seus componentes como, por exemplo, a impedância inerente de seus capacitores.

A figura a seguir representa o novo circuito medidor de amplitude aperfeiçoado montado no software *Multisim*:

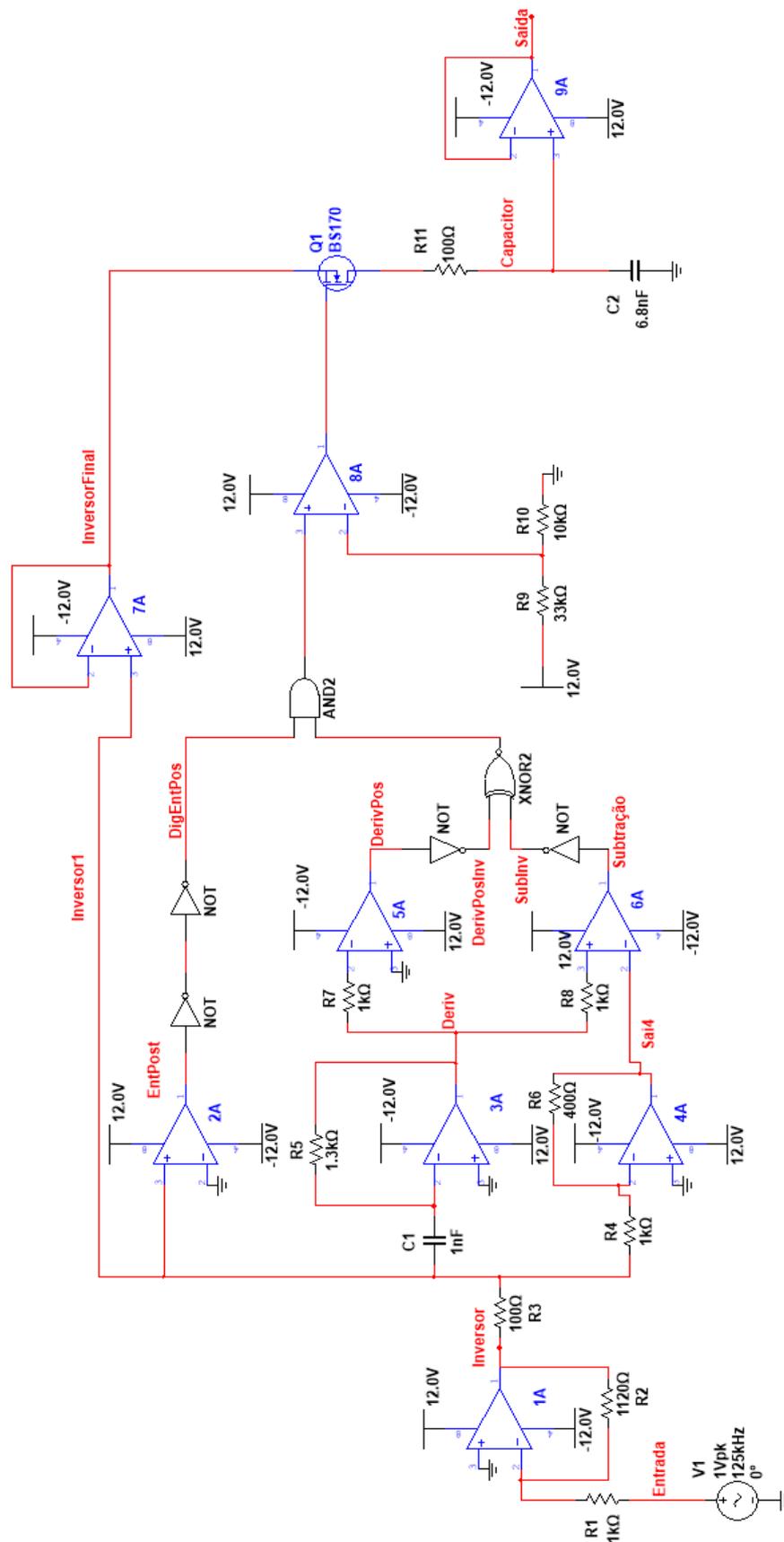


Figura 9 - Circuito medidor de amplitude aperfeiçoado construído no *Multisim*. Para melhor identificação, os ramos e componentes foram nomeados e serão referenciados de acordo.

A Figura 9 representa o novo circuito medidor de fase:

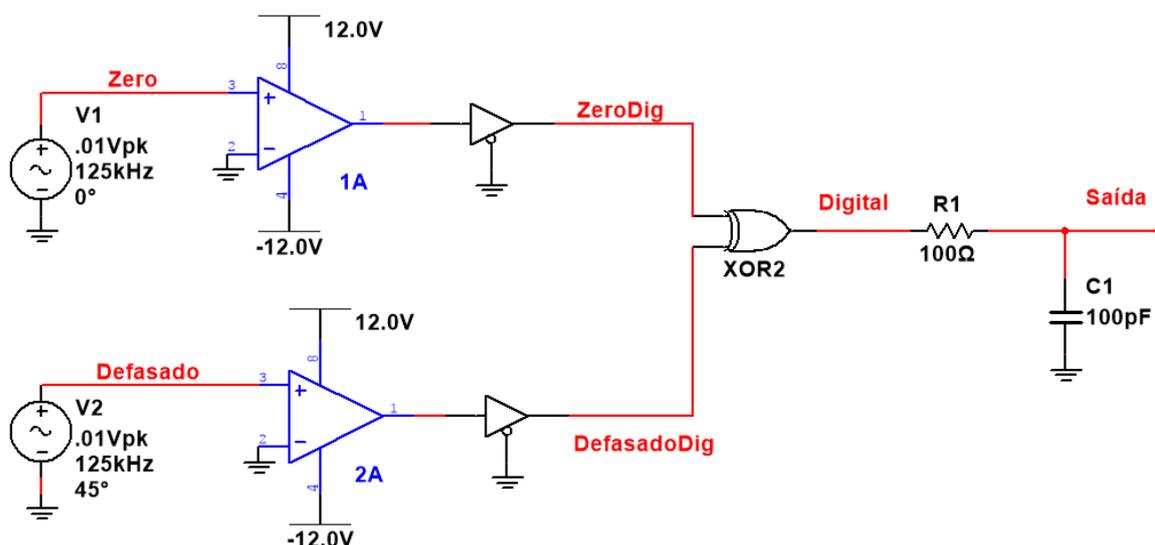


Figura 10 - Circuito medidor de fase aperfeiçoado construído no *Multisim*. Com seus componentes e ramos nomeados para melhor identificação.

3.1. CIRCUITO MEDIDOR DE AMPLITUDE

Comparando o circuito medidor de amplitude anterior e o novo circuito medidor de amplitude (Figura 5 e Figura 9, respectivamente), algumas mudanças foram feitas. Abaixo elas foram listadas assim como a causa delas:

- Ambas as resistências dos resistores presentes no subcircuito inversor foram modificadas. O circuito anterior possuía amplificadores com menor frequência de trabalho o que causava ruídos de alta frequência prejudiciais. Com os componentes escolhidos, o circuito atual não apresentou o mesmo tipo de impasse, logo resistor R3 teve sua resistência reduzida para causar menor perda de tensão no subcircuitos seguintes. O resistor R2 teve sua resistência ajustada para acompanhar a pequena perda agora menor de tensão que o resistor R3 causou e garantir que a amplitude seja igual a amplitude de entrada.
- O capacitor C1 foi ajustado para que o filtro passa-altas formado por ele e pelo resistor R5 atinja a frequência de trabalho, já que esta foi

mudada de 125 para 125 kHz. A f_c desse filtro dá em aproximadamente 122 kHz.

- Via ensaios investigativos, percebeu-se que seria necessária uma porta lógica XNOR ou uma NOR (e não uma XOR) para que a saída da porta AND coincidissem com o pico da onda do inversor. Optou-se pela utilização de uma porta XNOR.
- O sinal originado do inversor que serviria de *source* para o transistor Q1 apresentou muito ruído (ramo identificado como “Inversor 1” na Figura 9). Optou-se por adicionar um buffer (AmpOp 7A) para reduzir tais ruídos, resultando no ramo “InversorFinal”.
- O transistor Q1 mostrou-se não capaz de “ler” o sinal da porta AND e usa-lo como seu *gate*, devido a um diodo inerente à fabricação do MOSFET. Foi então criado o subcircuito composto pelo AmpOp 8A e os resistores R9 e R10. Ele transforma o sinal digital usual de 0 V e 5 V para um -12 V e 12 V com um comparador de um sinal de aproximadamente 2,5 V como referência. Desse jeito o *gate* do transistor consegue captar o sinal devidamente.
- Foi adicionado o resistor R11 para formar um filtro passa-baixas com o capacitor C2 para diminuir possíveis ruídos de alta frequência no sinal final. A f_c desse filtro foi calculada em aproximadamente 234 kHz.
- O capacitor C2 foi mudado para 6,8 nF pois, além de ser um capacitor presente no mercado, sua combinação com o resistor R11 garante que o circuito capte a tensão de pico em menos de 100 μ s. Mais detalhes adiante.

A seguir estão simulações feitas a fim de investigar o comportamento do circuito ao decorrer de todos os subcircuitos, semelhante à Figura 4:

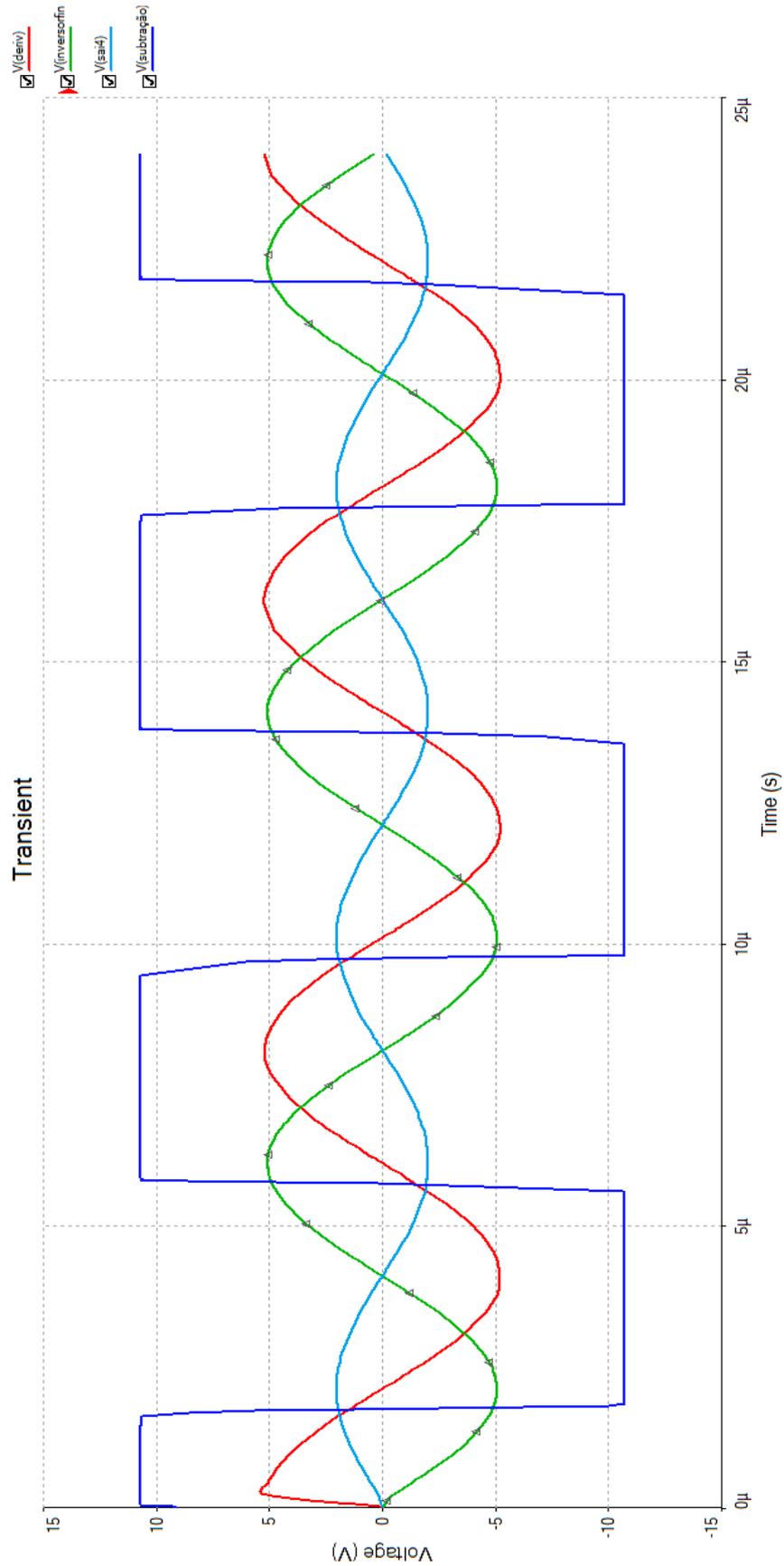


Figura 11 - Análise de onda resultante de subcircuitos: Inversor (Verde), Derivador (Vermelho), Circuito multiplicador por 0,4 (Azul claro) e Subcircuito de subtração entre o derivador e o que multiplica por 0,4 (azul escuro).

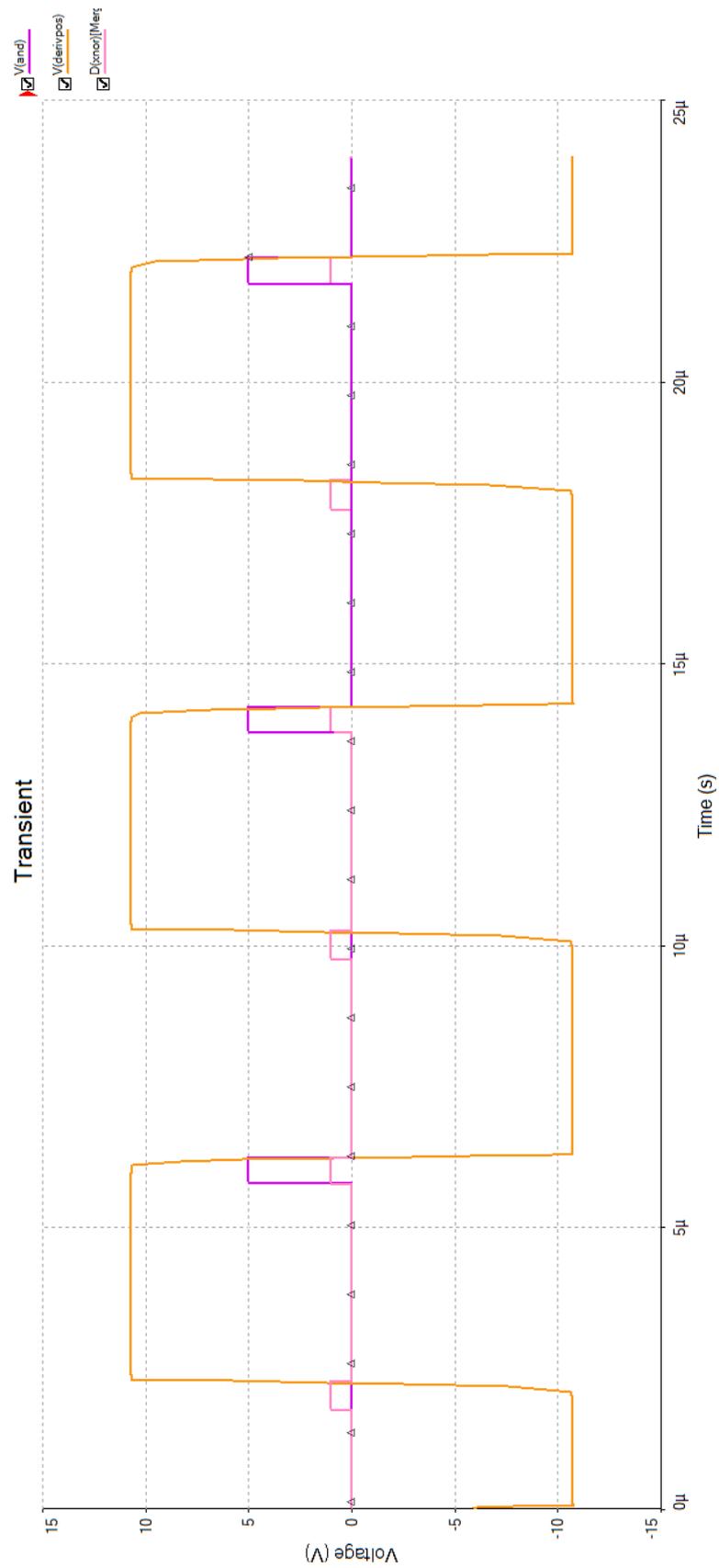


Figura 12 - Ondas resultantes do subcircuito da parte positiva da derivada (laranja), da por XNOR (rosa) e da porta AND (roxo).

Assim como foi feito no estudo anterior, foram feitos ensaios com as possíveis amplitudes compatíveis com o circuito, buscando descobrir qual o *range* que o circuito é capaz de atingir. Comparando a tensão de entrada (vermelha) com a onda resultante do circuito extrator de amplitudes (verde). Abaixo seguem os resultados:

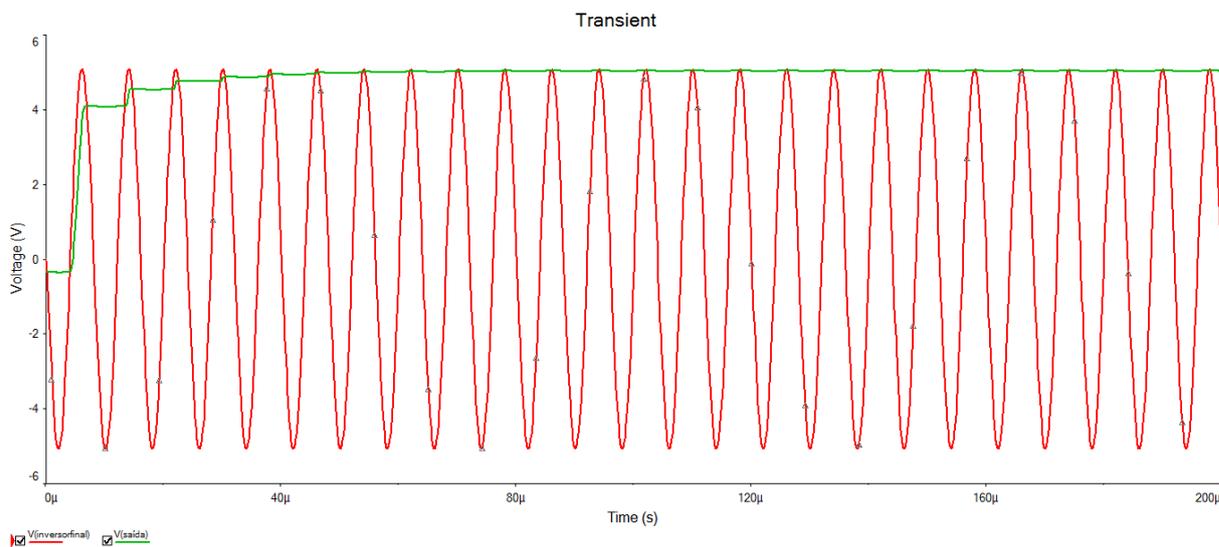


Figura 13 - Ensaio com tensão de entrada de 5 V.

Percebe-se que a onda de saída verde "V(saída)" demora cerca de 8 ciclos (64 µs) do sistema para atingir o pico da onda de entrada vermelha "V(inversorfina)".

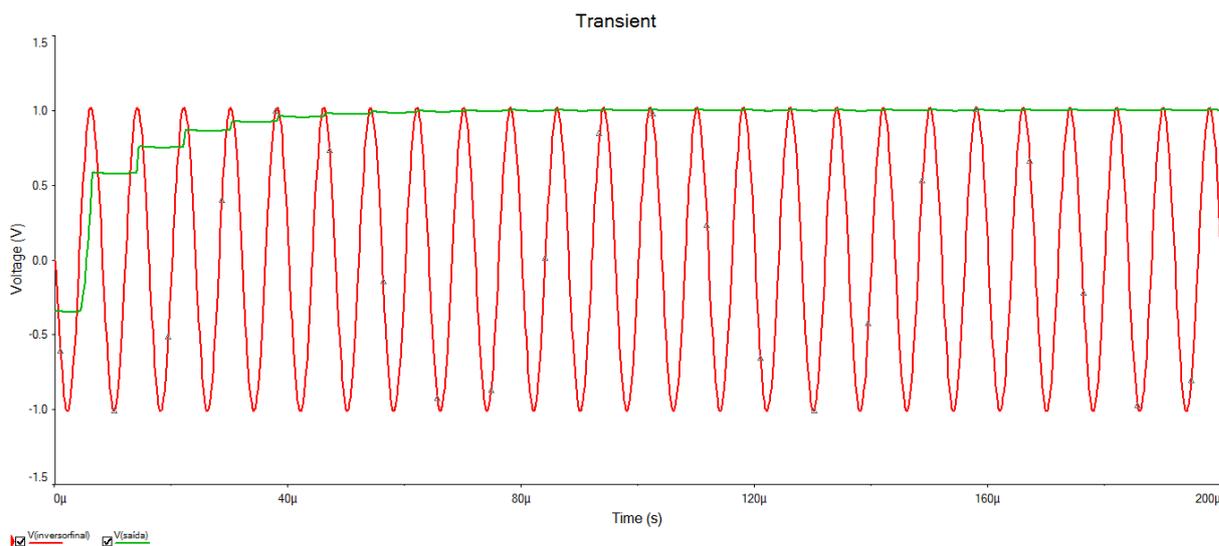


Figura 14 - Ensaio com tensão de entrada de 1 V.

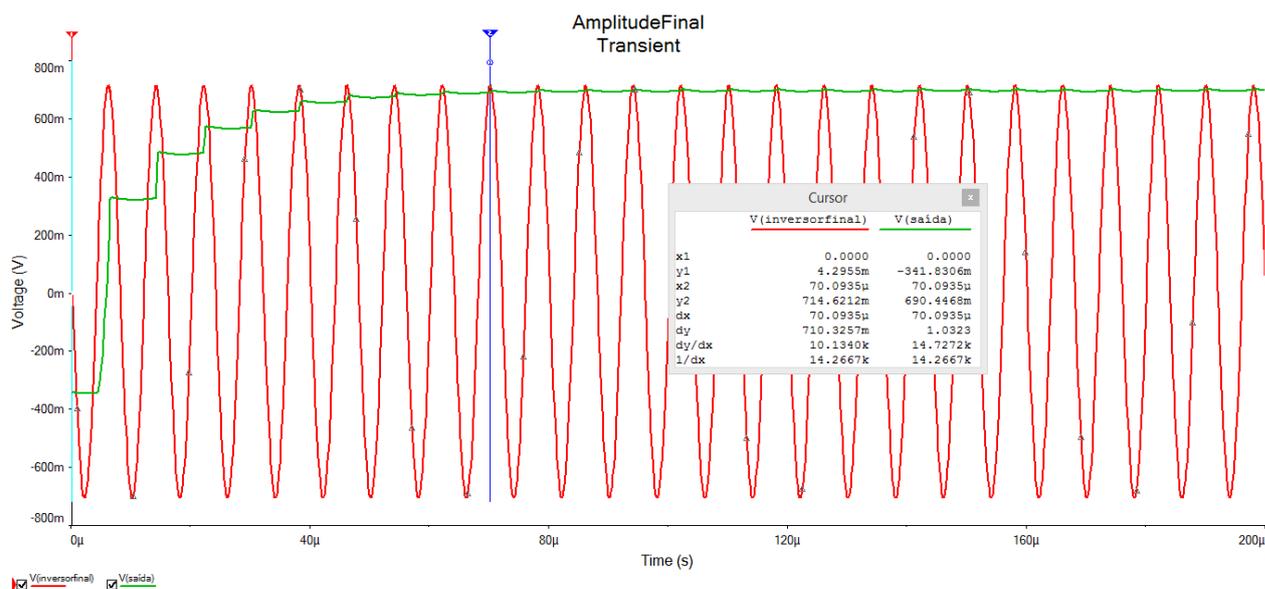


Figura 15 - Ensaio com tensão de entrada de 0,7 V.

Com 0,7 V o sistema já começa a apresentar certas flutuações. Primeiramente, a onda do ramo “InversorFinal” apresenta diferença com relação ao valor configurado na entrada, medindo nesse pico aproximadamente 0,714 V, enquanto a onda que extrai amplitude do circuito no mesmo ponto mede 0,69 V, resultando numa diferença de 24 mV entre as duas.

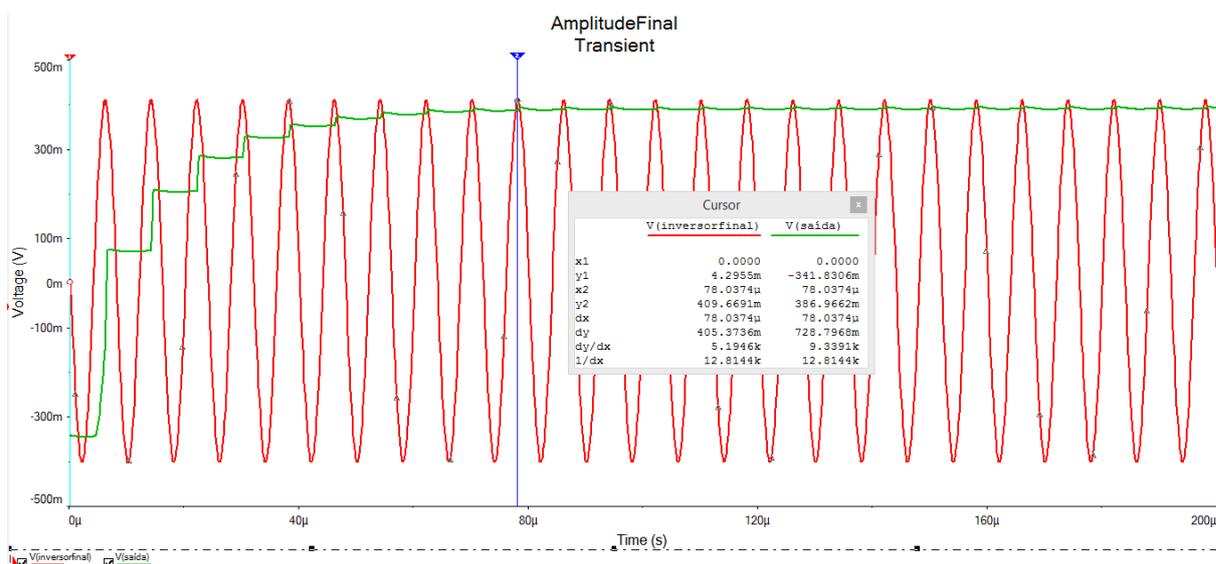


Figura 16 - Ensaio com tensão de entrada de 0,4 V.

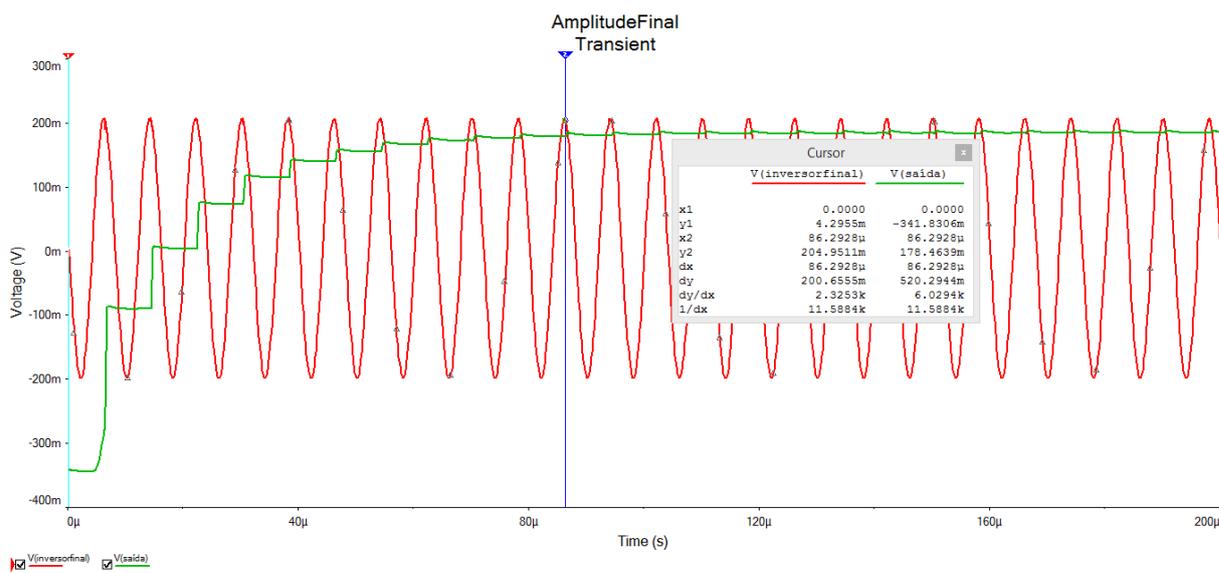


Figura 17 - Ensaio com tensão de entrada de 0,2 V.

Flutuações semelhantes foram apresentadas para os circuitos de 0,4 e 0,2 V de entrada das que apareceram no circuito com 0,7 V de entrada. No mesmo ponto, as ondas “InversorFinal” (vermelha) e “Saída” (verde) tiveram diferença de 22,7 mV e 26,49 mV respectivamente. Visualmente, a diferença entre as ondas do circuito de 0,2 V de entrada é mais notável.

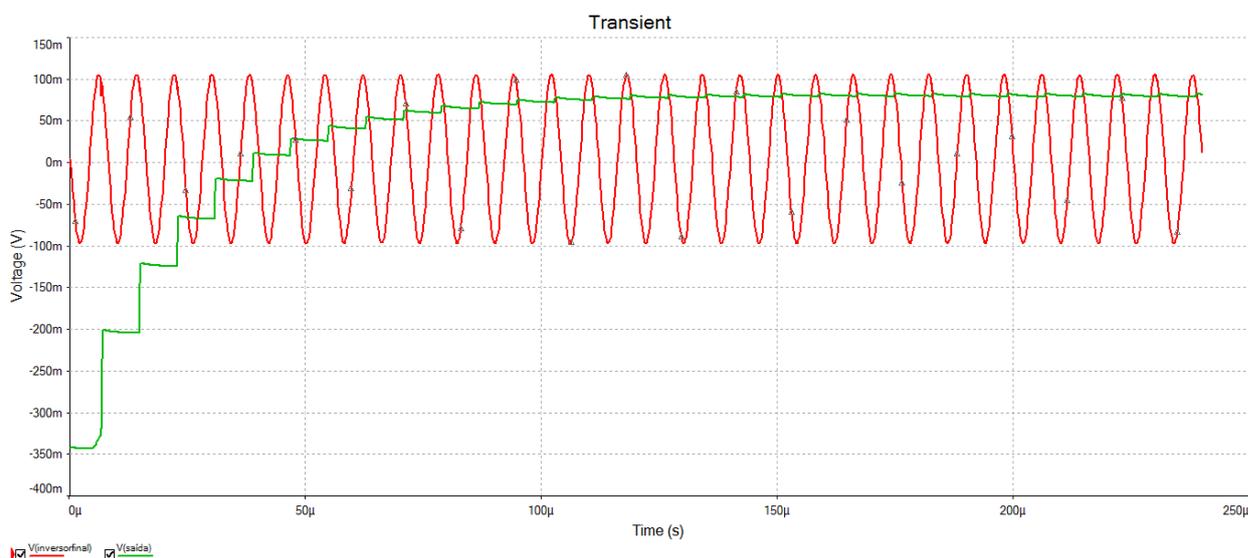


Figura 18 - Ensaio com tensão de entrada de 0,1 V.

O ensaio para 0,1 V de entrada mostrou instabilidade da onda resultante do circuito (verde) além de seu tempo para atingir o platô foi praticamente o dobro dos ensaios com maiores tensões de entrada.

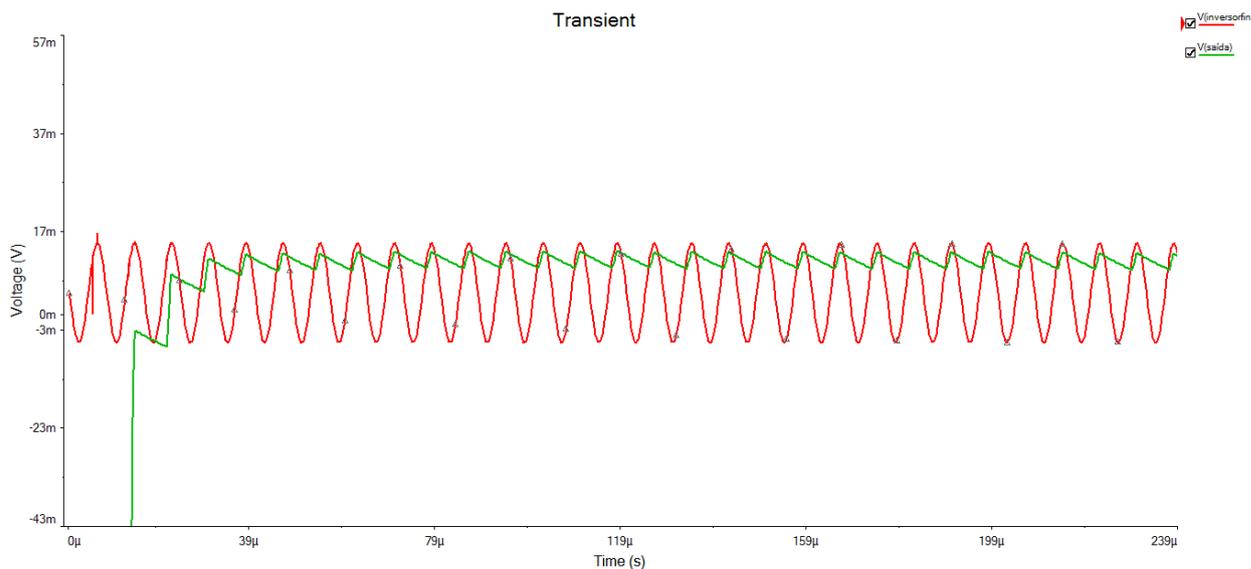


Figura 19 - Ensaio com tensão de entrada de 0,01 V.

Assim como o ensaio com 0,2 V, o ensaio com tensão de entrada 0,01 V apresentou instabilidade na onda resultante do circuito, porém atingiu o “platô” em menos tempo, por volta de 50 μ s.

Também foi feito um ensaio com a finalidade de estudar a capacidade do circuito de acompanhar rápida mudança de amplitude. A figura a seguir simula tal ensaio:

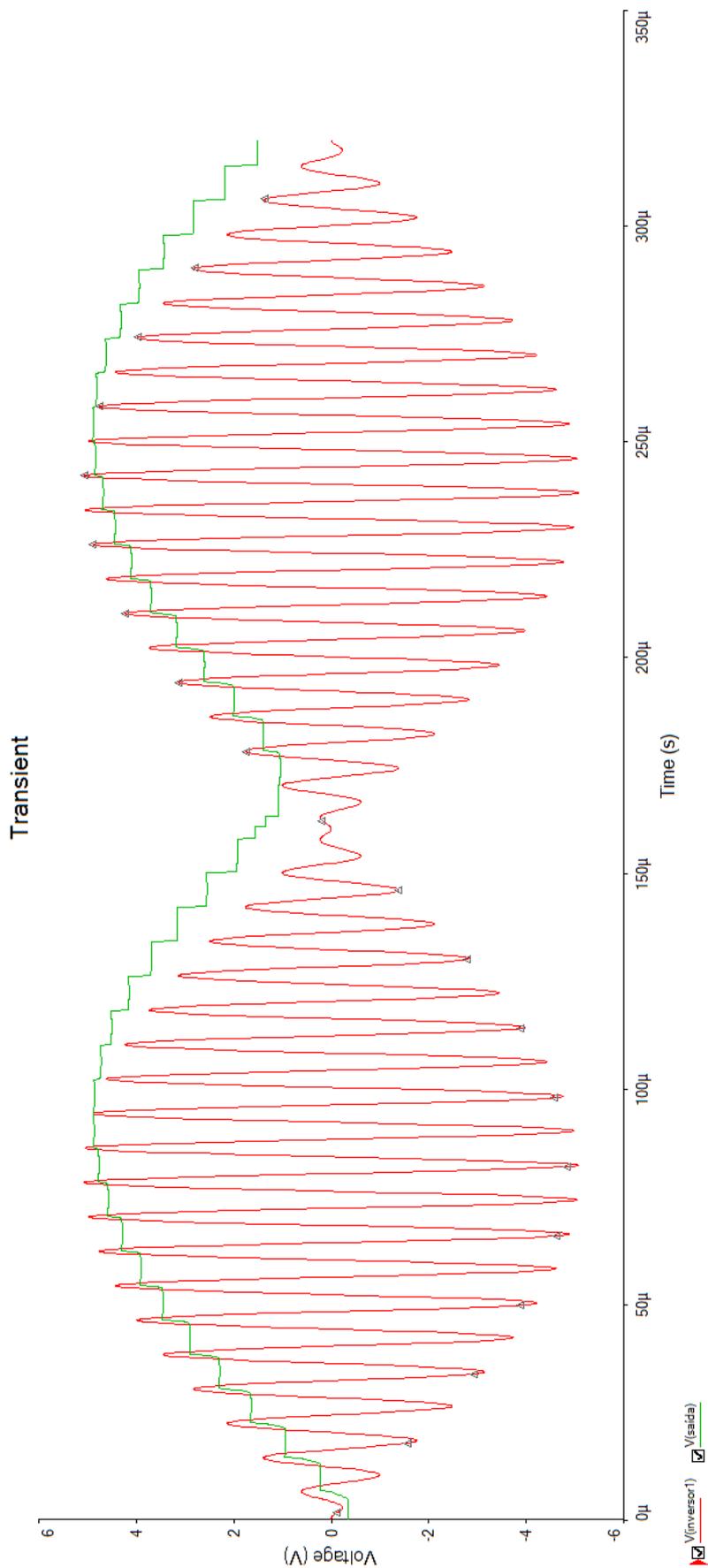


Figura 20 – Ensaio de velocidade de resposta com mudança de amplitude comparando a tensão de entrada (vermelho) e onda de saída do circuito medidor de amplitude (verde).

3.2. CIRCUITO DETECTOR DE FASE

O circuito detector de fase não sofreu muitas mudanças quando comparado ao estudo anterior, mas além da mudança dos amplificadores LM324 para amplificadores AD826, foi adicionado um filtro passa-baixas analógico com os capacitores C1 e R1 (vide Figura 10) no final para facilitar a leitura do circuito. Sua frequência de corte está na ordem de 15 MHz.

Abaixo seguem imagens resultado da simulação no software *Multisim* mantendo a amplitude das tensões de entrada em 5 V e variando somente a fase entre elas. As ondas plotadas serão às correspondentes aos ramos nomeados “Zero” (onda de entrada com fase zero, verde), “Defasado” (onda de entrada defasada em relação à outra, vermelha) e “Saída” (saída da porta XOR identificando o tamanho da fase com relação ao *duty cycle* da onda, azul).

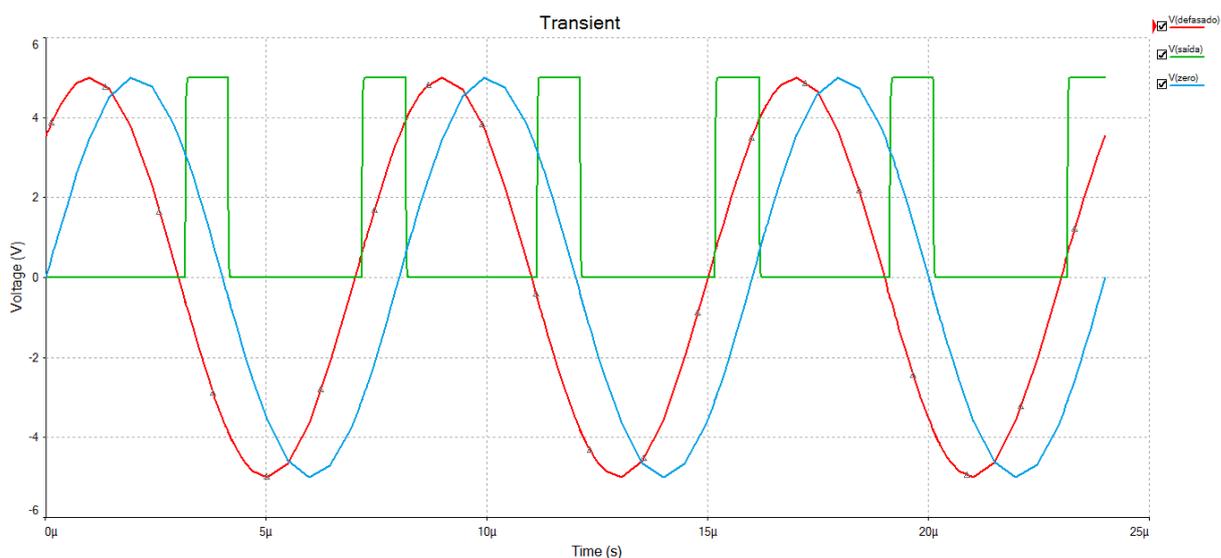


Figura 21 - Simulação das ondas de entrada a 5 V de amplitude e 45° defasadas e a onda de saída.

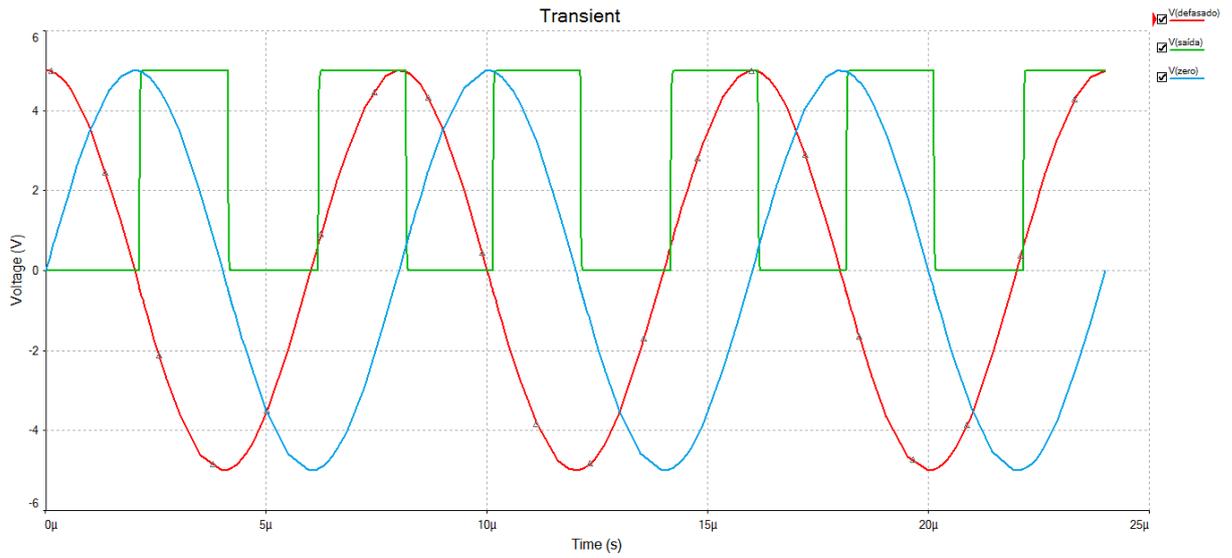


Figura 22 - Simulação das ondas de entrada a 5 V de amplitude e 90° defasadas e a onda de saída.

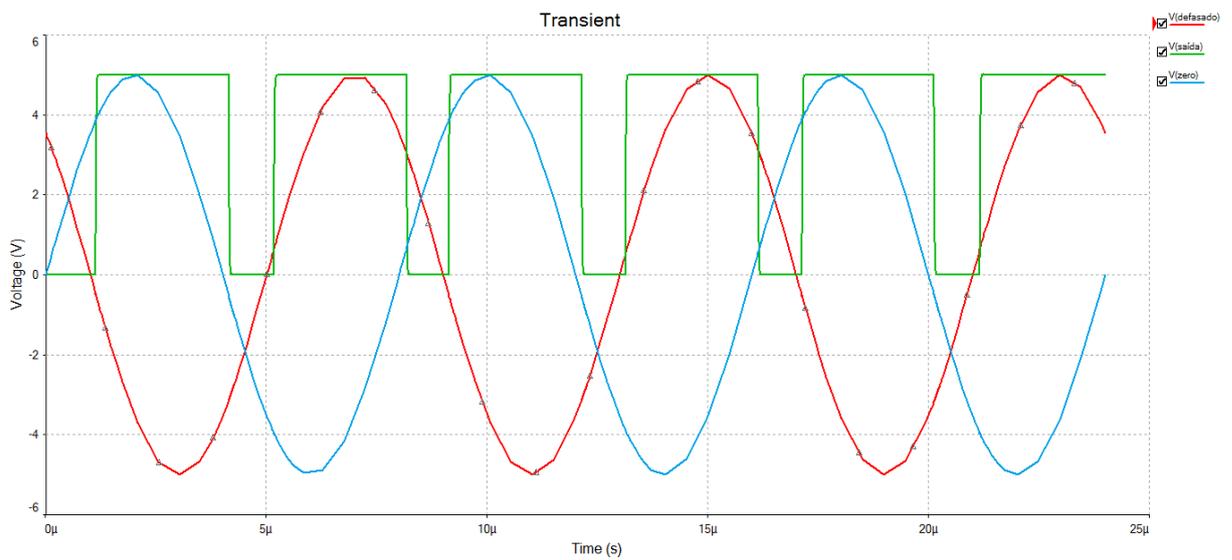


Figura 23 - Simulação das ondas de entrada a 5 V de amplitude e 135° defasadas e a onda de saída.

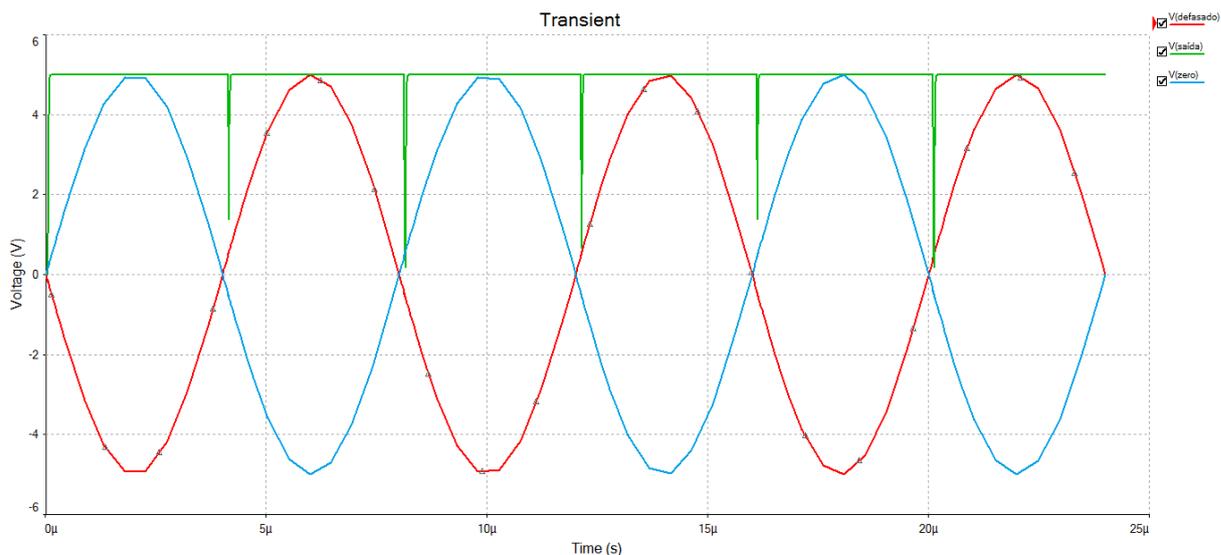


Figura 24 - Simulação das ondas de entrada a 5 V de amplitude e 180° defasadas e a onda de saída.

Abaixo seguem simulações feitas a fim de investigar a receptibilidade do circuito com diferentes amplitudes. Foi estabelecida a fase constante em 90° e como a amplitude de 5 V já foi mostrada compatível. O mesmo esquema de cores anterior foi utilizado.

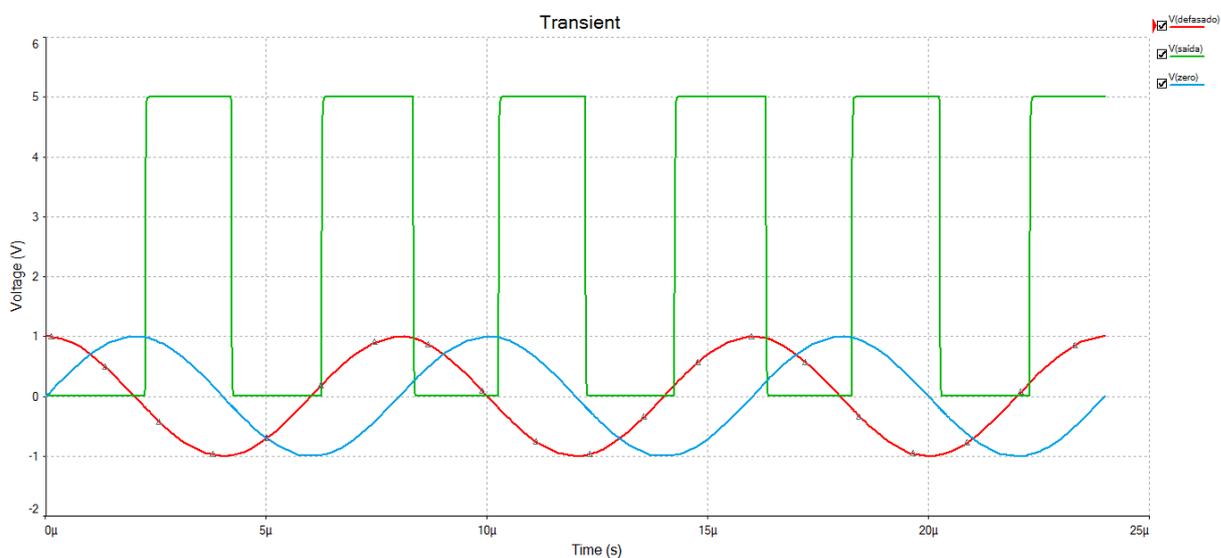


Figura 25 - Simulação das ondas de entrada a 1 V de amplitude e 90° defasadas e a onda de saída.

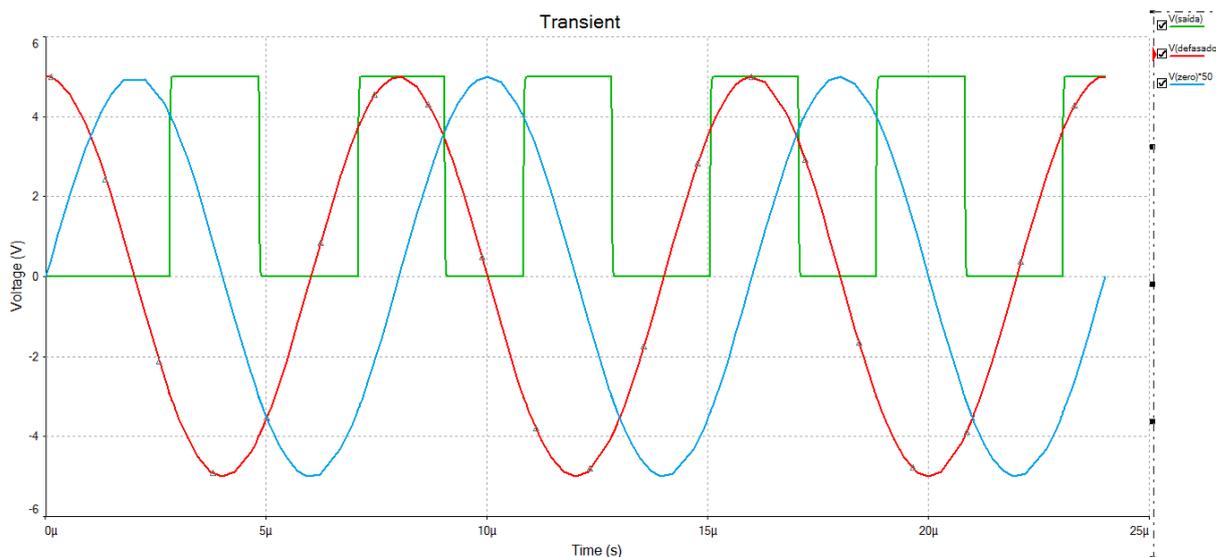


Figura 26 - Simulação das ondas de entrada a 0,1 V de amplitude e 90° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 50 vezes para melhor visualização no gráfico).

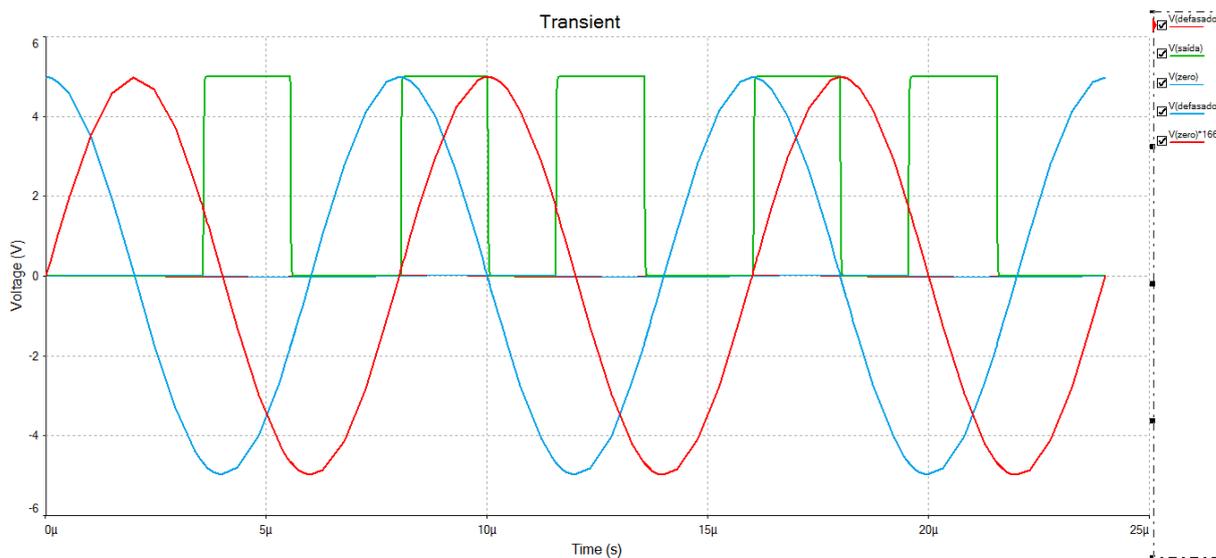


Figura 27 - Simulação das ondas de entrada a 0,03 V de amplitude e 90° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 166 vezes para melhor visualização no gráfico).

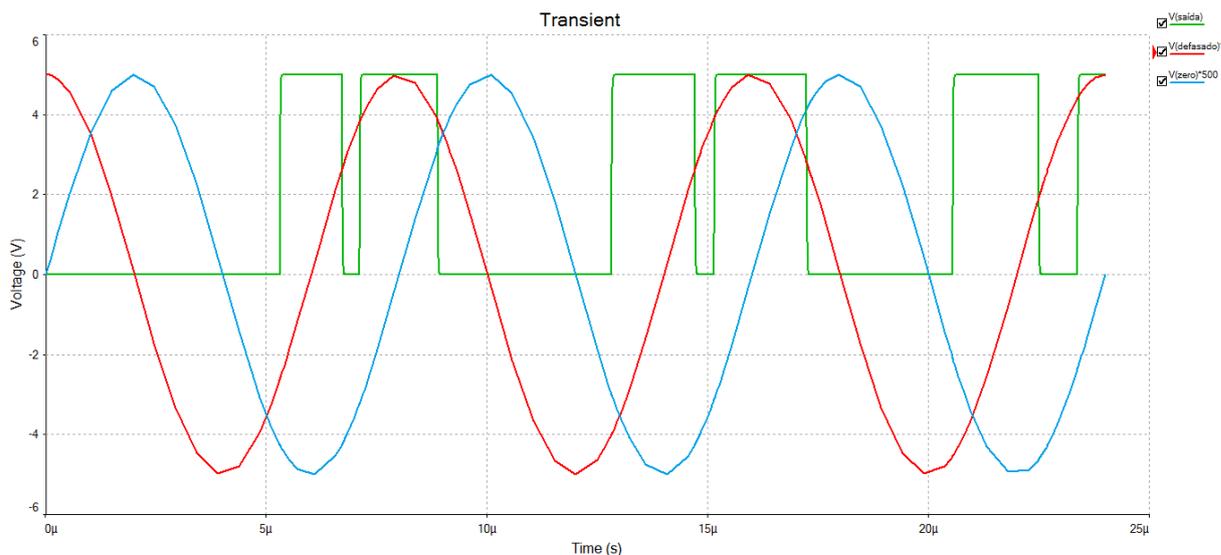


Figura 28 - Simulação das ondas de entrada a 0,01 V de amplitude e 90° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 500 vezes para melhor visualização no gráfico).

Analisando o resultado dos gráficos de saída das amplitudes de 0,1V a 0,01V (Figura 26 a 28), percebeu-se uma diferença de distancia entre os picos da onda “Saída”. Resolve-se plotar saídas com as mesmas amplitudes, porém agora com diferentes fases para estudar o comportamento da saída do circuito.

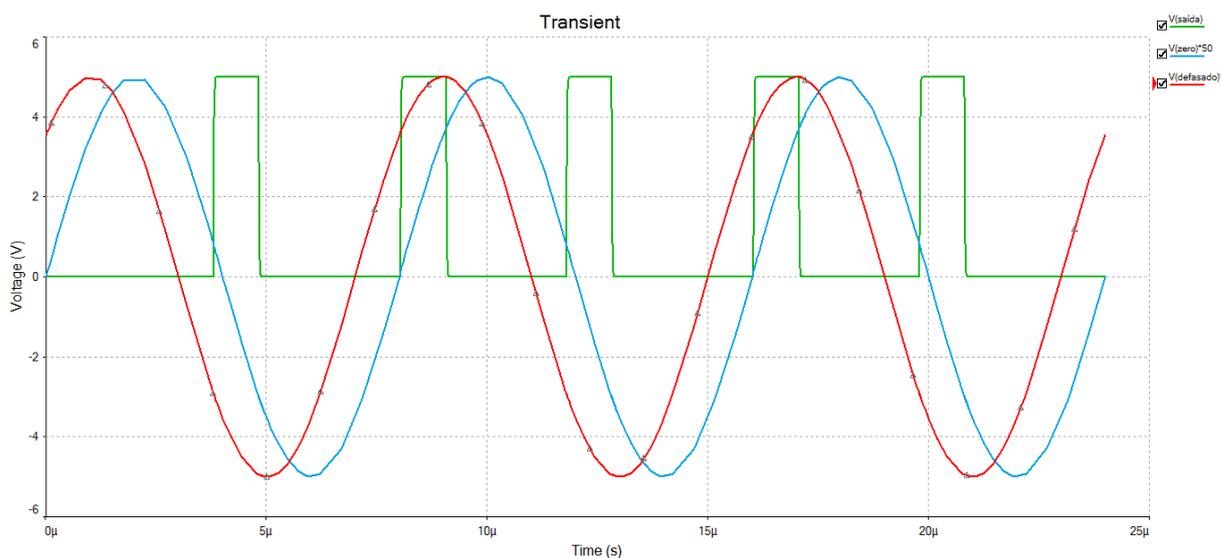


Figura 29 - Simulação das ondas de entrada a 0,1 V de amplitude e 45° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 50 vezes para melhor visualização no gráfico).

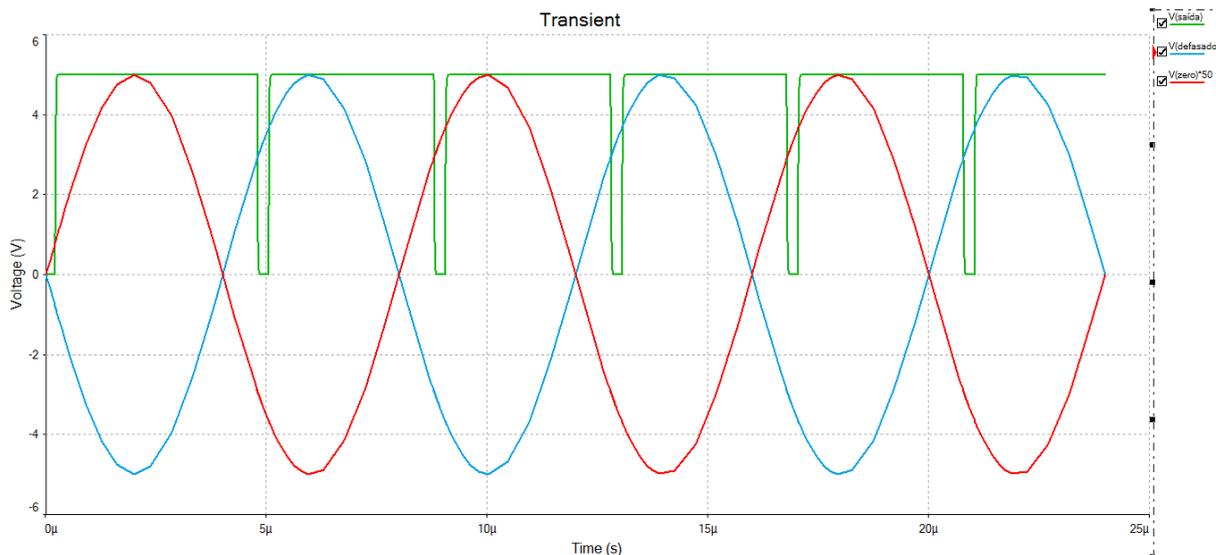


Figura 30 - Simulação das ondas de entrada a 0,1 V de amplitude e 180° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 50 vezes para melhor visualização no gráfico).

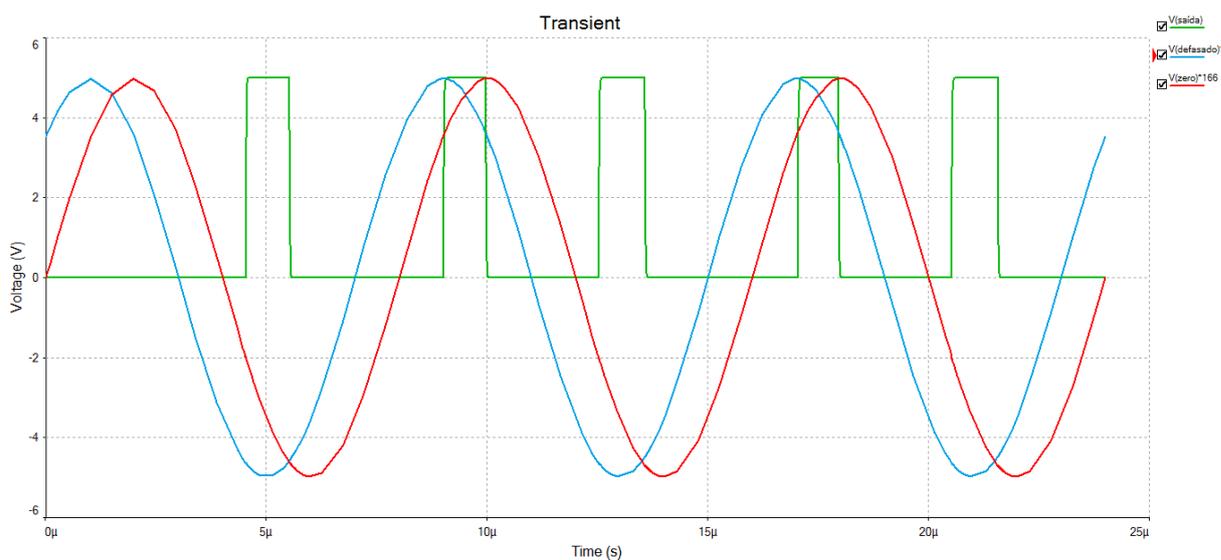


Figura 31 - Simulação das ondas de entrada a 0,03 V de amplitude e 45° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 166 vezes para melhor visualização no gráfico).

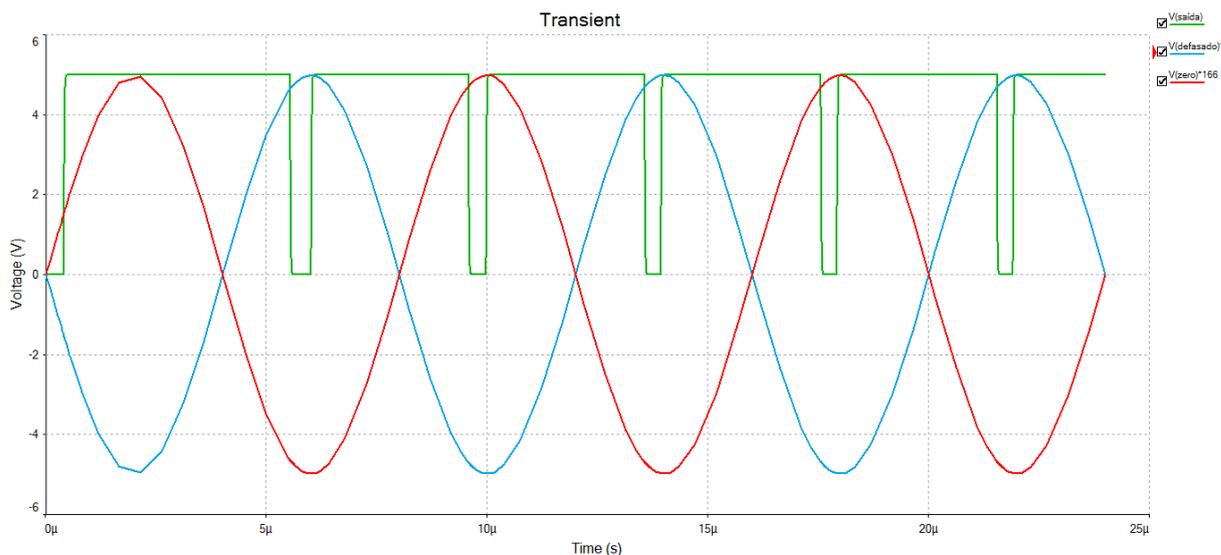


Figura 32 - Simulação das ondas de entrada a 0,03 V de amplitude e 180° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 166 vezes para melhor visualização no gráfico).

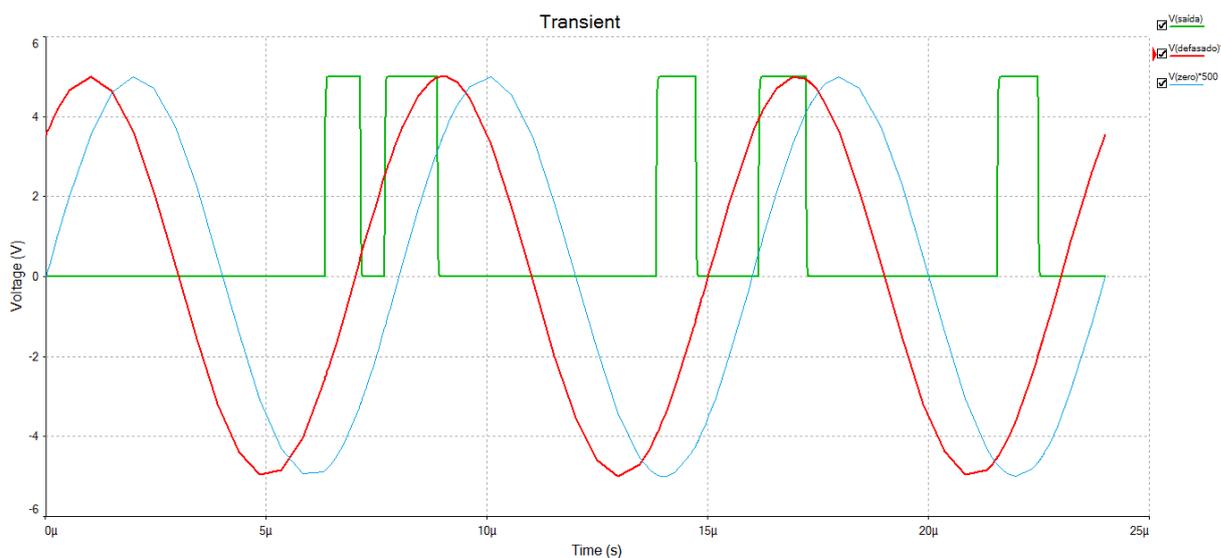


Figura 33 - Simulação das ondas de entrada a 0,01 V de amplitude e 45° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 500 vezes para melhor visualização no gráfico).

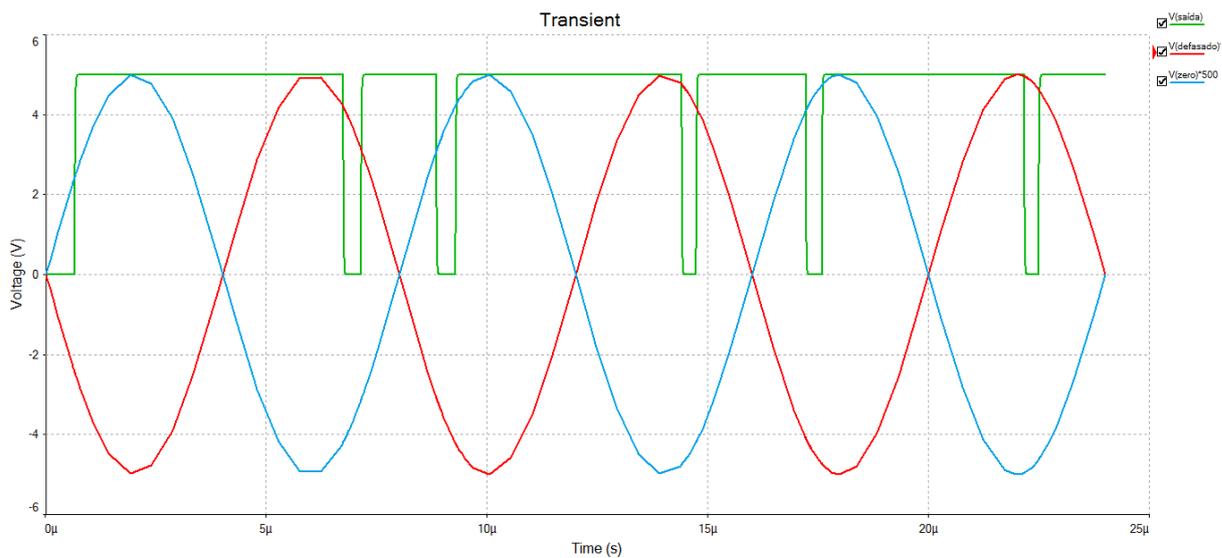


Figura 34 - Simulação das ondas de entrada a 0,01 V de amplitude e 180° defasadas e a onda de saída (as senoides tiveram sua amplitude multiplicada 500 vezes para melhor visualização no gráfico).

4. DISCUSSÃO

O circuito medidor de amplitude do estudo anterior que pode ser visto na Figura 5 sofreu algumas modificações. Os amplificadores operacionais foram substituídos por AD826, suas tensões de referência mudaram para ± 12 V (possível com o AD826), e alguns componentes foram adicionados e modificados. Eles foram:

- Os resistores R2, R3 e os capacitores C1 e C2 foram modificados nos seus valores para melhor se adequarem ao sistema atual;
- Os amplificadores 7A e 8A e os resistores R9, R10 e R11 foram adicionados para diminuir ruídos provocados pelo sistema.

A Figura 9 evidencia essas mudanças e mostra o circuito alterado. A Seção 3.1 mostra os resultados da implementação desse circuito (feitas no *Multisim*) e justifica tais mudanças.

As Figuras 11 e 12 mostram os resultados dos subcircuitos que compõem o circuito medidor de amplitude. Tais simulações foram feitas ao longo da montagem do sistema no software para aferição de suas saídas já que o circuito é constituído de vários subcircuitos (ruídos são intrínsecos à sua montagem) e para se certificar de que condiziam com as saídas do estudo anterior apresentadas na Figura 4 [9].

Grande parte das simulações feitas no *Multisim* foi para estudar o alcance de funcionamento do circuito. Para tal foram testadas as amplitudes de 5 V a 0,01 V. Os resultados podem ser vistos nas Figuras 13 a 19. Os resultados de amplitudes de entrada de 5 V a 0,7 V tiveram uma onda de saída de amplitude aproximada ao pico da onda de entrada. Para ondas de entrada menores que 0,7 V a 0,2 V houve uma variação entre o valor de pico das ondas e o ponto mais alto do platô de aproximadamente 24,6 mV em média. Essa variação é consideravelmente constante e poderá ser feita uma calibração para usos futuros se necessário.

O circuito medidor de amplitudes em amplitudes maiores que 0,4 V demora por volta de 8 ciclos para que a onda de saída atinja seu pico. Esse tempo para sua aplicação é insignificante visto que equivalem a 64 μ s. Mudanças fisiológicas significantes no corpo humano (meio de interesse) como respiração e batimento cardíaco ocorrem em tempos muito maiores, considerando quase que estáticos quando comparados.

Para os casos em que as ondas de entrada com amplitudes são menores, o circuito apresentou um tempo maior, variando de 80 μ s para 0,2 V (vide Figura 17), e

mais que 100 μ s para 0,1 V de entrada. Lembrando que, independente de qualquer amplitude o circuito opere, sua onda de saída depende de carregar um capacitor e pode ter perdas de um pico a outro e a aquisição não é 100% instantânea devido à resistência elétrica intrínseca que os componentes envolvidos possuem [9].

A Figura 20 simula a velocidade de detecção de amplitude para vários incrementos e decrementos sucessivos na amplitude da onda de entrada. O circuito o retorna a fase da onda de entrada nos vales da senoide gerada graças ao primeiro estágio do circuito (Inversor). Isso pode dificultar a avaliação da mudança da amplitude de saída assim como foi discutido no estudo anterior [9]. Isso somado ao atraso do circuito faz com que a onda de saída fique um pouco defasada à entrada. Como o meio de interesse é o corpo humano as mudanças fisiológicas pertinentes acontecem em tempos aproximadamente 100 mil vezes maiores, esse atraso não é considerado prejudicial à sua utilização final.

O circuito extrator da amplitude foi eficaz numa grande faixa. Para amplitudes menores em estudos futuros recomenda-se uma possível melhoria no circuito com intuito de ampliar seu *range*. A utilização de componentes de demodulação AM (visto que utiliza frequência similar a do estudo) ou até um retificador de onda para ajudar na detecção do pico são abordagens interessantes que podem trazer melhorias e novos resultados.

O circuito que detecta a fase entre duas ondas e extrai uma onda PWM com o *duty cycle* diretamente proporcional ao tamanho da fase mostrou-se bem sucedido. Seus resultados podem ser observados nas Figuras 21 a 34. Para amplitudes menores que 0,1 V o espaço entre os picos da onda PWM variou, porém não importando o tamanho das fases, não aparentou ter ruído ou sobreposição entre os picos.

O filtro passa-baixas colocado no final do circuito não influenciou na tensão final do circuito. Sua frequência de corte auxilia para que ruídos de alta frequência não influenciem na saída do circuito.

5. CONCLUSÃO

A abordagem analógica já se provou possível anteriormente e com esse estudo novamente. O circuito extrator da amplitude apresentou alto *range* em relação ao circuito anterior, assim como o circuito que retorna uma onda PWM com *duty cycle* proporcional à fase entre duas senoides de entrada.

Ambos os circuitos apresentam limitações com entradas pequenas (na faixa de 0,1 V) e, para estudos futuros, melhorias em tais amplitudes devem ser levadas em conta, ou talvez outra abordagem (como utilização de componentes de demodulação AM) caso a faixa for considerada crítica. O circuito medidor de amplitude apresentou um atraso maior comparado ao estudo anterior como esperado e opera na frequência alvo descrita inicialmente [2, 9].

REFERÊNCIAS

1. SILVA, O. L. **Muscle Contraction Detection Using Electrical Impedance Tomography**. Tese de Doutorado, Universidade de São Paulo, 2012.
2. CAMARGO, E. D. L. B. **Desenvolvimento de algoritmo de imagens absolutas de Tomografia por Impedância Elétrica para uso clínico**. Tese de Doutorado, Universidade de São Paulo, 2013.
3. NGUYEN, D. T.; et al. **A review on electrical impedance tomography for pulmonary perfusion imaging**. *Physiological measurement*, vol. 33, p 695-706. 2012.
4. GAGGERO, P. O. **Miniaturization and Distinguishability Limits of Electrical Impedance Tomography for Biomedical Application**. Tese de Doutorado, Université de Neuchâtel, 2011.
5. BROWN, B.W. **Electrical Impedance Tomography: a review**. *Journal of Medical Engineering & Technology*, vol. 27, número 3, p 97-108. 2003.
6. YORK, T. **Status of electrical tomography in industrial applications**. *Journal of Electronic Imaging*, 10 (3): 608-619, 2001.
7. KWON, O.; et al. **Electrical impedance tomography and its applications**. Konkuk University, Korea.
8. SOLEIMANI, M. **Electrical impedance tomography system: an open access circuit design**. *BioMedical Engineering OnLine*, 5:28, 2006.
9. GABRIEL, F. R. **Estudo e Desenvolvimento de Eletrodos Independentes de Tomógrafos por Impedância Elétrica**. Trabalho de Graduação. Universidade Federal do ABC, 2017.

10. FAIRCHILD SEMICONDUCTOR CORPORATION. **LM2902, LM324/LM324A, LM224/ LM224A**: Quad Operational Amplifier. Rev. 1.0.4, 2002.

11. ANALOG DEVICES INCORPORATED. **AD826**: High-Speed, Low-Power Dual Operational Amplifier. Rev. C, 2010.